



Etude de la fiabilité de mémoires PCRAM : analyse et optimisation de la stabilité des états programmés

Sarra Souiki Souiki-Figuigui

► To cite this version:

Sarra Souiki Souiki-Figuigui. Etude de la fiabilité de mémoires PCRAM : analyse et optimisation de la stabilité des états programmés. Micro et nanotechnologies/Microélectronique. Université Grenoble Alpes, 2015. Français. NNT : 2015GREAT032 . tel-01215118

HAL Id: tel-01215118

<https://theses.hal.science/tel-01215118>

Submitted on 13 Oct 2015

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE

Pour obtenir le grade de

DOCTEUR DE L'UNIVERSITÉ DE GRENOBLE

Spécialité : **Nano-électronique & Nano-technologies**

Arrêté ministériel : 7 août 2006

Présentée par

Sarra SOUIKI Epouse FIGUIGUI

Thèse dirigée par **Georges PANANAKAKIS**
et co-encadrée par **Véronique SOUSA**

préparée au sein du **CEA-LETI** et **IMEP-LAHC**
dans **l'École Doctorale Electronique, Electrotechnique,
Automatique et Traitement du Signal.**

Etude de la fiabilité de mémoires PCRAM: analyse et optimisation de la stabilité des états programmés.

Thèse soutenue publiquement le **27/02/2015**, devant le jury
composé de :

Monsieur Abdelkader SOUIFI

Prof., Institut de Nanotechnologies, Lyon, France (Président)

Monsieur Jean-Luc BATTAGLIA

Prof., Laboratoire I2M, Bordeaux, France (Rapporteur)

Monsieur Damien DELERUYELLE

Maître de conf., IM2NP, Marseille, France (Rapporteur)

Monsieur Gérard GHIBAUDO

Prof., IMEP-LAHC, Grenoble, France (Membre)

Madame Véronique SOUSA

Ing., CEA-LETI, Grenoble, France (Co-encadrante)

Monsieur Georges PANANAKAKIS

Prof., IMEP-LAHC, Grenoble, France (Directeur de thèse)

THÈSE

Pour obtenir le grade de

DOCTEUR DE L'UNIVERSITÉ DE GRENOBLE

Spécialité : **Nano-électronique & Nano-technologies**

Arrêté ministériel : 7 août 2006

Présentée par

Sarra SOUIKI Epouse FIGUIGUI

Thèse dirigée par **Georges PANANAKAKIS**
et co-encadrée par **Véronique SOUSA**

préparée au sein du **CEA-LETI** et **IMEP-LAHC**
dans **l'École Doctorale Electronique, Electrotechnique,
Automatique et Traitement du Signal.**

Etude de la fiabilité de mémoires PCRAM: analyse et optimisation de la stabilité des états programmés.

Thèse soutenue publiquement le **27/02/2015**, devant le jury
composé de :

Monsieur Abdelkader SOUIFI

Prof., Institut de Nanotechnologies, Lyon, France (Président)

Monsieur Jean-Luc BATTAGLIA

Prof., Laboratoire I2M, Bordeaux, France (Rapporteur)

Monsieur Damien DELERUYELLE

Maître de conf., IM2NP, Marseille, France (Rapporteur)

Monsieur Gérard GHIBAUDO

Prof., IMEP-LAHC, Grenoble, France (Membre)

Madame Véronique SOUSA

Ing., CEA-LETI, Grenoble, France (Co-encadrante)

Monsieur Georges PANANAKAKIS

Prof., IMEP-LAHC, Grenoble, France (Directeur de thèse)



« La sagesse est le gibier du cœur du chercheur. Lorsqu'il la trouve, il en fait un bien universel »

Proverbe oriental

Remerciements

Je tiens à remercier en premier lieu ma famille pour le soutien permanent et inconditionnel qu'elle m'a apportée tout au long de ma scolarité. Je remercie mon père pour ses propos encourageants, ma mère pour ses sacrifices et ses gestes plein d'attention, de tendresse et de dévotion, mes frères et sœur pour leur présence.

Je remercie du fond du cœur mon mari qui m'a apporté amour et réconfort tout au long de cette thèse. Je tiens surtout à le remercier pour sa patience, son encouragement permanent et sa confiance en moi qui m'ont donné la force de mener à bout ce travail malgré une vie à distance avec son lot de difficultés et d'épreuves. Aussi, je lui adresse un grand merci pour sa contribution dans ce manuscrit, dans la réalisation des graphes et toute la mise en forme qui nous a valu quelques nuits blanches !

Je remercie ma famille en Algérie et ma belle-famille au Maroc pour leur soutien, leurs propos apaisants et encourageants et leurs invocations. Je rends un hommage particulier à mon grand-père « Papa » que j'aime tant.

J'ai une pensée également pour toutes mes amies, celles qui m'ont tenu compagnie, qui ont partagé mes joies et mes peines, celles avec qui j'ai partagé des moments agréables dans ma vie... Grenoble m'a permis de rencontrer des personnes formidables, dévouées et sincères. J'ai donc une pensée pour le groupe de filles de la résidence « Les taillés », ainsi que mes différentes colocatrices occasionnelles.

J'en arrive à présent à parler du travail à proprement dit. J'ai travaillé au sein de l'équipe mémoires LCM du CEA sous l'encadrement de Véronique SOUSA que je remercie pour ses encouragements permanents, pour ses conseils avisés ainsi que nos discussions scientifiques qui ont permis l'émergence d'idées fructueuses et d'autres qui ont donné suite à des études laborieuses !

Je la remercie particulièrement pour son encadrement humain, son ouverture d'esprit et sa compréhension, sans oublier bien sûr nos discussions enrichissantes sur des thèmes divers et variés.

Je remercie également toute l'équipe LCM pour son esprit humain, la bonne ambiance qui y règne, les pauses café, les repas midi et les discussions enrichissantes que nous avons pu avoir tout au long de ces trois années et demie.

J'ai pu travailler particulièrement avec Quentin Hubert et Gabriele Navarro qui ont toujours été à mon écoute et prêts à m'aider que ce soit au niveau de la compréhension physique ou des tests expérimentaux. J'ai passé des moments agréables en leur compagnie et les longues soirées passées sur les bancs de manip étaient agrémentés par des fous rires et des discussions enrichissantes...des cours de français intensifs aussi...tout cela dans une ambiance musicale assurée par Gabriele !

Je remercie par la même occasion les personnes du laboratoire de caractérisation électrique pour leur collaboration.

J'ai travaillé avec Olga Cueto sur les simulations COMSOL Multiphysics et je tiens à la remercier pour tous ses conseils, sa disponibilité pour m'aider à prendre en main le logiciel et à me débloquer à chaque fois que j'en ai eu besoin. Ça me rappelle d'ailleurs que j'ai eu une

correspondance très active avec elle pendant une bonne période, ce qui m'a valu une jolie caricature faite par mes collègues de bureau... « Allô Olga ! ». Je remercie également Giada d'avoir participé à nos premières réunions de simulations et pour son aide par la suite.

Je remercie Martin, Athanasios ainsi que Luca Perniola, Pierre Noé et Vincent Delaye pour leur collaboration.

Etant également affiliée à l'IMEP-LAHC, j'ai eu l'occasion de travailler avec Gérard Ghibaudo pendant environ 2 ans autour d'un sujet challenge qui est l'investigation du phénomène de drift par des mesures de bruit. Au cours de ce travail de recherche parfois long et laborieux, j'ai pu profiter des connaissances très aiguisées de Gérard sur le sujet ainsi que de sa volonté de me donner les bons conseils et m'orienter sur les bonnes pistes. Ceci m'a tout de même valu des centaines de tests qui se sont avérés inexploitable...mais nous avons déterminé ensemble les conditions optimales pour notre étude et avons abouti à des résultats finalement exploitables ! Nos échanges sur les résultats ont été tout aussi enrichissants malgré mon sentiment d'être inondée d'informations à chaque fin de réunion et de n'avoir retenu que le dixième de ce qu'il a pu m'expliquer ! Mais bien sûr, grâce à mes notes et aux supers résumés de Véronique ainsi que les réunions qu'on se fixait pour réfléchir à nouveau sur les explications données par Gérard, j'ai fini par comprendre les modèles de bruit...

Et bien sûr, il n'est pas possible d'aborder la thèse sans parler des collègues de bureau... Certes, nous avons tous changé de bureaux plusieurs fois et même changé de bâtiment pour cause de travaux... Cependant, les bureaux des thésards étaient très chaleureux, non seulement à cause de leur notre nombre sans cesse en augmentation mais surtout grâce à des personnalités à la fois très différentes et très riches. Je commencerai donc par remercier mes premiers co-bureau d'un jour qui m'ont tenu compagnie dans ma solitude dans le bureau de chef que j'occupais, Boubacar et Jérémy !

Ensuite, j'ai une pensée pour Giorgio (alias « Georges Palmier »), un éternel insatisfait qui nous a appris des mots italiens et même des mots français quelques peu anciens. Il était stupéfait par la malédiction qui a atteint notre bureau, celle du mariage des thésards et avait une phrase fétiche à ce propos : « le mariage est la première cause du divorce ». Je pense à Florient à ce propos, le mannequin du bureau.

Une pensée pour Rémi qui nous racontait chaque jour l'histoire d'un gagnant au loto pendant qu'une équipe travaillait pour lui (cf Giorgio).

Une pensée pour Issam, le thésard toujours matinal mais que j'ai réussi à battre à la période de la rédaction, au point où il a pensé quelquefois que j'avais dormi au bureau ! Il nous a fait beaucoup rire grâce son humour très présent et bien aiguisé. Je retiens aussi qu'il a des rituels qui nous ont permis de faire son planning de la semaine : mardi c'est pizza, jeudi c'est poker et vendredi c'est tacos !

Une pensée bien sûr à celui que j'ai rencontré le premier jour du stage au CEA, Julien, mon collègue de bureau et de route les soirs en allant prendre le tram. Nous avons partagé des moments très humains, notre stress lors de la rédaction des papiers, les coups de démotivation parfois rudes, les difficultés des travaux de recherches qu'on menait... Il faut savoir que Julien a fait équipe tout seul pendant une bonne période de sa thèse, ce qui est tout en son honneur. Je tiens à le féliciter pour ses résultats. Je le remercie bien sûr pour tous les cafés qu'il m'a offerts, les desserts et les kinder bueno qu'il a achetés pour moi ! J'ai fait aussi sa secrétaire pendant son absence puisqu'il était toujours recherché pour ses lots, au nombre de 100 me semble-t-il la plupart stockées sur les étagères de la salle blanche...les autres occupaient toute l'armoire

dans le bureau qu'on a partagé avant qu'il ne me laisse seule dans ce bureau à deux...il faut dire que ça m'a permis d'avancer dans la rédaction ! ça me rappelle également les cours d'arabe que je lui donnais et qu'il assimilait rapidement. Je lui souhaite un bon courage pour son tour du monde dont il rêve tant.

Je retiens le surnom flatteur qui m'a été donné par mes différents co-bureaux, Swikipédia (contraction de Souiki-wikipédia) en raison des mots trop compliqués que j'utilise semble-t-il (« t'as mangé un dictionnaire ce matin ?! »).

Corentin a remplacé Florient pendant quelques mois avant le déménagement. Il était toujours prêt à débattre sur n'importe quel sujet et avait l'art de mettre à mal son interlocuteur. En plus, il avait toujours des idées pour réformer l'existant !

L'ambiance dans notre bureau était particulière, nous avons établi un règlement intérieur qui consiste à éviter toute grossièreté. Dans le cas contraire, il fallait mettre une pièce dans la cagnotte destinée à payer le cadeau de départ des thésards ! Il faut dire que cette caisse existe toujours dans un des bureaux mais elle n'a pas pu servir car elle ne contient que des pièces rouges à présent, toutes les autres pièces ont été repiquées pour acheter du café!

Je pense également à Mathilde, Romain et Marinela avec qui nous avons partagé un grand bureau dans lequel nous avons passé l'été dans le frais, malgré une poussière environnante permanente. Grâce à leur présence, cet endroit reste un bon souvenir.

Une pensée également pour Anouar qui n'a pas partagé notre bureau mais tous nos repas de midi. Comme moi et Mathilde, il fait partie des gens MINOS, ceux qui sont pas bien payés et paient cher à la cantine !

En parlant de cantine, je pense à tous les thésards qui ont partagé avec nous les repas de midi, heure variable en fonction des périodes, 11h50, 12h, 12h15, 12h30 et parfois même 13h à notre plus grand bonheur car le dessert devient à 1 point ! Une pensée particulière pour Patricia qui était ma sérieuse rivale puisqu'on mangeait à peu près à la même vitesse...la différence entre nous reposait surtout sur les plats qu'on prenait, le poisson avec arêtes et le fameux pamplemousse étaient souvent à l'origine de ma perte ! Je remercie tous les autres d'avoir patienté parfois très longtemps que je finisse mon repas.

Je remercie également le groupe qui s'est formé au cours de ma première année de thèse, Nouha, Nadjah, Linda, Rim, Selma, Fadwa...et qui s'est ensuite dissipé avec le départ de tous ses membres !

Enfin, je remercie toutes les personnes que j'ai rencontrées au cours de cette thèse et que je n'ai pas citées ici.

Résumé

De nos jours, les nouvelles technologies ne cessent d'évoluer et de former une partie intégrante dans la vie quotidienne de chacun. Ces dernières profitent du développement de systèmes électroniques complexes qui nécessitent l'utilisation de composants mémoires de plus en plus performants et présentant de grandes capacités de stockage. Ainsi, dans cette course à la miniaturisation, la technologie Flash jusqu'ici prépondérante sur le marché des mémoires non volatiles laisse aujourd'hui entrevoir ses limites. En conséquence, différentes mémoires émergentes résistives sont développées et parmi celles-ci se trouvent les mémoires à changement de phase PCRAM qui présentent un grand intérêt dans le monde des mémoires non volatiles grâce à leur bonne capacité de réduction d'échelle ainsi que leur coût réduit par rapport aux mémoires Flash. Cependant, pour être compétitives face aux autres technologies et pour prétendre à des applications embarquées, elles doivent répondre à plusieurs challenges tels que réduire leur courant de programmation, augmenter leur vitesse de programmation et améliorer leur stabilité thermique. Pour cela, différentes voies sont explorées dans la littérature, notamment l'utilisation d'architectures innovantes ou de matériaux à changement de phase alternatifs.

Dans cette thèse, nous nous sommes intéressés à l'investigation des mécanismes de défaillance qui affectent la stabilité thermique et temporelle des mémoires à changement de phase, plus précisément la rétention de l'état RESET ainsi que la stabilité des états programmés affectée par le phénomène de « drift ».

Le développement de matériaux alternatifs utilisant une stœchiométrie optimisée ou incorporant un dopage nous permet d'obtenir des dispositifs performants d'un point de vue électrique et présentant des propriétés de rétention satisfaisant les spécifications des applications embarquées en particulier l'automobile.

De plus, grâce au développement d'une nouvelle procédure de pré-codage, ces dispositifs permettent de conserver les données préprogrammées sur la puce mémoire au cours de l'étape de soudure de cette dernière sur le circuit électronique. Ils constituent une solution prometteuse pour les applications de cartes sécurisées.

Enfin, nous avons proposé une procédure de programmation optimisée qui permet de diminuer l'effet du drift de la résistance de l'état SET observé pour les matériaux alternatifs. Ensuite, nous avons montré via des mesures de bruit à basses fréquences que cet effet est dû à la relaxation structurale des zones amorphes présentes dans ces matériaux actifs. De plus, nous avons mis en évidence pour la première fois la diminution du bruit normalisé de l'état SET ainsi que l'influence majeure des défauts d'interfaces sur le bruit à basses fréquences de cet état.

Table des matières globale

Remerciements.....	9
Résumé	15

Chapitre I : Mémoires à changement de phase et mécanismes de défaillance

Résumé du chapitre I	29
I. Introduction aux technologies des mémoires	33
I.1 Mémoires à semi-conducteurs	33
I.2 Mémoires non volatiles émergentes.....	34
I.3 Comparaison des technologies de mémoires émergentes	35
II. Mémoires à changement de phase	36
II.1 Bref historique de la technologie PCRAM.....	36
II.2 Description et fonctionnement d'une cellule PCRAM.....	36
II.2.1 Ecriture et effacement d'une cellule PCRAM	37
II.2.2 Lecture d'une cellule PCRAM	37
II.2.3 Caractéristiques I-V et R-I d'une cellule PCRAM	38
II.3 Description des dispositifs PCRAM et optimisation	40
II.3.1 Structures planaires.....	40
II.3.1.1 Structure « PLUG »	40
II.3.1.1.1 Description de la structure	40
II.3.1.1.2 Description des étapes de fabrication	40
II.3.1.1.3 Procédé de dépôt du matériau à changement de phase : la pulvérisation cathodique	42
II.3.1.1.4 Fonctionnement des cellules.....	43
II.3.1.1.5 Optimisation de la structure PLUG par réduction de l'aire de contact ...	43
II.3.1.2 Structure « μ trench »	44
II.3.1.3 Structure « Wall ».....	45
II.3.2 Structures confinées.....	45
II.3.2.1 Architecture « Pore »	45
II.3.2.2 Architecture confinée avec « Spacer »	47
II.3.2.3 Architecture confinée « Sidewall »	47
II.4 Choix du matériau à changement de phase.....	48
III. Applications et challenges des mémoires PCRAM.....	50
III.1 Applications des mémoires PCRAM	50
III.1.1 Applications indépendantes ou « stand-alone »	50
III.1.2 Applications embarquées ou « embedded »	50

III.1.3 Applications SCM ou «Storage Class Memories »	51
III.1.4 Benchmark des démonstrateurs PCRAM.....	52
III.2 Mémoires PCRAM multi-niveaux	53
IV. Fiabilité des mémoires PCRAM	54
IV.1 Critères de fiabilité.....	54
IV.2 Mécanismes de défaillance	54
IV.2.1 Programmation.....	54
IV.2.2 Lecture	56
IV.2.3 Endurance.....	56
IV.2.3.1 « Reset- stuck failure » : analyse physique du mécanisme	57
IV.2.3.2 « Set- stuck failure »	57
IV.2.3.2.1 Analyses morphologiques	58
IV.2.3.2.2 Analyses électriques.....	58
IV.2.3.2.3 Origine physique du mécanisme	59
IV.2.4 Rétention	60
IV.2.4.1 Mécanisme de défaillance : la cristallisation de la phase amorphe.....	60
IV.2.4.2 Spécifications visées	62
IV.2.5 « Drift »	63
Conclusion du chapitre I et orientation donnée au travail de thèse	64
Références bibliographiques du chapitre I	67

Chapitre II : Analyse de la cristallisation des matériaux à changement de phase

Résumé du chapitre II.....	75
I. Mécanismes de cristallisation des matériaux à changement de phase : Théorie Classique de la Nucléation	79
I.1 La nucléation.....	79
I.1.1 Nucléation homogène	79
I.1.2 Nucléation hétérogène	84
I.2 La croissance.....	86
II. Simulation de la stabilité thermique des PCM	89
II.1 Modèle utilisé	89
II.2 Impact des paramètres microscopiques sur la stabilité thermique des matériaux à changement de phase.....	90
II.2.1 Présentation des facteurs microscopiques	90
II.2.2 Résultats et discussions	91
II.3 Simulation numérique par éléments finis de la cristallisation	95
II.3.1 Description du modèle utilisé	95
II.3.1.1 Thermodynamique.....	95

II.3.1.2	Electrique	95
II.3.2	Description des géométries étudiées.....	96
II.3.3	Optimisation des paramètres électriques pour simuler la rétention du GST	97
II.3.4	Résultats et discussions	97
II.3.4.1	Cas des films minces	97
II.3.4.2	Cas des dispositifs	100
III.	Amélioration de la stabilité thermique de la phase amorphe.....	104
III.1	Intérêt de modifier le matériau à changement de phase	104
III.1.1	Modification de la stœchiométrie du matériau à changement de phase.....	104
III.1.1.1	Les matériaux $\text{Ge}_x\text{Sb}_y\text{Te}_z$	104
III.1.1.2	Les matériaux Ge_xTe_y	105
III.1.2	Utilisation du dopage dans les matériaux à changement de phase.....	107
III.1.2.1	Dopage du GST.....	107
III.1.2.2	Dopage du GeTe.....	107
III.1.3	Combinaison des effets de la stœchiométrie et du dopage.....	109
III.2	Intérêt de modifier la couche d'interface du PCM.....	110
III.2.1	Effet de l'interface sur la cristallisation des PCM.....	110
III.2.2	Etude de l'effet d'interface sur des films minces de GST et GeTe.....	112
III.2.2.1	Mesures de réflectivité sur des couches de GST et GeTe au contact de différents matériaux d'interface.....	112
III.2.2.2	Modèle publié expliquant l'effet d'interface dans le cas du GeTe.....	114
III.2.3	Simulation de l'effet d'interface du GST avec SiO_2 , TiN et Ta	115
III.2.3.1	$T_g = 80^\circ\text{C}$	116
III.2.3.2	$T_g = 70^\circ\text{C}$	117
III.2.3.3	$T_g = 75^\circ\text{C}$	117
III.2.3.4	Conclusion des simulations	118
Conclusion du chapitre II.....		120
Références bibliographiques du chapitre II.....		122

Chapitre III: Fiabilité des alliages de GST dopés : impact couplé du dopage Carbone et de la couche d'interface de Titane

Résumé du chapitre III	130
I. Fabrication des dispositifs PCRAM de structure PLUG.....	134
I.1 Dépôt du matériau à changement de phase par PVD.....	134
I.2 Mesure du dopage Carbone dans les couches déposées	134
I.3 Intégration dans les dispositifs PCRAM.....	135
II. Effet du dopage Carbone sur la stabilité thermique de la phase amorphe	136
II.1 Effet du Carbone dans la littérature	136

II.2	Suivi de la cristallisation par mesure de la résistivité électrique	137
II.3	Suivi de la cristallisation par mesure de la réflectivité optique	139
II.4	Explication de l'effet du dopage Carbone sur l'amélioration de la stabilité thermique....	140
II.4.1	Comment agit le Carbone à l'échelle microscopique ? Spectroscopie Infrarouge à Transformée de Fourier	140
II.4.2	Quel est l'impact du dopage Carbone sur la phase cristalline formée ?.....	141
II.4.2.1	Impact sur la phase cristalline formée	141
II.4.2.2	Impact sur la taille des domaines cristallins:	142
III.	Effet de la couche d'encapsulation de Titane sur le matériau à changement de phase dopé Carbone.....	145
III.1	Amélioration de l'adhérence du matériau à changement de phase	145
III.2	Effet de la couche de Titane sur la stabilité thermique de la phase amorphe	146
III.2.1	Suivi de la température de cristallisation.....	146
III.2.2	Explication de l'amélioration de la stabilité thermique en présence de dopage Carbone et d'une couche d'encapsulation de Titane.....	147
IV.	Effet combiné du dopage Carbone et de la couche d'encapsulation de Titane pour conserver l'information lors de l'étape de soudure.....	149
IV.1	Développement de la procédure SETMIN pour le pré-codage.....	149
IV.2	Performances électriques de dispositifs à base de GST-C15% encapsulé par une couche de Titane	150
IV.2.1	Caractéristiques de programmation	150
IV.2.2	Rétention à 300°C	153
IV.2.3	Endurance des cellules et programmation après cyclage	154
IV.3	Développement de la technique de pré-codage compatible avec l'étape de soudure	154
IV.3.1	Application de la méthode de pré-codage sur les dispositifs à base de GST-C15% encapsulé par une couche de Titane	155
IV.3.2	Application de la méthode de pré-codage sur les dispositifs à base de GeTe-C15% encapsulé par une couche de Titane	158
	Conclusion du chapitre III	160
	Références bibliographiques du chapitre III	162

Chapitre IV : Fiabilité des alliages de GST enrichis en Ge : analyse du « drift » par étude du bruit à basses fréquences

Résumé du chapitre IV	169
I. Propriétés de conduction de l'état RESET.....	173
I.1 Caractéristiques électriques de l'état RESET	173
I.2 Conduction de la phase amorphe	173
I.2.1 Structure de bande.....	173
I.2.2 Matériau amorphe isolant	174

I.2.3 Transition électronique vers l'état conducteur.....	176
I.3 Dérive de la résistance de l'état RESET et mécanismes mis en jeu	177
I.3.1 Instabilité de la phase amorphe : la relaxation structurale	177
I.3.1.1 Description des effets électriques observés.....	177
I.3.1.2 Description de la relaxation structurale	178
I.3.2 Modélisation	179
I.3.2.1 Modèle de Ielmini	179
I.3.2.2 Modèle de Pirovano	180
I.3.2.3 Modèle de Karpov.....	181
I.3.2.4 Modèle de Jino Im	181
II. Propriétés de conduction de l'état SET.....	183
II.1 Caractéristiques électriques de l'état SET	183
II.2 Conduction de la phase cristalline	183
II.3 Dérive de la résistance de l'état SET	184
II.3.1 Dispositifs à base de $\text{Ge}_2\text{Sb}_2\text{Te}_5$	184
II.3.2 Dispositifs à base de matériaux optimisés	184
III. Etude des dispositifs PCRAM à base de GST-Ge45%-N4%	187
III.1 Description des dispositifs	187
III.2 Performances des dispositifs	187
III.3 Dérive de la résistance des états SET et RESET.....	188
III.3.1 Programmation de différents états résistifs	188
III.3.1.1 Etats faiblement résistifs	188
III.3.1.2 Etat fortement résistif	188
III.3.1.3 Schéma des procédures utilisées et résistances obtenues.....	189
III.3.2 Dérive des résistances programmées.....	189
III.4 Mesures de bruit à basses fréquences.....	190
III.4.1 Définition mathématique du bruit	190
III.4.2 Description du banc de mesures de bruit	192
III.4.3 Bruit des différents états programmés.....	193
III.4.3.1 Comparaison de la densité spectrale de puissance du bruit des différents états programmés	193
III.4.3.2 Interprétation des signaux de bruit obtenus pour les différents états programmés	194
III.4.3.3 Origines physiques du bruit en $1/f$	195
III.4.3.3.1 Fluctuation de la mobilité.....	195
III.4.3.3.2 Fluctuation de la densité.....	196
III.4.3.3.3 Génération-recombinaison	196
III.4.3.4 Comparaison du bruit normalisé des états programmés SETMIN et RESET.....	196

III.4.3.5 Morphologie des phases des différents états étudiés.....	197
III.5 Mesures du bruit pour l'étude du drift	199
III.5.1 Conditions d'étude	199
III.5.2 Evolution du bruit normalisé au cours du drift.....	200
III.5.2.1 Etats SETMIN et RESET	200
III.5.2.2 Etats SETMIN, R-SET, SET et RESET.....	201
III.5.2.3 Modèles physiques proposés pour expliquer l'évolution du bruit au cours du phénomène de drift pour les différents états résistifs	202
III.5.2.3.1 Evolution du bruit.....	202
III.5.2.3.2 Etat RESET	202
III.5.2.3.3 Etats SETMIN, R-SET et SET	203
Conclusion du chapitre IV.....	207
Références bibliographiques du chapitre IV	209
 Liste des publications	 223
Abstract.....	227
Résumé	228

Chapitre I :

Mémoires à changement de phase et mécanismes de défaillance

Résumé du chapitre I

Dans ce chapitre, nous présentons les deux catégories de mémoires non volatiles qui sont les mémoires à semi-conducteur et les mémoires émergentes ou résistives, puis nous dressons une comparaison entre ces différentes mémoires émergentes.

Nous nous focalisons ensuite sur la technologie des mémoires à changement de phase. Nous présentons son mécanisme de fonctionnement, les principales architectures PCRAM ainsi que les matériaux à changement de phase PCM utilisés. Ensuite, nous exposons les applications visées et les challenges à relever par cette technologie pour être compétitive sur le marché des mémoires.

Pour répondre aux spécifications des différentes applications visées, la technologie PCRAM doit améliorer sa fiabilité. Nous présentons les critères de fiabilité des PCRAM ainsi que les mécanismes de défaillance qui les affectent. Dans cette thèse, nous nous focalisons particulièrement sur la stabilité thermique et temporelle des états programmés en particulier la rétention de l'état RESET et le drift des états programmés.

I. Introduction aux technologies des mémoires

I.1 Mémoires à semi-conducteurs

Suite au développement du marché de l'électronique et de la diversité de ses applications, les systèmes électroniques sont devenus complexes et les composants mémoires en sont devenus un des principaux éléments.

Les mémoires à semi-conducteurs représentent la technologie prépondérante actuellement commercialisée par les plus grands groupes industriels. Elles utilisent le stockage de charges comme mécanisme de stockage d'information et se divisent en deux grandes catégories : les mémoires volatiles et les mémoires non-volatiles [1] [2]. Les mémoires volatiles doivent leur nom au fait qu'en l'absence d'alimentation électrique l'information encodée est perdue. Les principaux avantages de ce type de mémoires sont des temps d'accès en lecture et des temps de programmation très courts (1 à 10 ns). A l'inverse, les mémoires non-volatiles retiennent l'information indépendamment de toute alimentation électrique extérieure. Cependant, la programmation de tels dispositifs est bien plus lente (de la microseconde à la milliseconde).

Concernant les technologies volatiles actuelles, les mémoires DRAM présentent de très bonnes performances avec un temps de fonctionnement très court, une consommation électrique moyenne et une endurance très élevée. De plus, elles présentent une plus grande densité d'intégration que les mémoires SRAM et donc un plus faible coût. Elles possèdent de nombreux domaines d'application ; elles sont utilisées notamment comme mémoires vive des ordinateurs, tablettes, etc. Quant aux mémoires SRAM, elles sont essentiellement utilisées dans les mémoires tampons et les mémoires caches des ordinateurs.

En ce qui concerne les mémoires non-volatiles, la technologie à grille flottante nommée Flash domine le marché avec près de 95% des revenus [3]. Les cellules mémoires Flash peuvent être organisées en matrices mémoires selon deux architectures distinctes qui scindent les mémoires Flash en deux catégories [4]:

- Les mémoires Flash NOR sont utilisées pour le stockage de codes d'instruction des systèmes d'exploitation des téléphones portables, cartes mères ou microcontrôleurs.
- Les mémoires Flash NAND sont utilisées pour stocker une grande quantité de données.

Pour répondre aux exigences du marché de l'électronique, ces deux catégories des mémoires Flash doivent augmenter leur capacité de stockage et diminuer leur coût de fabrication. Ces challenges ont pu être relevés par la technologie Flash via la miniaturisation de ses composants. Cependant, cette miniaturisation laisse aujourd'hui entrevoir ses limites. En effet, pour des cellules de petites dimensions, on est confrontés à des limitations électriques telles que la réduction du nombre d'électrons stockés, des effets de couplage entre cellules adjacentes ainsi que des limitations liées au placement et à l'interconnexion des cellules entre elles. Ainsi, la fiabilité de ces cellules mémoires diminue lorsque leur taille diminue et la réduction de leur coût est limitée. [5]

Pour s'affranchir des limitations de la technologie Flash, une des stratégies adoptées consiste à changer de mode de stockage de l'information via la conception de nouveaux types de mémoires dites « mémoires alternatives ».

Dans ces nouvelles mémoires « émergentes », il ne s'agit plus de stocker des charges dans la grille flottante d'un transistor mais d'utiliser les matériaux et leurs propriétés intrinsèques comme des composants à caractéristiques variables. [6]

I.2 Mémoires non volatiles émergentes

De nos jours, il existe deux grandes catégories de mémoires : les mémoires à stockage de charge décrites précédemment qui sont des mémoires Front-end et les nouvelles mémoires émergentes qui sont des mémoires Back-end. Ces dernières sont de type ReRAM (Resistive RAM) et reposent sur la commutation réversible entre deux états stables de résistance. Elles sont basées sur des dispositifs à deux terminaux dans lesquels le matériau actif est pris en sandwich entre deux électrodes.

Les mémoires résistives se déclinent en quatre catégories : les mémoires FeRAM (Ferroelectric RAM), les mémoires MRAM (Magnetic RAM), les mémoires résistives filamenteuses et les mémoires à changement de phase (PCRAM). [7]

- Les mémoires ferroélectriques (FeRAM) utilisent deux états stables de polarisation d'un matériau ferroélectrique.
- Les mémoires magnétiques (MRAM) utilisent deux états stables d'orientation magnétique présents dans un empilement de couches ferromagnétiques.
- Les mémoires résistives filamenteuses sont de deux types: les mémoires résistives à pont conducteur (CBRAM) et les mémoires résistives à base d'oxyde (OxRAM). Elles sont généralement constituées d'une couche active placée entre deux électrodes conductrices. Par l'application d'un stress en tension ou en courant sur la couche active via les électrodes, il y a la formation (ou la destruction) d'un filament conducteur connectant ces électrodes. Ceci va entraîner la commutation réversible entre un état hautement résistif et un état faiblement résistif. [8]
- Les mémoires à changement de phase sont basées sur la transition rapide et réversible du matériau à changement de phase entre un état cristallin faiblement résistif et un état amorphe hautement résistif. Ces mémoires représentant l'objet de travail de cette thèse, elles seront décrites en détail dans la suite du manuscrit. [9]

La Figure 1 représente une classification des différents types de mémoires les plus communément utilisés, décrites précédemment.

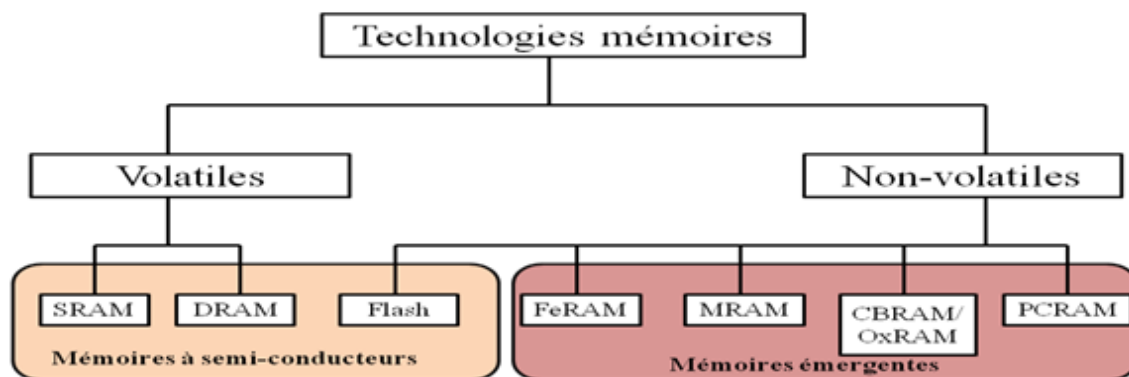


Figure 1: Organigramme des principales technologies de mémoires. [1] [2] [3]

I.3 Comparaison des technologies de mémoires émergentes

Les différentes mémoires émergentes présentées précédemment ne sont pas au même stade de maturité technologique et se caractérisent chacune par des avantages et des inconvénients.

Dans l'état actuel de la recherche, les mémoires de type FeRAM et MRAM présentent des difficultés d'intégration ainsi qu'un potentiel de miniaturisation limité. Cependant, elles peuvent être optimisées afin de répondre à des cahiers de charges très spécifiques et utilisées pour des marchés de niche.

Concernant les mémoires résistives filamenteuses, CBRAM et OxRAM, malgré le manque de maturité de ces technologies, elles présentent un très bon potentiel. En effet, elles se caractérisent par des petites dimensions, une consommation faible, une capacité élevée ainsi qu'une facilité de fabrication et un bon potentiel de miniaturisation. Cependant, la variabilité de leurs performances et le manque de compréhension physique globale de leurs mécanismes de fonctionnement freine le développement de ces technologies.

Il en résulte que toutes ces nouvelles technologies n'ont pas encore les potentialités pour remplacer les mémoires à semi-conducteur et pour devenir des mémoires « universelles » combinant à la fois la non-volatilité des mémoires Flash et les performances des mémoires DRAM.

Les mémoires à changement de phases quant à elles présentent des caractéristiques très prometteuses :

- Une taille de cellule réduite, directement liée aux progrès de la lithographie.
- Un temps de lecture et d'écriture inférieur à 100 ns soit entre 500 et 1000 fois moins que pour les mémoires Flash.
- Une durée de rétention de 10 ans à plus de 85°C et une endurance de 10^9 cycles, correspondant aux spécifications attendues pour les applications grand public.
- Stockage de plusieurs bits par cellule permettant d'augmenter la densité d'information stockée sans augmenter le nombre de cellules.

Grâce à ces différentes performances, les mémoires à changement de phase PCRAM sont considérées comme l'une des technologies les plus prometteuses pour les futures générations de mémoires non-volatiles, aussi bien par les groupes de recherche universitaires que par les plus grandes firmes de l'industrie du semi-conducteur. De plus, cette technologie étant la plus mature dans le monde des mémoires résistives, elle a été mise en production et utilisée dans des téléphones portables dès 2011. Aujourd'hui, des développements sont en cours pour des nœuds technologiques plus avancés.

II. Mémoires à changement de phase

II.1 Bref historique de la technologie PCRAM

Les mémoires à changement de phases ont été décrites pour la première fois à la fin des années soixante par Ovshinsky. Après avoir observé une transition de phase réversible de certains alliages entre un état cristallin faiblement résistif et un état amorphe fortement résistif, il a proposé d'utiliser cet effet comme mode de stockage d'information en intégrant ces matériaux dans des dispositifs mémoires. [10]

Ces alliages qui existent sous deux formes structurelles, amorphe et cristalline, sont à base de verres de chalcogénures. Les deux phases sont caractérisées par des propriétés de résistivité électrique et de réflectivité optique différentes.

En 1970, les matériaux à changement de phase (nommés PCM) ont été utilisés comme matériaux actifs dans des dispositifs mémoires rassemblés dans une matrice 256-bit fabriquée par Energy Conversion Devices en collaboration avec Intel. [11]

En 1990, les matériaux à changement de phase ont connu un grand succès suite à leur utilisation dans les disques optiques réinscriptibles (CD-RW) notamment avec la découverte de l'alliage $\text{Ge}_2\text{Sb}_2\text{Te}_5$ qui est devenu le matériau de référence. Cette technologie qui utilise la variation de réflectivité des matériaux à changement de phase a mis fin à l'ère des supports multimédia d'enregistrement magnétique (i.e. cassettes audio et vidéo).

La transition entre les deux phases des matériaux chalcogénures se produit lorsqu'on fournit au système l'énergie nécessaire au franchissement de la barrière énergétique qui sépare ces deux phases. En pratique, deux méthodes sont utilisées pour initier le changement de phase :

- L'envoi d'impulsions laser sur des zones précises du matériau afin de chauffer localement ces zones et les porter dans un état amorphe ou cristallin. Cette technique est utilisée dans les disques de stockage optique qui utilisent l'écart de réflectivité optique entre les états amorphes et cristallins comme mode de stockage. [12]
- L'application d'impulsions électriques sur le matériau à changement de phase afin de provoquer un échauffement thermique par effet Joule qui va initier la transition de phase. Cette technique est utilisée dans les mémoires à changement de phase. [13]

II.2 Description et fonctionnement d'une cellule PCRAM

Le principe de fonctionnement des dispositifs PCRAM est basé sur la transition de phase du matériau chalcogénure qu'ils comportent, induite par l'échauffement de ce matériau sous l'effet d'impulsions électriques spécifiques. Cette transition se fait entre une phase cristalline, ordonnée, de faible résistance et thermodynamiquement stable et une phase amorphe, désordonnée, de résistance élevée et thermodynamiquement instable.

II.2.1 Ecriture et effacement d'une cellule PCRAM

Les procédures de programmation des opérations d'écriture (Set) et d'effacement (Reset) sont différentes.

En effet, la transition Reset nécessite le passage du matériau à changement de phase de son état cristallin vers son état amorphe. Pour cela, il est nécessaire de lui appliquer une impulsion de courant (ou de tension) de courte durée et de forte amplitude, dans le but de le chauffer suffisamment jusqu'à ce que sa température dépasse la température de fusion et qu'il forme une phase fondue. Puis une trempe est appliquée lors du temps de descente très rapide, ce qui bloque le matériau dans un état amorphe sans possibilité de recristalliser.

Pour permettre la transition inverse de recristallisation, transition dite de Set, une nouvelle impulsion de courant (ou de tension) doit être appliquée. Celle-ci doit être plus longue et moins intense. Pour cette transition, il n'est pas nécessaire de fondre le matériau, il suffit simplement de dépasser la température de transition vitreuse pour permettre la réorganisation à l'échelle atomique du cristal. [14]

Les conditions thermiques ainsi que les impulsions électriques à appliquer au matériau à changement de phase lors des opérations de programmation Set et Reset sont schématisées sur la Figure 2 et la Figure 3.

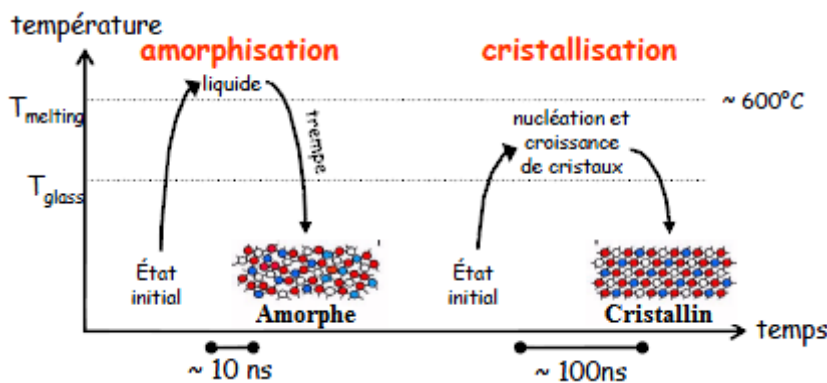


Figure 2 : Schéma des conditions thermiques des transitions de phase du matériau à changement de phase.

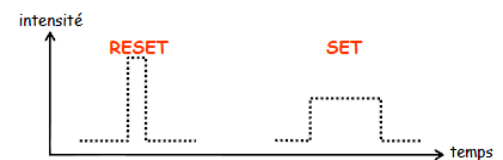


Figure 3 : Forme schématique des impulsions électriques à appliquer lors des opérations de Set et de Reset.

De plus, les deux transitions Set et Reset sont caractérisées par des courbes de programmation différentes, qui sont obtenues par la lecture de l'état de la cellule au cours de sa programmation.

II.2.2 Lecture d'une cellule PCRAM

La phase amorphe du matériau à chalcogénure est semi-conductrice et présente donc une forte résistivité électrique, alors que la phase cristalline est semi-métallique et présente donc une faible résistivité électrique. Le procédé de lecture consiste à utiliser une impulsion de faible tension pendant un temps quelconque, afin de lire la résistance du point mémoire. Si cette résistance est forte, le point est amorphe et le bit est à 0, alors que si la résistance est faible, le point est cristallisé et le bit est à 1.

Cette lecture est d'autant plus facile que le contraste de résistivité électrique entre la phase amorphe et la phase cristalline est grand (2 à 3 ordres de grandeurs, comme indiqué sur la Figure 4).

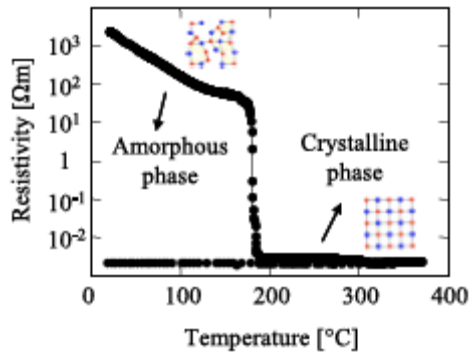


Figure 4 : Représentation de la résistivité électrique du $\text{Ge}_2\text{Sb}_2\text{Te}_5$ en fonction de la température. Le point d'inflexion marque la température de cristallisation. [15]

Par ailleurs, les différences cristallographiques entre les phases amorphes et cristallines engendrent des différences remarquables au niveau de la structure électronique de ces deux phases et par conséquent des différences de conduction électrique et de conduction thermique.

II.2.3 Caractéristiques I-V et R-I d'une cellule PCRAM

Une cellule PCRAM est caractérisée par l'évolution du courant qui la traverse en fonction de la tension qui lui est appliquée I-V ainsi que l'évolution de sa résistance en fonction de ce courant R-I.

La Figure 5 et la Figure 6 représentent respectivement les caractéristiques I-V et R-I de dispositifs PCRAM initialement présents dans un état SET ou RESET.

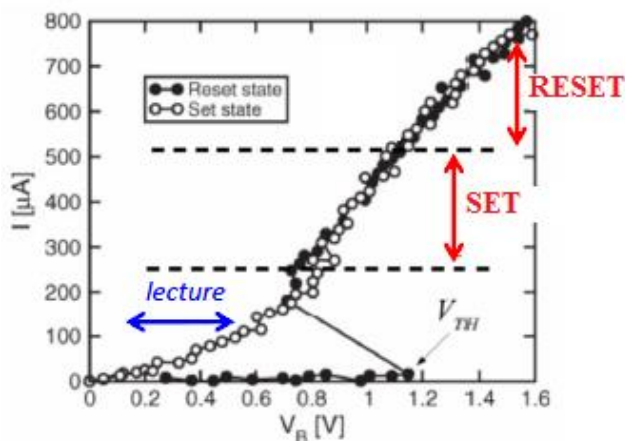


Figure 5 : Caractéristiques I-V d'une cellule PCRAM dans ses états SET et RESET. [16]

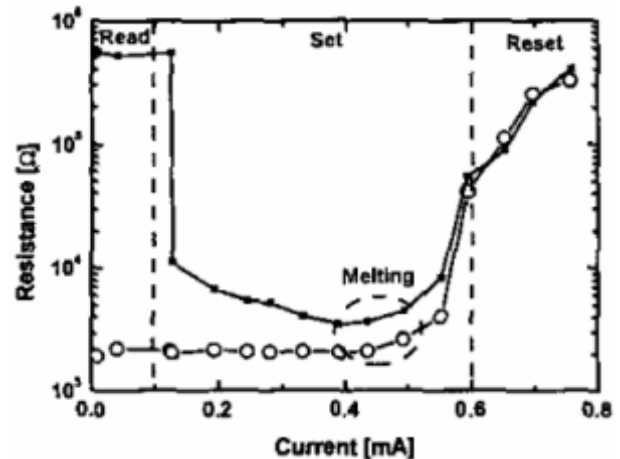


Figure 6 : Transitions caractéristiques d'une cellule PCRAM initialement dans un état SET ou RESET. [17]

On constate que la caractéristique I-V du dispositif à l'état SET est composée de deux parties linéaires donc le régime de conduction est ohmique. En effet, la phase cristalline est considérée comme un semi-métal.

Concernant l'état RESET, on constate que le courant est quasi nul jusqu'à ce que la tension atteigne une valeur critique V_{TH} , à partir de laquelle il commence à augmenter. Pour des tensions justes supérieures à V_{TH} , la tension aux bornes de la cellule diminue tandis que l'intensité la traversant augmente ; ceci indique que la résistance de la cellule a fortement diminué : on parle de transition électronique. Ensuite, pour des tensions de valeurs supérieures à 1V, la caractéristique I-V se confond avec celle de la phase cristalline.

Ce basculement d'un état faiblement conducteur vers un état fortement conducteur à partir de V_{TH} (« electronic switch ») correspond à la transition d'un état amorphe résistif vers un état amorphe conducteur.

Cette commutation joue un rôle fondamental dans le fonctionnement des mémoires PCRAM. En effet, en partant de l'état RESET, cette dernière permet d'atteindre les courants nécessaires à la cristallisation du matériau amorphe avec l'application de tensions de seulement quelques volts, alors qu'il serait nécessaire d'appliquer des tensions beaucoup plus élevées en son absence.

Malgré le rôle fondamental de cette transition électronique, son interprétation physique reste à ce jour discutée. [18]

D'abord attribuée à un claquage thermique du matériau amorphe, la transition électronique a ensuite été considérée comme un phénomène purement électronique. Ainsi, le mécanisme le plus communément admis est la compétition entre un mécanisme de recombinaison de type Shockley Hall Reed (SHR) et un mécanisme de génération par ionisation par impact contrôlé par le champ électrique et la densité des porteurs. Lorsque l'ionisation par impact dépasse la recombinaison, on a un phénomène d'avalanche dans le matériau amorphe qui entraîne l'augmentation de sa conductivité électrique. [19] [20]

Les courbes de programmation R-I des dispositifs initialement dans un état SET ou RESET permettent de déterminer les courants nécessaires pour leur programmation. Ainsi, en appliquant ces courants I_{Set} ou I_{Reset} à un dispositif présent dans un état résistif quelconque, on peut le programmer dans l'état souhaité (SET ou RESET).

Les propriétés électroniques de la phase amorphe et de la phase cristalline qui sont responsables de la conduction de l'état SET et de l'état RESET des dispositifs PCRAM seront décrites dans le **chapitre IV**.

II.3 Description des dispositifs PCRAM et optimisation

Il existe plusieurs architectures de dispositifs PCRAM regroupées dans deux catégories : les structures planaires et les structures confinées.

II.3.1 Structures planaires

II.3.1.1 Structure « PLUG »

II.3.1.1.1 Description de la structure

Les dispositifs mémoires à changement de phase qui servent de véhicule de test au LETI sont des structures planaires de type « PLUG ». Ces structures contiennent une couche de matériau à changement de phase déposée de manière plane entre une électrode supérieure et un élément chauffant nommé « heater » ou « plug », lui-même relié à une électrode inférieure. Les matériaux à changement de phase sont généralement à base d'alliage de Germanium-Antimoine-Tellure. Le matériau de référence est le ternaire $\text{Ge}_2\text{Sb}_2\text{Te}_5$ noté GST. (Figure 7)

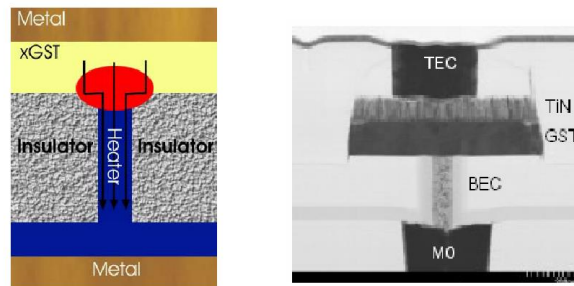


Figure 7 : Schéma et image TEM d'un dispositif PCRAM de structure PLUG. [21]

Par ailleurs, le plug est un élément métallique qui permet le passage du courant au matériau à changement de phase. Sa géométrie définit la géométrie et la taille de la surface de contact (interface) entre le plug et le volume actif. De plus, la géométrie et la composition chimique du plug impactent fortement la fonctionnalité et l'efficacité thermique de la cellule mémoire. Par conséquent, sa résistance doit être choisie de manière à optimiser la position du pic de température à l'interface entre le matériau à changement de phase et le plug. L'ingénierie du plug constitue donc une étape importante de la réalisation des dispositifs PCRAM.

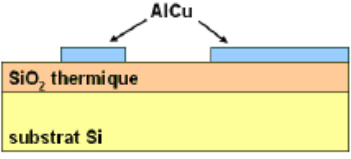
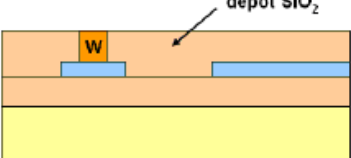
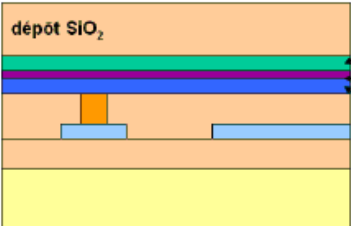
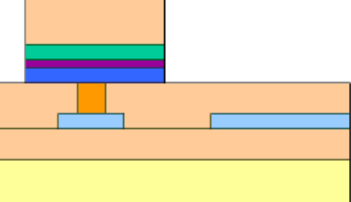
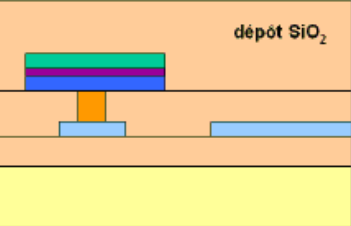
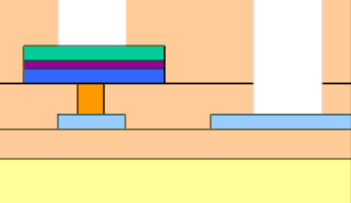
II.3.1.1.2 Description des étapes de fabrication

La fabrication des structures PLUG au LETI est décrite en détails sur la Figure 8. Elle comporte une étape de gravure d'un via dans le matériau diélectrique déposé sur l'électrode inférieure, qu'on vient ensuite remplir avec un métal pour réaliser le heater. Un polissage chimico-mécanique (CMP) est ensuite réalisé afin de garantir la planarité de la surface nécessaire pour le dépôt du matériau à changement de phase.

La miniaturisation de ces structures dépend du diamètre du via et donc du nœud technologique disponible pour la lithographie et la gravure.

Les structures fabriquées au LETI utilisent deux techniques de lithographies différentes en fonction de la taille du via utilisé :

- Lithographie DUV (« Deep UltraViolet Lithography ») pour des diamètres > 250 nm ;
- Lithographie à faisceau électronique (« Electron-beam Lithography »), pour des diamètres < 250 nm.

 <p>AlCu</p> <p>SiO₂ thermique</p> <p>substrat Si</p>	<p>Fabrication des électrodes inférieures :</p> <ul style="list-style-type: none"> - oxydation thermique SiO₂ + planarisation - dépôt AlCu par PVD - lithographie AlCu - gravure AlCu - <i>stripping</i> AlCu
 <p>dépôt SiO₂</p> <p>W</p>	<p>Fabrication des « heaters » :</p> <ul style="list-style-type: none"> - dépôt SiO₂ + planarisation - lithographie submicronique SiO₂ (via 300 nm) - gravure SiO₂ avec arrêt sur électrode inférieure - <i>stripping</i> SiO₂ - dépôt W par CVD + planarisation avec arrêt sur SiO₂
 <p>dépôt SiO₂</p> <p>Ti + Cu + Ti</p> <p>TiN</p> <p>matériau PC</p>	<p>Dépôt du matériau actif et de l'électrode supérieure :</p> <ul style="list-style-type: none"> - dépôt matériau à changement de phase (PC) (100 nm) - dépôt barrière de diffusion TiN (5 nm) par PVD - dépôt électrode sup Ti-Cu-Ti par PVD - encapsulation SiO₂
	<p>Gravure des plots mémoire :</p> <ul style="list-style-type: none"> - lithographie électrode supérieure - gravure partielle SiO₂ (RIE) - <i>stripping</i> SiO₂ - gravure des points mémoire (IBE)
 <p>dépôt SiO₂</p>	<p>Enrobage :</p> <ul style="list-style-type: none"> - encapsulation SiO₂
	<p>Ouverture des contacts électriques :</p> <ul style="list-style-type: none"> - lithographie contacts électriques - gravure SiO₂ avec arrêt sur métal - <i>stripping</i> SiO₂

RIE (ou « Reactive Ionic Etching ») : Gravure Ionique réactive (ou gravure par ions réactifs).
 IBE (ou « Ion Beam Etching ») : Gravure par faisceau d'ions.

Figure 8: Procédé de fabrication d'une cellule PCRAM de structure PLUG au LETI.

II.3.1.1.3 Procédé de dépôt du matériau à changement de phase : la pulvérisation cathodique

Ce procédé de dépôt nommé plus communément PVD (ou « Physical Vapor Deposition ») schématisé sur la

Figure 9, consiste à recouvrir la surface du substrat grâce à un bombardement d'atomes arrachés aux cibles. Pour cela, en plaçant au sein du réacteur un gaz neutre (par exemple l'Argon) et éventuellement un gaz réactif (par exemple l'Azote), et en appliquant une différence de potentiel entre la cible et le substrat, on va obtenir une atmosphère composée d'électrons, d'ions, de photons et d'éléments neutres dans un état fondamental ou excité. On crée ainsi un plasma froid.

Sous l'effet du champ électrique, les électrons se trouvent attirés par l'anode (substrat) et les ions positifs par la cathode (la cible). Ces ions positifs accélérés par le champ entrent en collision avec la cible en provoquant la pulvérisation d'atomes sous forme de particules neutres qui se condensent sur le substrat. La formation du film s'effectue selon plusieurs mécanismes qui dépendent des forces d'interactions entre le substrat et le film.

La décharge est auto-entretenu par les électrons secondaires émis de la cible. En effet, ceux-ci, lors de collisions inélastiques, transfèrent une partie de leur énergie cinétique en énergie potentielle aux atomes d'Argon qui peuvent s'ioniser. Cependant, le degré d'ionisation du gaz reste faible et la vitesse de dépôt s'en trouve réduite. En conséquence, on utilise l'effet magnétron qui permet par l'application d'un champ magnétique d'améliorer le trajet des électrons au voisinage de la cathode et augmenter la probabilité d'ioniser le gaz. Ainsi, on favorise la pulvérisation de la cible et on augmente la vitesse de dépôt.

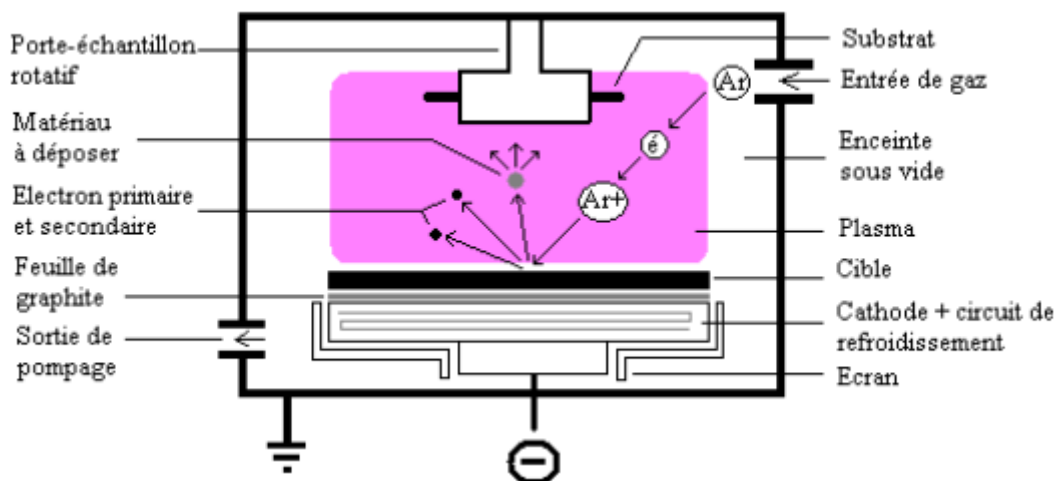


Figure 9: Schéma de la configuration interne de l'enceinte de pulvérisation cathodique et du principe de fonctionnement général.

Cette technique de dépôt par PVD ne permet pas de remplir des cavités à fort facteur de forme i.e. des cavités dont le diamètre est très petit devant la hauteur, ou de déposer des films très minces avec une bonne conformité.

En revanche, elle présente des vitesses élevées et permet de réaliser un vaste choix de matériaux et de compositions. De plus, l'utilisation de plusieurs cibles permet de réaliser des dépôts en

co-pulvérisation et de balayer facilement les compositions des alliages, notamment ceux qui ont été étudiés au cours de cette thèse.

II.3.1.1.4 Fonctionnement des cellules

En appliquant un courant électrique à la cellule, le plug et le matériau à changement de phase sont chauffés par effet Joule grâce à leur forte résistivité thermique. Il en résulte un échauffement de la zone active située à l'interface entre le plug et la couche de matériau à changement de phase.

Comme nous l'avons vu précédemment, la durée et l'amplitude de l'impulsion de courant appliqué déterminent la forme structurale dans laquelle va se trouver le matériau situé dans la zone active. Par convention, on considère le courant de programmation qui correspond au courant d'amorphisation noté I_{reset} et qui permet de passer de l'état cristallin fortement conducteur à l'état amorphe fortement résistif.

Le courant de programmation pour un dispositif PLUG à base de GST utilisant un plug de diamètre 300 nm est de l'ordre de 25 mA.

Par ailleurs, chaque cellule mémoire nécessite un dispositif de sélection (transistor MOS ou bipolaire, diode d'accès,...) dont la taille est proportionnelle au courant maximum délivrée à la cellule. Nous avons vu précédemment que la technologie des mémoires PCRAM doit améliorer sa densité d'intégration pour être concurrentielle. Pour cela, il est nécessaire d'obtenir des courants de programmation plus faibles, permettant ainsi de diminuer la taille des dispositifs de sélection.

II.3.1.1.5 Optimisation de la structure PLUG par réduction de l'aire de contact

La densité de courant nécessaire pour produire le même échauffement au niveau d'un matériau à changement de phase donné est constante. Il apparaît donc évident que si l'aire de contact entre le plug et le matériau à changement de phase est réduite (donc si le diamètre du plug est petit) alors le courant nécessaire pour dépasser la densité de courant de seuil permettant de suffisamment chauffer le matériau sera plus faible. La

Figure 10 présente les résultats obtenus par une équipe de STMicroelectronics en partenariat avec Ovonyx [22]. Il apparaît clairement que réduire de moitié l'aire de contact permet de diminuer par deux le courant de programmation.

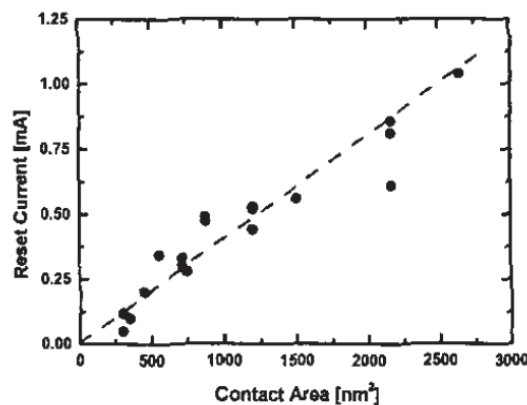


Figure 10: Evolution du courant de programmation en fonction de la surface de contact. [22]

Ainsi, en diminuant l'ensemble des dimensions de la cellule mémoire et plus précisément son diamètre, on peut réduire de manière proportionnelle le courant de programmation nécessaire au fonctionnement de la cellule.

Cependant, la diminution de la taille des dispositifs entraîne une augmentation des pertes thermiques et une diminution de leur efficacité thermique. Par conséquent, la densité de courant nécessaire pour la programmation des dispositifs devient élevée, ce qui entraîne une augmentation du stress thermique au niveau des interfaces et du volume actif. [23]

Différentes architectures planaires ont été conçues afin de diminuer l'aire de contact entre le matériau à changement de phase et le plug, telles que la structure micro-trench (ou μ trench) et la structure Wall.

II.3.1.2 Structure « μ trench »

L'architecture μ trench des cellules PCRAM a été présentée pour la première fois en 2004 par STMicroelectronics [24]. Le matériau à changement de phase est déposé de manière planaire au dessus de la structure comportant une cavité nommée « trench ». La structure utilise donc un matériau actif de dimensions contrôlées et un élément chauffant sous forme de U, nommé « ring », et de très faible épaisseur. Dans cette structure, l'aire de contact est définie par l'épaisseur du « ring » et la profondeur du « trench », comme le montre la Figure 11.

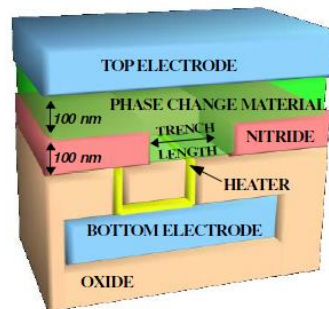


Figure 11 : Schéma de dispositif de structure « μ trench » montrant la cavité « trench » remplie de matériau à changement de phase au contact du heater.

Cette technologie a permis d'atteindre des courants de programmation faibles, une petite taille des cellules, un bon contrôle dimensionnel ainsi qu'une bonne intégration dans des matrices de plusieurs mega-bits. [25]

Par ailleurs, la structure μ trench a fait l'objet de différentes recherches au sein du LETI, notamment pour étudier les effets de diminution de taille ainsi que la fiabilité de la technologie.

Les mesures ont montré que les courants de Set et de Reset présentent une évolution linéaire avec la profondeur de la cavité « trench » pour une épaisseur de « ring » donnée. Cette tendance confirme la relation linéaire entre le courant de programmation et l'aire effective de l'interface entre le matériau à changement de phase et le heater. [26]

De plus, nous nous sommes intéressés à l'impact de la température sur les performances de dispositifs μ trench à base de GST. Nous avons montré que l'augmentation de la température dans le cas de ces dispositifs entraîne une diminution des niveaux de résistances RESET et SET avec la conservation de la fenêtre de programmation. Ces deux effets peuvent être dus respectivement à la nature semi-conductrice du matériau amorphe et à la diminution de la barrière de cristallisation à haute température.

Nous avons mis en évidence que l'augmentation de la température entraîne une diminution de la tension de seuil V_{TH} qui rend les dispositifs plus sensibles au courant de programmation. Ceci est à l'origine de la diminution du courant de programmation de 40% en passant de 25°C à 180°C.

Enfin, le pic de température atteint au niveau du matériau à changement de phase est réduit lorsque la température est élevée en raison de la diminution de V_{TH} qui réduit le stress thermique au sein de la cellule au cours des opérations de programmation SET. Ceci entraîne une amélioration de l'endurance à haute température. [26]

II.3.1.3 Structure « Wall »

La structure « Wall » représente une évolution directe de l'architecture μ trench. Elle est basée sur la fabrication d'un via dans lequel une fine couche de matériau conducteur sera déposée puis gravée (Figure 12). Ainsi, cette structure a une taille sub-lithographique ; il en résulte une très petite surface de contact entre l'élément chauffant et le matériau à changement de phase ce qui entraîne un courant nécessaire à la programmation des cellules mémoires réduit.

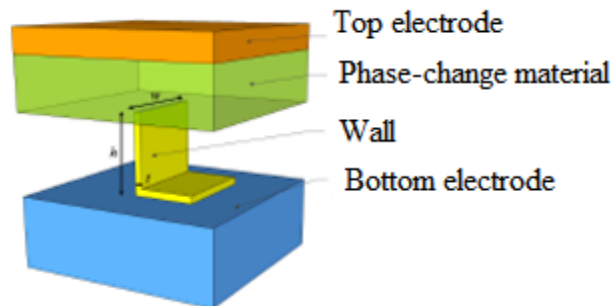


Figure 12 : Schéma de dispositifs de structure « Wall » avec un élément chauffant de hauteur h , d'épaisseur t et de largeur W .

Comme nous allons le voir dans le **chapitre IV**, nous avons utilisé des structures « Wall » fabriquées en collaboration avec STMicroelectronics au cours de cette thèse.

II.3.2 Structures confinées

II.3.2.1 Architecture « Pore »

Comme mentionné précédemment, la miniaturisation des structures planaires est limitée par l'augmentation des densités de courant nécessaires à la programmation des cellules, en raison de la forte dissipation thermique latérale dans les structures de faibles dimensions. L'idée de la structure confinée est de « confiner » le matériau à changement de phase dans un via remplaçant ainsi partiellement ou totalement le plug. Par conséquent, le courant est confiné dans le matériau à changement de phase contrairement aux structures planaires dans lesquelles le courant est concentré dans l'amenée du courant (i.e. l'élément chauffant). De plus, la densité de courant est uniforme dans le matériau à changement de phase.

Ainsi, les structures confinées permettent de meilleurs confinements thermique et électrique du matériau à changement de phase.

Dans les premières structures confinées de type « Pore » [27], le matériau à changement de phase remplit un via de forme cylindrique entouré latéralement d'isolant et il est connecté au

circuit par une électrode supérieure et une électrode inférieure. Lorsque ce dernier est parcouru par le courant de programmation, il connaît un auto-échauffement par effet Joule qui va le porter dans une forme structurale donnée (amorphe ou cristalline).

La Figure 13 représente un dispositif de structure confinée de type « Pore » fabriqué au LETI, à base de GST déposé par ALD.

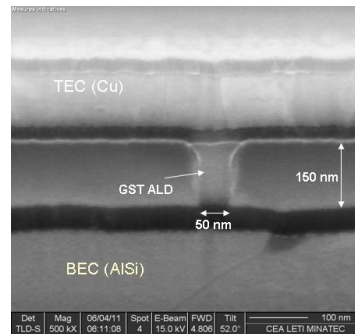


Figure 13 : Vue de coupe TEM d'un dispositif PCRAM LETI de Structure confinée avec un via de 50 nm rempli avec du GST ALD.

La Figure 14 compare l'évolution du courant de Reset en fonction de la taille du contact d'une structure planaire et d'une structure confinée. La structure confinée permet d'améliorer l'efficacité des dispositifs en diminuant leur courant de Reset d'un facteur deux, tout en assurant une endurance de 10^8 cycles. Ainsi, cette architecture présente un fort potentiel de miniaturisation. [27]

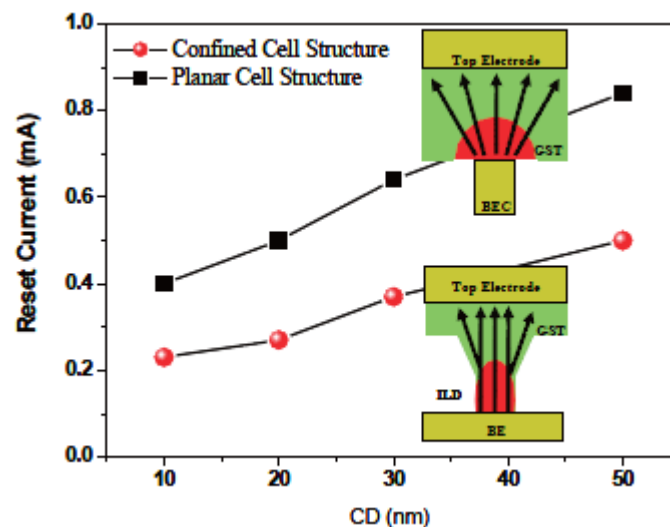


Figure 14: Evolution du courant d'amorphisation (I_{reset}) en fonction de la taille de contact entre le matériau à changement de phase et le contact inférieur pour une structure planaire et pour une structure confinée. [28]

Une variante de cette structure a été développée par Samsung en 2008. Il s'agit d'une structure confinée utilisant une forme rectangulaire pour le via, nommée structure « dash ».

Comme pour la structure PLUG, la principale limitation des architectures « Pore » est la dimension minimale du via liée au nœud lithographique. De plus, pour remplir des vias de diamètre inférieur à la centaine de nanomètres, les procédés de dépôts utilisés pour les structures planaires ne sont pas suffisants.

Il est nécessaire d'utiliser des procédés de dépôt plus conformes du matériau à changement de phase permettant de remplir des vias de petites dimensions, comme par exemple la CVD (Chemical Vapor Deposition) ou l'ALD (Atomic Layer Deposition).

De plus, dans les structures confinées, la densité de courant étant uniforme dans le matériau à changement de phase, lorsque celle-ci atteint la valeur requise pour la fusion du matériau, ce dernier va subir la fusion dans son ensemble. Ceci rend difficile la programmation des dispositifs dans des états de résistance intermédiaires.

En revanche, dans les structures PLUG, la densité de courant diminue lorsqu'on s'éloigne de l'interface matériau à changement de phase/ plug. Ceci signifie qu'un contrôle de la densité de courant permet de changer le volume total du matériau fondu, ce qui rend possible la programmation du dispositif dans des états de résistance intermédiaires.

II.3.2.2 Architecture confinée avec « Spacer »

Afin de dépasser les limitations de l'architecture confinée classique tout en diminuant l'aire de contact, une nouvelle technologie de fabrication de contact a été développée. Il s'agit de la technologie « Spacer ». Cette technologie a été utilisée au LETI pour développer des dispositifs PCRAM présentés sur la Figure 15.

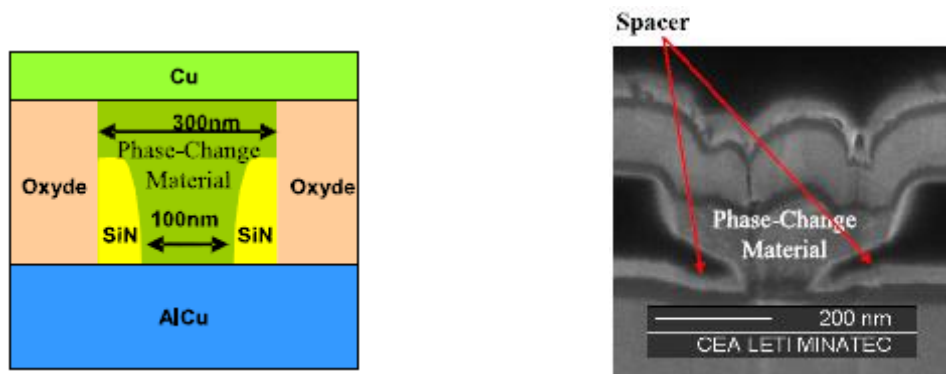


Figure 15 : Schéma et image TEM d'un dispositif LETI de structure confinée utilisant des « spacer » remplis de SiN pour diminuer l'aire de contact.

Le procédé de fabrication utilisé au LETI pour cette structure est similaire à celui utilisé pour la structure PLUG combinée avec la technologie « spacer ». Une fois que le via de 300 nm de diamètre est obtenu par DUV, on procède au dépôt d'une couche uniforme de SiN d'épaisseur 100 nm qu'on vient ensuite graver de manière verticale et anisotrope sur toute son épaisseur. Par conséquent, on obtient deux espaces de SiN au fond du via et créant ainsi un pore de 100 nm de diamètre.

Les dispositifs utilisant du GeTe comme matériau à changement de phase ont permis d'atteindre des courants de programmation de l'ordre de 1.5 mA. [15]

II.3.2.3 Architecture confinée « Sidewall »

Comme nous l'avons mentionné précédemment, le procédé de PVD n'est pas adapté pour remplir des vias de facteurs de forme élevés. Afin d'utiliser ce procédé de dépôt dans les structures confinées, une nouvelle procédure de fabrication a été mise au point en 2013 par IBM/Macronix. [30]

Le matériau à changement de phase est déposé par PVD dans le via réalisé dans la couche de SiN. Il est déposé sur les flancs et au fond du via avec une épaisseur d'environ 20 nm au fond et 11 nm sur les flancs (Figure 16). Le matériau à changement de phase est donc confiné dans une tranchée de 11 nm de large et 43 nm de haut. Cette structure est appelée « Sidewall ».

La structure Sidewall dans laquelle le matériau GST est déposé par PVD a permis d'atteindre des courants de programmation plus faibles que ceux atteints par la structure PLUG pour les mêmes surfaces de contacts GST/ électrode (Figure 17). Cette structure nous permet de nous affranchir des contraintes liées à la qualité des dépôts et qui imposent l'utilisation de modes de dépôts longs et couteux dans le cas de l'architecture confinée classique « Pore ».

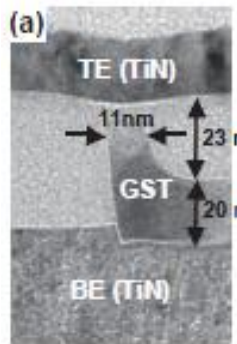


Figure 16: Image TEM du dispositif confiné de type Sidewall avec GST déposé en PVD. [30]

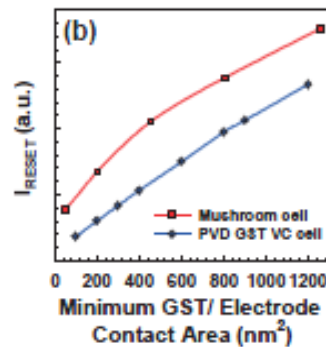


Figure 17: Courant de Reset en fonction de l'aire de contact entre GST/ électrode pour dispositifs PLUG (en rouge) et Sidewall (en bleu). [30]

II.4 Choix du matériau à changement de phase

Le courant de programmation dépend de la résistivité de la phase cristalline car le procédé de réamorphisation nécessite de chauffer le matériau par effet Joule via l'application d'une impulsion de courant, et un matériau plus résistif pourra être chauffé avec un courant plus faible. Ainsi, une autre voie à explorer pour optimiser la technologie PCRAM consiste à trouver un matériau à changement de phase qui présente des caractéristiques lui permettant d'améliorer les performances des dispositifs PCRAM et notamment d'augmenter la stabilité thermique des états programmés.

Pour cela de très nombreuses études sont menées. Certaines d'entre elles portent toujours sur des matériaux à base de Germanium, de Tellure et d'Antimoine comme le GeTe ou les composés $\text{Ge}_x\text{Sb}_y\text{Te}_z$ [32] [33]. En se référant à ces études, il apparaît que le GST pourrait être avantageusement remplacé par le GeTe, puisque celui-ci possède un contraste de résistance entre l'état cristallin et l'état amorphe supérieur à celui du GST et que ses propriétés à haute température sont meilleures du fait de sa plus grande température de cristallisation.

Ces matériaux seront décrits plus en détails dans le **chapitre II** dans lequel seront présentées également les différentes optimisations qui ont été proposées dans la littérature et les performances atteintes par les dispositifs finaux.

De nombreux autres matériaux ont été étudiés et essayés pour une application dans les PCRAM, notamment des matériaux à base d'Etain et de Sélénium, Sn_xSe_y [34]. En analysant les caractéristiques des matériaux SnSe, SnSe₂ et Sn₂Se₃ donnés dans le Tableau 1, SnSe₂ semble être le matériau à changement de phase optimal. En effet, sa résistivité est plus grande que celle du GST et du GeTe et par conséquent le courant de programmation nécessaire sera plus faible.

De plus, son contraste entre l'état amorphe et l'état cristallin est plus important que ceux du GST et du GeTe.

Toutefois, malgré ses propriétés intéressantes, le matériau SnSe₂ doit être intégré dans un dispositif PCRAM afin de tester sa fiabilité (endurance, rétention) avant de conclure sur la possibilité de l'utiliser dans les mémoires PCRAM. De plus, il est nécessaire d'évaluer sa compatibilité avec les procédés standards de la microélectronique.

Des recherches sur les matériaux basés sur le Gallium sont également menées pour les applications PCRAM, par exemple l'Indium-Gallium-Oxygène (InGaO) dont quelques propriétés sont fournies dans le tableau. [35]

Des composés ternaires à base de Gallium-Antimoine-Tellure ont également été proposés pour une application dans les mémoires à changement de phase [36]. Par exemple, la composition Ga₂Sb₅Te₃ [37] se caractérise par une grande vitesse de programmation et de bonnes performances en rétention mais présente une fenêtre de programmation d'un ordre de grandeur. Le matériau GaSb₅Te₄, quant à lui, permet d'atteindre des vitesses de programmation élevées, une endurance de 6.7^{E4} cycles et une rétention de 10 ans à 104°C. [38]

Alliage	Résistivité amorphe Ωcm	Résistivité cristalline $\text{m}\Omega\text{cm}$	R _{off} /R _{on}	Température de cristallisation °C	Energie d'activation pour la cristallisation eV
Ge-Te	750	2	$\frac{1^{E5}}{4^{E5}}$ –	170 – 185	2,18±0,39
GST	1000	40	2,5 ^{E3}	145	2.3±0.3
SnSe	14,4	3000	4,8	215	2,01±0,11
SnSe ₂	7560	22	3,4 ^{E5}	220	1,93±0,07
Sn ₂ Se ₃	7650	21	3,6 ^{E5}	163	0,58±0,04
InGaO			10-37	250-290	1,27±0,07
GaSb ₅ Te ₄			1 ^{E2}	190	2.13

Tableau 1: Principales caractéristiques physiques des matériaux à changement de phase étudiés dans les publications évoquées précédemment.

III. Applications et challenges des mémoires PCRAM

III.1 Applications des mémoires PCRAM

Le développement des systèmes électroniques s'accompagne d'un besoin croissant de stockage de données et de codes. Ceci implique la nécessité d'augmenter la capacité et donc la densité d'intégration des mémoires et fait de la miniaturisation un objectif majeur des mémoires non-volatiles. Par ailleurs, la miniaturisation des mémoires Flash nécessite la résolution de plusieurs problématiques d'ordre technique et économique, telles que l'augmentation de la complexité de la partie logique, l'utilisation et la recherche de nouveaux matériaux (High-K). [39]

Afin d'être compétitives face à ces mémoires Flash, les mémoires émergentes doivent diminuer leur consommation d'énergie et montrer un bon potentiel de miniaturisation pour atteindre les nœuds technologiques avancés. Dans ce contexte, la technologie PCRAM a relevé le défi de la miniaturisation parmi les nouvelles technologies mémoires avec une dimension minimale du contact de 5nm. Grâce à cela, elle est déjà utilisée pour certaines applications et vise une utilisation plus large dans le marché des mémoires non-volatiles. [40]

III.1.1 Applications indépendantes ou « stand-alone »

Ces applications ont pour objectif de stocker une grande quantité d'informations et leur principal marché d'utilisation est le marché de stockage de données utilisateur [41]. Elles concernent des produits tels que les clés USB, cartes mémoires de téléphones mobiles et tablettes ainsi que les disques de stockage SSD (Solid State Disk). Ce marché est depuis longtemps dominé exclusivement par la technologie Flash NAND pour des raisons économiques.

Néanmoins, des études de « reverse engineering » ont montré la présence de mémoires PCRAM dans des téléphones mobiles fabriqués par Samsung/Intel en 2011.[42]

En 2013, Micron a mis en production des puces PCRAM destinées à être utilisées dans des téléphones portables NOKIA, comme représenté sur la Figure 18. [43]



Figure 18 : Photo du circuit intégré d'un téléphone NOKIA comportant une puce mémoire à base de PCRAM fabriquée par Micron. [43]

III.1.2 Applications embarquées ou « embedded »

Ces applications ont la spécificité de co-intégrer le composant mémoire avec les éléments de logique CMOS sur la même puce. Elles ont des domaines d'application divers [39] tels que l'électronique grand public (électroménager, téléphones portables, jouets), l'électronique appliquée (cartes électroniques sécurisées ou « Secure Smart-Card », médical) ainsi que

l'électronique industrielle (Micro-contrôleurs de machines industrielles). De plus, l'automobile constitue un des principaux marchés de ces mémoires puisqu'elles sont utilisées pour différentes applications tels que l'habitacle, le groupe moteur, l'extérieur et la sécurité.

Cependant, ce marché de l'automobile représente un vrai challenge pour la technologie PCRAM, en particulier en raison des hautes températures dans lesquelles doivent être assurées les opérations de programmation et de stockage.

En effet, les spécifications de ce marché sont très sévères en termes de fiabilité des composants mémoires:

- Une durée de vie entre 15 et 30 ans (spécification standard à 10 ans de fonctionnement continu) ;
- Un temps de fonctionnement effectif d'environ 10% pour les applications standards ;
- Une gamme de température de fonctionnement entre -55°C et 150°C ;
- Une défektivité nulle.

Par ailleurs, les applications « Secure Smart-Card » présentent elles aussi un vrai challenge pour la technologie PCRAM. Elles exigent la conservation des informations au cours d'un recuit thermique industriel rapide à environ 260°C nommé « Sodering Reflow » (ou « recuit de soudure »).

Actuellement, la technologie Flash NOR domine le marché des applications embarquées mais sa miniaturisation ne suit pas la vitesse de la technologie CMOS, ce qui crée un écart important entre les technologies CMOS et Flash embarquée. De plus, elle se trouve aujourd'hui confrontée à des contraintes de co-intégration avec la technologie CMOS développée pour le nœud technologique 28 nm. [44]

La technologie PCRAM, quant à elle, doit améliorer ses propriétés de rétention afin de prétendre aux applications embarquées qui exigent des tenues en températures bien plus élevées que celles du marché « stand-alone ». Ce point constitue un sujet de recherche très actif à la fois pour les chercheurs et les industries, ce qui a permis la mise au point de prototypes PCRAM embarqués pour le nœud technologique 90 nm. [45]

III.1.3 Applications SCM ou «Storage Class Memories »

Dans les systèmes électroniques utilisant différentes technologies mémoires (ordinateurs, tablettes...), il existe une différence importante entre les vitesses de fonctionnement de ces technologies en termes de programmation et de lecture. En effet, la vitesse de fonctionnement des mémoires SRAM et DRAM utilisées pour le stockage des données à court terme est inférieure à 100 ns alors que celle des disques utilisés pour le stockage des données à long termes est supérieure à 1 ms. Pour réduire cette différence, des mémoires Flash NAND ont été introduites avec des vitesses de fonctionnement supérieures à 10 μ s laissant encore un écart important avec les mémoires SRAM et DRAM.

Afin d'éliminer cette zone creuse et rendre plus rapide l'utilisation des appareils électroniques, il est nécessaire de chercher pour le stockage de données à long termes des technologies mémoires ayant des vitesses de fonctionnement proches de celles des technologies SRAM et DRAM. Les mémoires résistives répondent à cette condition et pourraient ainsi constituer une solution pour l'amélioration des performances des appareils en termes de vitesse de fonctionnement.

Ces mémoires font désormais partie d'une nouvelle catégorie de mémoires nommée « storage class memories » qui se distingue par la possibilité d'être utilisée soit en tant que mémoire (à court terme) soit en tant qu'élément de stockage (à long terme). Concernant ces technologies SCM, les performances requises pour satisfaire le cahier des charges sont différentes en fonction de leur utilisation en tant que mémoire ou élément de stockage. En effet, l'utilisation mémoire requiert des vitesses de programmation et de lecture très élevées (inférieures à 1 μ s) tandis que l'utilisation stockage demande un coût très faible. Quant à la capacité et l'endurance, les deux applications ont les mêmes spécifications. [46] [47]

III.1.4 Benchmark des démonstrateurs PCRAM

Les mémoires PCRAM présentent un bon potentiel pour les différentes applications décrites précédemment, ce qui motive la recherche et développement autour de ces mémoires qui sont considérées comme l'une des technologies du futur. Nous présentons dans le Tableau 2 un benchmark des démonstrateurs développés pour les différentes applications ainsi que certaines caractéristiques disponibles dans la littérature.

	« Stand-alone »			« Embedded »				«SCM»
Entreprise	Numonyx	Hynix	Samsung	Hitachi & Renesas	STMicro-electronics	Chinese Academy of Science	BAMC	IBM
Date	2009	2011	2012	2005	2011	2012	2014	2013
Capacité	1GB	1GB	8GB	32 KB	4MB	8MB	32MB	256MB
Nœud	45nm	42nm	20nm	90 nm ?	90nm	130nm	90nm	90nm
Taille de cellule	$5,5F^2$ 0.015 μ m ²	$4F^2$ 0.07 μ m ²	$4F^2$ 0.02 μ m ²	19F ²	$36F^2$ 0.29 μ m ²	50F ²	$25F^2$ 0.133 μ m ²	$25F^2$ μ m ²
Architecture	Plug (Wall)	Plug (Ring)	Confinée (Dash)	Plug	Plug (Wall)	Plug	Plug	Plug
Sélecteur	Transistor Vertical (Bipolaire)	Diode Verticale	Diode Verticale	T (CMOS)	Transistor (CMOS)	Transistor	Transistor planaire	Transistor (CMOS)
I _{reset}	0.2mA	0.2mA	0.1mA					0.31mA
Endurance	1 ^{E8}	1 ^{E9} @90°C	1 ^{E7}		1 ^{E6}	1 ^{E8}	1 ^{E9}	
Rétention	10ans @85°C	10ans @203,5°C	15mois @85°C		10ans @85- 100°C	10ans @93°C	10ans @85°C	
Référence bibliographique	[48]	[49]	[50] [51] [52]	[53]	[45] [54] [55]	[55] [56]	[57]	[58]

Tableau 2 : Benchmark des prototypes mémoires utilisant des PCRAM réalisés pour les différentes catégories d'applications et description de quelques caractéristiques disponibles tirées de la littérature.

Ce tableau récapitulatif montre que des prototypes à base de PCRAM ont été mis au point pour différentes applications et à différents nœuds technologiques, en allant du 90nm au 20nm. Les architectures utilisées pour les dispositifs et les sélecteurs permettant de les alimenter en courant sont divers. En ce qui concerne les performances obtenues pour ces prototypes, les données disponibles montrent des courants de programmation de quelques centaines de μA , une endurance variant de 10^6 à 10^9 en fonction des technologies et des temps de rétention qui satisfont la condition de 10 ans à 85°C . Ainsi, les performances en rétention sont suffisantes pour les applications « stand-alone » ; en revanche, elles ne répondent pas au cahier des charges des applications embarquées.

Les différentes technologies présentées ci-dessus ont recours à la miniaturisation des dispositifs afin d'augmenter la densité d'intégration des PCRAM et leur capacité de stockage. Une autre solution alternative est présentée dans la littérature : c'est la technologie multi-niveaux.

III.2 Mémoires PCRAM multi-niveaux

Afin d'augmenter la densité effective de la mémoire (nombre de bits par unité de surface), la technologie multi-niveaux MLC (pour « multi-level cell ») exploite la capacité d'une cellule mémoire à stocker plusieurs bits de données numériques, contrairement à la technologie classique qui utilise la cellule pour stocker uniquement des données analogiques (0 ou 1). En pratique, on va programmer la cellule dans un état résistif précis parmi plusieurs états de programmation définis. [59]

Il existe plusieurs facteurs intrinsèques qui limitent le stockage multi-niveaux pour la technologie PCRAM :

- Le bruit de programmation qui augmente avec le cyclage ;
- La recristallisation de la phase amorphe, considérée comme « un phénomène à long terme » à température ambiante pour les matériaux à changement de phase standards ;
- La dérive des résistances vers des valeurs plus élevées, juste après programmation. Il s'agit d'un « phénomène à court terme ».

Afin de s'imposer sur le marché des mémoires, les dispositifs PCRAM doivent encore améliorer leurs performances que ce soit pour répondre aux spécifications des applications embarquées ou pour être utilisés dans le stockage multi-niveau. C'est la raison pour laquelle la fiabilité des PCRAM constitue un axe de recherche majeur pour le développement de cette technologie.

IV. Fiabilité des mémoires PCRAM

IV.1 Critères de fiabilité

La fiabilité désigne la stabilité d'un système en termes mécanique (la structure), thermique (la composition chimique) ou fonctionnelle (stabilité des données lors de la lecture ou l'écriture des cellules). [14] [60]

Dans le cas d'une mémoire, la fiabilité est déterminée par le moment où on ne peut plus écrire de nouvelles données ou les lire correctement. Les critères de fiabilité pour une mémoire PCRAM sont les suivants :

- Stabilité des données au cours des opérations de programmation et de lecture ;
- Endurance au cyclage donnée par le nombre de cycles écriture/ effacement avant endommagement ;
- Stabilité des états programmés au cours du temps à une température donnée.

Le dernier critère recouvre deux instabilités très importantes pour les PCRAM :

- La baisse de la résistance programmée mesurée par la « rétention » de l'état RESET ;
- La hausse de la résistance programmée, connue sous le nom du « Drift ».

Afin d'améliorer les performances de cellules PCRAM, il est nécessaire d'accéder à une compréhension approfondie des phénomènes qui interviennent dans la dégradation des performances de fiabilité de ces cellules. Nous allons voir dans la partie suivante une présentation de ces mécanismes de défaillance.

IV.2 Mécanismes de défaillance

IV.2.1 Programmation

Dans le cas d'une matrice composée de cellules PCRAM, l'opération de programmation d'une cellule entraîne une génération de chaleur par effet Joule qui peut diffuser vers les cellules voisines disposées dans des matrices pour le stockage multi-bit. Si ces cellules sont dans des états hautement résistifs, les matériaux actifs qu'elles comportent sont amorphes et la chaleur générée par la programmation de la cellule va accélérer leur cristallisation. L'état d'information conservée dans ces cellules va donc changer. Ce mécanisme est nommé « perturbation thermique » ou « cross-talk ». [14] [61]

Pour trouver des solutions visant à limiter ce phénomène, des simulations numériques sont réalisées pour calculer la température dans une cellule lors de la programmation d'une cellule voisine. On peut ainsi obtenir des cartes thermiques en 3D pour deux cellules voisines pour différentes architectures.

La Figure 19 et la Figure 20 illustrent respectivement les cartes thermiques de deux cellules voisines obtenues pour une architecture PLUG et pour une architecture μ -trench. Dans les deux cas, la cellule de gauche est programmée tandis que la cellule de droite initialement dans un état RESET est la cellule soumise aux perturbations. [62]

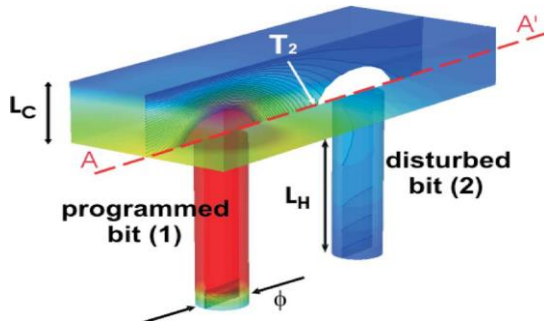


Figure 19 : Carte thermique 3D pour deux cellules adjacentes de type PLUG.

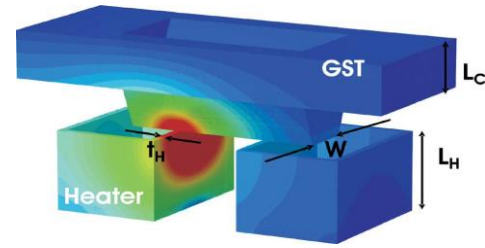


Figure 20 : Carte thermique 3D pour deux cellules adjacentes de type μ -trench.

Les cartes thermiques obtenues montrent une diffusion thermique des cellules programmées vers les cellules voisines.

Afin de conclure sur les perturbations engendrées par la programmation d'une cellule sur une cellule adjacente, on analyse plus précisément les profils de températures obtenus par les simulations numériques. [62]

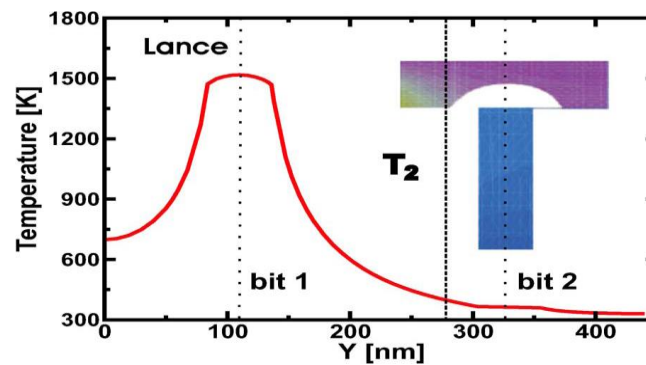


Figure 21 : Profil de température obtenu pour deux cellules adjacentes de structures PLUG, schématisées sur la Figure 19. [62]

La Figure 21 montre dans le cas des structures PLUG au nœud 300 nm que la programmation de la cellule s'accompagne d'un pic de température sur cette cellule mais elle n'a pas d'impact sur la cellule voisine à l'état RESET pour laquelle la température est très faible. De plus, aucun effet sur le courant de programmation de la cellule voisine n'est observé.

Ces études ont montré l'absence de perturbations thermiques pour les nœuds 90 et 65 nm. En revanche, pour le nœud 45 nm, une température non négligeable est mesurée sur la cellule voisine ; elle est donc perturbée thermiquement par l'opération de programmation en raison de la faible distance entre dispositifs. De plus, le cyclage entraîne une augmentation de ces perturbations pour les nœuds 65 et 45 nm. En effet, la température atteinte par la cellule voisine atteint les 200°C après 10^{10} cycles écriture/ effacement de la cellule programmée. [61] [62]

Ainsi, les structures PLUG des cellules PCRAM sont fiables d'un point de vue thermique jusqu'au nœud 65 nm mais elles deviennent sensibles aux perturbations thermiques de programmation au nœud 45 nm. De plus, le cyclage accentue cette sensibilité et dégrade la fiabilité des cellules.

IV.2.2 Lecture

L'opération de lecture d'une cellule hautement résistive peut entraîner la cristallisation de son matériau actif par auto-échauffement thermique. Ce mécanisme est désigné par « read disturb » ou « perturbation en lecture ». Il dépend de plusieurs paramètres : la tension appliquée, le courant de lecture ainsi que la température. [61]

Les courants de lecture qu'on utilise usuellement en laboratoire pour l'état RESET varient entre 10 nA et 100 nA. Les résistances mesurées pour cette gamme de courant varient entre $2 \cdot 10^6$ et $5 \cdot 10^6 \Omega$.

Pour l'utilisation dans un produit, la limite basse mesurable dans un temps de lecture raisonnable est de l'ordre de 40 μ A. On doit donc viser un état SET suffisamment conducteur pour faire passer 40 μ A à la tension de lecture. Un courant inférieur à 40 μ A est indétectable et correspond à l'état RESET.

Les études montrent que la résistance d'un dispositif RESET dépend très faiblement du courant de lecture utilisé. [61]

Les deux mécanismes de perturbations thermiques décrits précédemment doivent être maîtrisés afin de répondre aux spécifications des marchés des PCRAM. Ces derniers doivent assurer leurs performances pour 10 ans de lecture continue et jusqu'à 10^{10} cycles de programmation des cellules voisines pour certaines applications.

IV.2.3 Endurance

Après plusieurs cycles écriture/ effacement, la cellule PCRAM peut connaître deux modes de défaillance suite auxquels elle ne pourra plus être programmée (Figure 22) : [63]

- « Reset- stuck failure » : la cellule est bloquée à l'état hautement résistif et le passage du courant devient impossible.
- « Set-stuck failure » : la cellule est bloquée à l'état faiblement résistif. Ce mécanisme de défaillance est le plus fréquent.

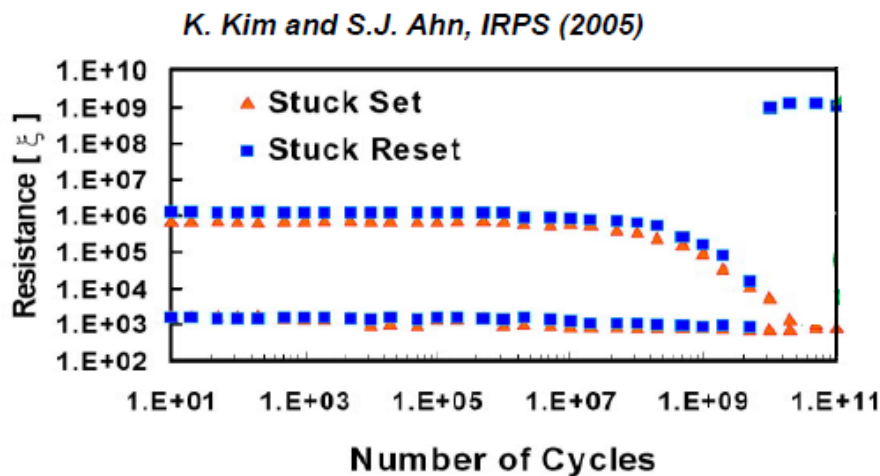


Figure 22 : Evolution des résistances en fonction du nombre de cycles Set/ Reset. Deux modes de défaillance sont mis en évidence : «Stuck Set » et « Stuck Reset ». [64]

IV.2.3.1 « Reset- stuck failure » : analyse physique du mécanisme

Le cyclage des cellules PCRAM entraîne une modification de leur résistance et leur blocage à l'état hautement résistif (Figure 23). [60]

Ces cellules bloquées à l'état RESET sont caractérisées par:

- des « voids » dans le matériau actif à base de GST à l'interface de l'élément chauffant (Figure 24) ;
- une tension seuil V_{TH} supérieure à celle des cellules fonctionnelles.

Ces deux effets montrent que le mécanisme de défaillance est lié au matériau actif en GST. La présence de voids dans ce matériau entraîne la formation d'un circuit ouvert qui bloque la cellule à l'état hautement résistif.

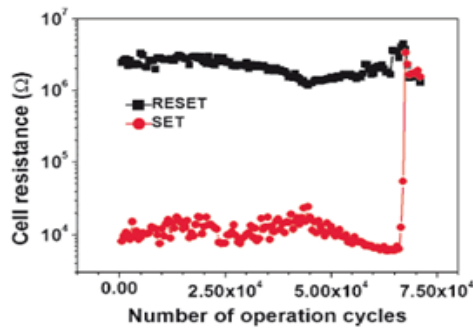


Figure 23 : Evolution de la résistance au cours du cyclage montrant le blocage de la cellule à l'état RESET. [63]

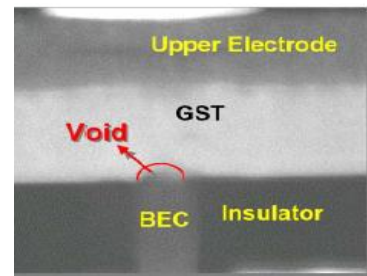


Figure 24 : Image TEM d'un dispositif bloqué à l'état RESET montrant la présence d'un void à l'interface GST/heater. [63]

IV.2.3.2 « Set- stuck failure »

Le cyclage des cellules PCRAM entraîne une modification de leur résistance et leur blocage à l'état faiblement résistif (Figure 25). Ceci est dû soit à un changement dans le matériau à changement de phase soit à un changement des propriétés physiques de la zone active du matériau.

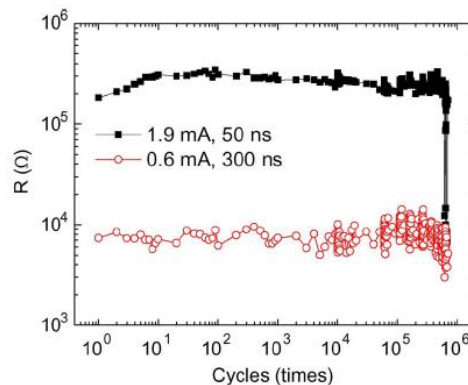


Figure 25 : Evolution de la résistance au cours du cyclage montrant le blocage de la cellule à l'état SET. [63]

Afin de comprendre les origines de l'effet de « Set-stuck », des analyses morphologiques et électriques sont présentées dans la littérature.

IV.2.3.2.1 Analyses morphologiques

Les dispositifs ont été analysés par MEB-EDX avant et après un cyclage de 1^{E7} cycles (Figure 26). La microscopie électronique à balayage consiste à envoyer un faisceau électronique fin sur la coupe de la zone active du dispositif qui va interagir avec cette dernière et générer des rayons X caractéristiques des éléments chimiques présents dans le matériau. [65] [68]

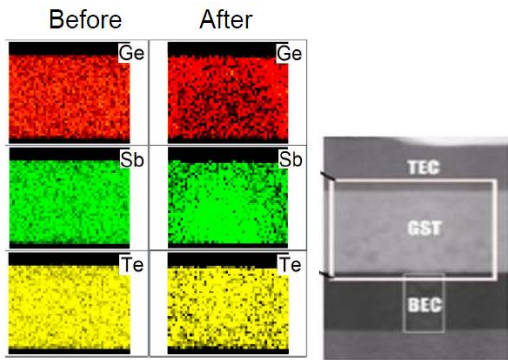


Figure 26 : Analyses MEB-EDX du dispositif avant et après cyclage. Les cartographies des éléments chimiques montrent une accumulation de Sb et un appauvrissement en Ge à l’interface GST/ heater. [65]

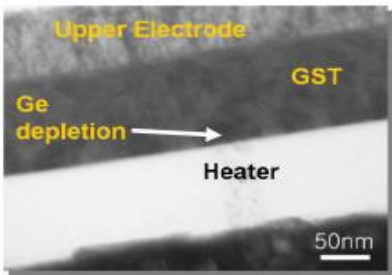


Figure 27 : Image TEM d’un dispositif bloqué à l’état SET montrant une déplétion en Ge à l’interface GST/ heater. [67]

Les analyses du volume actif montrent un enrichissement en Sb et une déplétion en Ge dans la couche du GST située au-dessus du heater. (Figure 27) De plus, les atomes Sb s’agglomèrent et forment un dôme métallique qui s’assimile à une protubérance du heater dans le matériau actif. Ceci entraîne une augmentation de l’aire de contact entre le matériau actif et le heater. La zone active devient quasi-métallique ce qui entraîne une diminution de la résistivité électrique du matériau à changement de phase et une décroissance continue de la résistance de l’état RESET. [65]

IV.2.3.2.2 Analyses électriques

Les mesures électriques montrent que la transition électronique est affectée par le cyclage. En effet, la tension V_{TH} chute (Figure 28), ce qui est attendu suite à la formation d’un dôme métallique dans la zone active du matériau à changement de phase. De plus, on observe l’augmentation du courant de RESET. (Figure 29) [63]

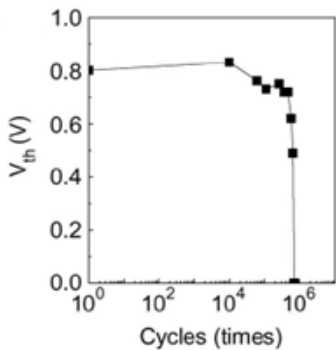


Figure 28 : Evolution de la tension seuil V_{TH} au cours du cyclage. [63]

	Avant cyclage	10 ⁶ cycles
V_{TH} (V)	0.8	0
I_{Reset} (mA)	0.8	2.03

Figure 29 : Bilan des valeurs de V_{TH} et de I_{Reset} avant après cyclage. [63]

Des simulations confirment que la formation du dôme métallique à l'interface GST/ heater entraîne une augmentation du courant de programmation I_{Reset} [65]. Ceci s'explique par la résistivité électrique faible du matériau actif.

IV.2.3.2.3 Origine physique du mécanisme

La modification de la composition chimique du matériau à changement de phase après cyclage résulte de la redistribution des éléments chimiques dans ce matériau. On note qu'au cours de l'opération de Reset, le champ électrique et la température atteignent des valeurs élevées, typiquement $J = 5.10^6 \text{ A/cm}^2$ et $T > 700^\circ\text{C}$.

Par ailleurs, au cours de la programmation et plus particulièrement dans la phase liquide, les espèces sont susceptibles de se déplacer sous l'effet de 4 facteurs: [66]

- l'électromigration : celle-ci résulte de la forte densité de courant dans le matériau. Toutes les espèces sont alors emportées dans la même direction par le flux de charges.
- la migration ionique par effet de champs : sous l'effet du champ électrique fort, il y a création de particules chargées dans le matériau à changement de phase qui vont se séparer et créer un mouvement de charges. De plus, nous savons que sous l'effet d'un gradient de potentiel électrique, Ge et Sb migrent vers la polarité négative et Te vers la polarité positive. Ceci entraîne le changement du ratio Ge/ Sb. [61] [63]
- le gradient de concentration (diffusion de Fick) : celle-ci tend à homogénéiser la composition du matériau à changement de phase.
- le gradient de température (thermodiffusion) : Ge migre vers les zones froides et Sb vers les zones chaudes.

Par conséquent, la région fondue est soumise à plusieurs forces lorsque le dispositif est bloqué à l'état « Set-stuck ». Une force motrice constituée de la somme de différentes forces décrites plus haut devient active.

Le gradient de concentration tend à rendre la composition de la phase fondue uniforme et thermodynamiquement stable.

Or le gradient de température entraîne une séparation des éléments chimiques en fonction de la température. Les atomes de Ge sont éjectés vers les zones froides alors que les atomes de Sb restent dans le cœur de la zone active très chaud.

L'étude [63] a montré que l'application d'une polarisation permet d'accélérer l'effet de stabilisation de la phase. En polarisation directe, on applique à la cellule des impulsions de RESET consécutives avec un courant $I > I_{\text{Reset}}$; la force électrostatique et la force de diffusion tendent à se compenser et la cellule reste bloquée à l'état SET. En polarisation inverse, les forces sont plus importantes et donc la cinétique de transport obtenue est plus rapide et permet de retrouver une phase uniforme.

Par l'application de 10 impulsions de RESET successives, le courant I_{Reset} du dispositif diminue (Figure 30) et la tension V_{TH} augmente (Figure 31). De plus, ils atteignent les valeurs du dispositif avant cyclage. Le dispositif quitte l'état « Set-stuck » et devient alors fonctionnel. Ensuite, il montre une endurance au cyclage de 10^5 cycles. [63]

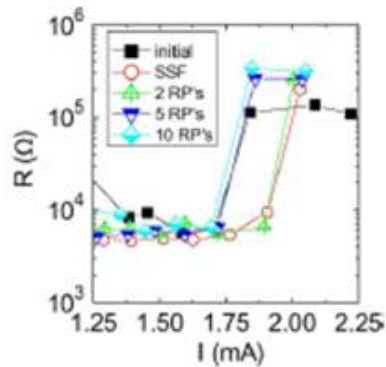


Figure 30 : Caractéristiques R-I d'un dispositif initialement bloqué à l'état « Set-stuck », après l'application de séries d'impulsions RESET. [63]

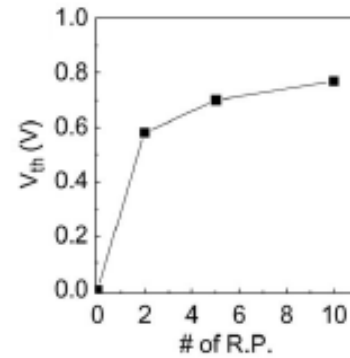


Figure 31 : Evolution de la tension seuil V_{TH} au cours des impulsions de RESET. [63]

IV.2.4 Rétention

IV.2.4.1 Mécanisme de défaillance : la cristallisation de la phase amorphe

La phase amorphe étant instable, elle risque de subir une cristallisation non contrôlée si une énergie lui est appliquée ou si beaucoup de temps passe depuis sa programmation. La cellule PCRAM initialement programmée à l'état RESET va donc connaître une cristallisation progressive de son matériau actif qui implique une chute de la résistance et donc un changement de l'état de programmation de la cellule. Ce mécanisme dépend de la température et du temps.

Afin de tester les performances en rétention d'un dispositif, on le soumet à une température donnée constante et on mesure sa résistance à différents pas de temps. On obtient ainsi des tracés de la résistance en fonction du temps qui nous permettent de définir le temps de rétention à la température testée selon le critère de défaillance choisi sur la résistance.

Par ailleurs, l'évolution de la résistance pour une même cellule programmée avant chaque test à l'état RESET présente un comportement stochastique. Un modèle théorique de Monte Carlo a été développé par le groupe de Lacaita afin d'expliquer ces fluctuations statistiques de la résistance en fonction du temps $R(t)$ en tenant compte de la dynamique de cristallisation du matériau GST. [69]

En fait, le mécanisme qui contrôle la rétention se déroule en trois étapes : [70]

- Nucléation de germes dans la phase amorphe
- Formation de filaments conducteurs de faible résistance par percolation: les grains formés s'enchainent pour former un chemin conducteur, ce qui conduit à une chute de la résistance.
- Coalescence des cristaux et stabilisation de la résistance à une valeur faible.

Le comportement stochastique observé sur les courbes $R(t)$ (Figure 32) est due à la nature aléatoire de la nucléation de cristaux dans la phase amorphe.

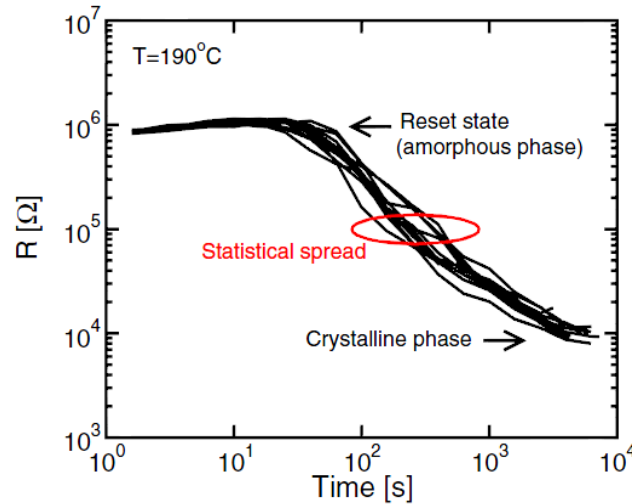


Figure 32 : Résistance mesurée en fonction du temps pour le même dispositif PCRAM à 190°C. Le dispositif est toujours préparé dans le même état de résistance RESET avant le recuit. [70]

Le modèle mentionné précédemment permet de suivre la morphologie cristalline de la phase et de calculer la fraction cristalline formée dans la région amorphe suite au recuit thermique à une température donnée (Figure 33). Ensuite, le modèle permet de calculer la résistance au cours du temps à cette température (Figure 34). La Figure 34 indique les étapes de la cristallisation schématisées sur la Figure 33 : la nucléation (a), la percolation (b) et la coalescence des grains cristallins (c).

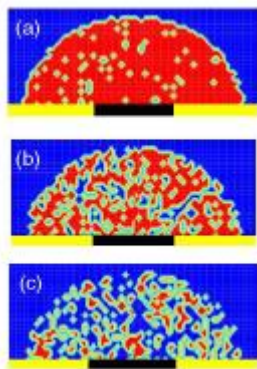


Figure 33 : Evolution de la morphologie de la phase initialement amorphe calculée durant le recuit thermique qui mène à la cristallisation. [69]

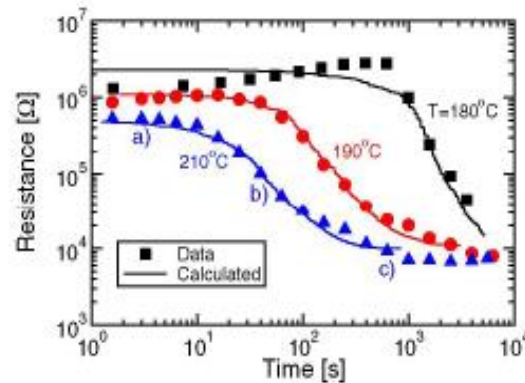


Figure 34 : Evolution de la résistance mesurée et calculée en fonction du temps à différentes températures de recuit : 180°C, 190°C et 210°C. [69]

A partir des courbes de rétention mesurées à différentes températures, on peut évaluer le temps de défaillance à chaque température et tracer la courbe d'Arrhenius représentant le temps de cristallisation en fonction de $1/k_B T$. Par extrapolation, il est possible de déterminer la tenue en rétention d'une cellule à une température donnée, comme l'indique la Figure 35 qui montre pour la cellule étudiée une rétention de 10 ans à 110°C.

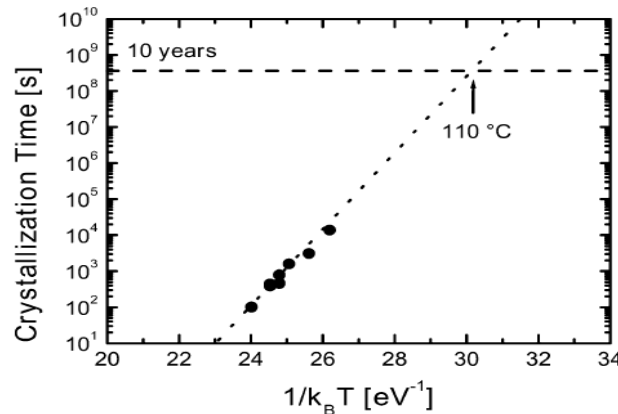


Figure 35 : Tracé d'Arrhenius donnant le temps de rétention en fonction de la température pour une cellule PCRAM à base de GST. [61]

La rétention de l'état RESET constitue un axe d'étude très important pour les PCRAM, l'objectif étant de trouver le meilleur compromis entre une température de cristallisation élevée et un temps et un courant de cristallisation faibles. Pour cela, il est nécessaire de comprendre les mécanismes physiques mis en jeu dans la cristallisation et identifier les paramètres physiques impactant la rétention. **Ceci constitue une partie de ce travail de thèse et fera l'objet du chapitre II de ce manuscrit.**

IV.2.4.2 Spécifications visées

Comme nous l'avons mentionné précédemment, la rétention de l'information au cours de la vie du dispositif doit être de 10 ans à 85°C pour répondre aux spécifications des applications grand public et de 10 ans à 150°C pour les applications automobiles.

Par ailleurs, pour certaines applications embarquées telles que les cartes numériques sécurisées (ou « Secure Smart-Card »), une spécification plus contraignante doit être respectée. Il s'agit de la rétention de l'information au cours de l'étape de « Soldering ».

En effet, pour ces applications, il est nécessaire de stocker les informations sur la matrice mémoire avant de procéder à la soudure de la puce mémoire sur la carte électronique comportant le circuit logique programmable pour des raisons de confidentialité.

Ceci nécessite le développement de procédures de pré-codage spécifiques et de dispositifs à base de matériaux optimisés qui permettent de pré-coder deux états d'informations stables lors de l'étape industrielle de soudure.

Cette étape connue sous le nom de « Soldering Reflow » correspond à un recuit thermique standard de 2 minutes à 260°C.

Des dispositifs à base de matériaux optimisés ont été fabriqués au LETI et testés pour étudier leur compatibilité avec le recuit de « Soldering ». **Les résultats seront présentés dans le chapitre III de ce manuscrit.**

IV.2.5 « Drift »

Les mémoires PCRAM peuvent être programmées à différents états de résistances. Ces résistances augmentent au cours du temps de manière plus ou moins importante en fonction de la résistance initiale [71]. Ce phénomène nommé dérive des résistances ou « drift » est décrit par une loi de puissance qui exprime la résistance R à un instant t en fonction de la résistance initiale R_0 mesurée au temps t_0 et du « coefficient de drift » noté ν :

$$R = R_0 (t/t_0)^\nu$$

La Figure 36 représente l'évolution de différents niveaux de résistances programmés au cours du temps de dispositifs à base de GST.

L'extraction des coefficients de drift pour les différents états de résistance montre que les états hautement résistifs présentent des coefficients de drift plus importants que ceux des états faiblement résistifs. Par conséquent, le drift est d'autant plus important que la résistance programmée est élevée. De plus, ce phénomène est accéléré en température. [72]

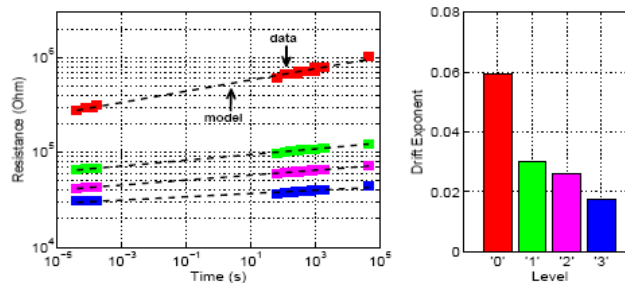


Figure 36 : Evolution de différents niveaux de résistances programmés au cours du temps par le phénomène de « drift ». Extraction des coefficients de drift correspondants : le drift est d'autant plus important que la résistance programmée est élevée. [73]

Différentes études ont été réalisées afin de limiter ce phénomène qui représente un réel obstacle au développement des PCRAM pour le stockage multi-niveaux. L'utilisation de courants de lecture élevés (100 nA – 10 μ A) permet d'éliminer le drift [71].

Le phénomène de drift est bien connu pour l'état RESET des dispositifs de référence à base de GST ; il est relié à la relaxation structurale de la phase amorphe qui cherche à minimiser son énergie libre. En revanche, l'état SET de ces dispositifs étant très stable dans le temps (coefficient de drift $\nu < 0.01$), le drift de l'état SET n'a commencé à intéresser les chercheurs que très récemment suite à l'utilisation de nouveaux matériaux qui ont entraîné une augmentation du drift de l'état SET des dispositifs PCRAM.

Par ailleurs, le phénomène de drift étant intrinsèque au matériau, différentes solutions proposées au niveau du système ont montré la capacité de la technologie PCRAM à être utilisée pour le stockage multi-niveaux au détriment d'une vitesse de programmation réduite. [73]

Pour réduire le drift au niveau du dispositif lui-même, il faut comprendre les mécanismes mis en jeu dans ce phénomène pour les états SET et RESET. Ceci nous permettra d'explorer d'autres solutions pour réduire le phénomène de drift, notamment par l'optimisation du matériau à changement de phase. **Ceci fera l'objet du chapitre IV de ce manuscrit.**

Conclusion du chapitre I et orientation donnée au travail de thèse

Afin de répondre aux exigences du marché de l'électronique actuel, les technologies mémoires doivent atteindre des capacités de stockage élevées pour un faible coût. Ceci a déclenché une course à la miniaturisation dans laquelle sont impliquées différentes technologies mémoires.

Alors que la technologie Flash est confrontée à de multiples obstacles pour son développement aux nœuds technologiques avancés, la technologie PCRAM a relevé le défi de la miniaturisation parmi les mémoires émergentes avec une dimension minimale du contact de 5 nm. Cette réussite est due à la diminution du courant de fonctionnement des dispositifs PCRAM qui permet de diminuer la taille des sélecteurs utilisés et donc d'augmenter leur capacité d'intégration. De plus, grâce à ses performances satisfaisantes, la technologie PCRAM est déjà utilisée pour les applications « stand-alone » et vise une utilisation plus large dans le marché des mémoires non-volatiles telles que les applications embarquées et SCM.

Cependant, pour faire face à la concurrence des technologies matures ou émergentes, il est nécessaire d'améliorer la fiabilité des dispositifs PCRAM et de comprendre les mécanismes physiques mis en jeu lors de leur défaillance. Les critères de fiabilité des PCRAM ainsi que les mécanismes de défaillances qui les affectent ont été décrits de manière détaillée dans ce chapitre et sont résumés dans le tableau ci-dessous :

Critère de fiabilité	Type de défaillance	Effet sur la cellule
Programmation	« Cross-talk »	Cristallisation des cellules amorphes voisines
Lecture	« Read disturb »	Cristallisation de la cellule par lecture répétée
Endurance au cyclage	« Reset-stuck failure » « Set-stuck failure »	Blocage du dispositif à l'état RESET/ SET
Stabilité thermique	Instabilité de l'état RESET « Rétenion »	Chute de résistance en fonction du temps et de la température
	Instabilité des états SET et RESET sous le recuit de « Soldering »	Perte de la fenêtre de programmation
Stabilité temporelle des états SET et RESET	« Drift »	Augmentation de résistance des états SET et RESET, accélérée en température

Dans cette thèse, nous nous sommes focalisés sur quelques critères de fiabilité qui constituent aujourd'hui de vrais challenges que doit relever la technologie PCRAM afin de s'affirmer sur le marché des mémoires :

- améliorer ses propriétés de rétention à haute température pour répondre aux spécifications des applications embarquées en particulier l'automobile ;
- assurer la conservation des données programmées après le recuit de soudure « Soldering » pour les applications « Smart-Card » ;
- assurer la stabilité des données programmées au cours du temps et résoudre le problème du « Drift » pour les applications MLC.

Dans ce manuscrit, nous allons investiguer dans le **chapitre II** la stabilité de la phase amorphe responsable de la rétention des dispositifs PCRAM. Pour cela, nous allons nous intéresser aux mécanismes physiques mis en jeu lors de la cristallisation du matériau à changement de phase afin de déterminer les paramètres physiques impactant ces mécanismes. Nous allons ensuite décrire quelques voies d'amélioration de la rétention et étudier l'effet d'interface sur la cristallisation à l'aide de simulations numériques. Parmi les solutions proposées dans la littérature, on trouve l'incorporation d'un dopage dans le GST ou la modification de la stoechiométrie du matériau à changement de phase.

Dans le **chapitre III**, nous allons présenter une structure PCRAM d'architecture PLUG optimisée réalisée au LETI. Cette dernière utilise comme matériau à changement de phase du GST incorporant un dopage Carbone (GST-C15%) et une couche d'encapsulation en Titane de 5 nm d'épaisseur. Ensuite, nous allons évaluer les performances de fonctionnement de cette structure ainsi que sa compatibilité avec le recuit de « Soldering » sous l'application d'une nouvelle technique de pré-codage.

Dans le **chapitre IV**, nous allons présenter une structure PCRAM d'architecture Wall à base de GST-Ge45%-N4%. Celle-ci permet d'atteindre de très bonnes performances en rétention mais montre une instabilité temporelle de ses états SET et RESET (Drift). Toutefois, cet alliage permet de tenir les spécifications avec le développement d'une procédure de test optimisée qui a permis la diminution du drift de l'état SET. Ensuite, dans le but de comprendre cet effet de drift, nous allons voir les propriétés de conduction des états SET et RESET des matériaux à changement de phase. Enfin, nous nous intéresserons à l'analyse des origines physiques des effets de dérive de résistances de ces états via des mesures de bruit à basses fréquences.

Références bibliographiques du chapitre I

- [1] S. Natarajan, S. Chung, L. Paris and A. Keshavarzi, "Searching for the dream embedded memory," *IEEE Solid-state circuits magazine*, vol. 1, pp. 34-44, 2009.
- [2] M. H. Kryder and C. S. Kim, "After hard drives - What comes next?," *Trans. Magnetics*, vol. 45, pp. 3406-3413, 2009.
- [3] Y. De Charentenay, "Emerging NVM enter niche memory markets; expected to reach \$ 2B by 2018. Will NVM eventually replace DRAM and NAND?," *LETI Memory Workshop*, 2013.
- [4] K. Baker, "Embedded nonvolatile memories: a key enabler for distributed intelligence," *Proc. Int. Memory Workshop*, pp. 1-4, 2012.
- [5] Y. Koh, "NAND Flash scaling beyond 20nm," *Proc. Int. Memory workshop*, pp. 1-3, 2009.
- [6] S. W. Chung, "Resistive memory development as storage candidate," *LETI memory workshop*, 2011.
- [7] R. Bez and P. Cappelletti, "Emerging memory technology perspective", *VLSI Design, Automation, and Test (VLSI-DAT), 2012 International Symposium on*, 2012, pp. 1–2.
- [8] R. Waser, R. Dittmann, G. Staikov and K. Szot, "Redox-based resistive switching memories - Nanoionic mechanisms, prospects, and challenges," *Advanced materials*, vol. 21, pp. 2632-2663, 2009.
- [9] G. Atwood, "The evolution of phase-change memory", *EETimes, web journal*, 2010, pp. 1–4.
- [10] S. R. Ovshinsky, "Reversible electrical switching phenomena in disordered structures," *Phys. Rev. Lett.*, vol. 21, pp. 1450-1453, 1968.
- [11] R. Neale, D. Nelson and G. Moore, "Nonvolatile and reprogrammable, the read mostly memory is here," *Electronics*, vol. 43, p. 56, 1970.
- [12] M. Wuttig and N. Yamada, "Phase-change materials for rewriteable data storage," *Nature Materials*, vol. 6, pp. 824-832, 2007.
- [13] Motoyasu Terao, Takahiro Morikawa and Takeo Ohta, "Electrical Phase-Change Memory: Fundamentals and State of the Art", *Japanese Journal of Applied Physics*, vol. 48, pp. 080001–1–14, 2009.
- [14] Li Jing and Lam Chung, « Phase change memory, *Science China-Information Sciences*, vol.54 (5), pp. 1061-1072, 2011.
- [15] Gabriele Navarro, "Reliability Analysis of Embedded Phase-Change Memories Based on Innovative Materials". Doctoral thesis, Grenoble University, 20013.
- [16] D. Ielmini, A.L. Lacaita and D. Mantegazza, "Recovery and Drift Dynamics of Resistance and Threshold Voltages in Phase-Change Memories", *Electron Devices, IEEE Transactions on*, vol. 54, no. 2, pp. 308–315, 2007.
- [17] A. Pirovano, A.L. Lacaita, A. Benvenuti, F. Pellizzer, S. Hudgens and R. Bez, "Scaling analysis of phase-change memory technology", *Electron Devices Meeting, 2003. IEDM '03 Technical Digest. IEEE International*, 2003, pp. 29.6.1–29.6.4.
- [18] Philip Wong and Simone Raoux, « Phase Change Memory », *Proceedings of the IEEE*, vol.98 (12), pp.2201-2226, 2010.
- [19] A. Redaelli, A. Pirovano, A. Benvenuti, and A. L. Lacaita, "Threshold switching and phase transition numerical models for phase change memory simulations", *Journal of Applied Physics* 103, 111101 (2008); doi: 10.1063/1.2931951.
- [20] D. Ielmini, "Modeling of switching phenomena in phase change memory (PCM) devices", *EPCOS* 2008.

- [21] H. Horii et al. « A novel cell technology using N-doped GeTe films for phase change RAM ». VLSI 2003.
- [22] E. Varisi, A. Modelli et al. Advances in Phase Change Memory. STMicroelectronics, Central R&D- Agrate.
- [23] U. Russo, D. Ielmini, A. Redaelli and A.L. Lacaita, “Modeling of Programming and Read Performance in Phase-Change Memories - Part I: Cell Optimization and Scaling”, *Electron Devices, IEEE Transactions on*, vol. 55, no. 2, pp. 506–514, 2008.
- [24] F. Pellizzer, A. Pirovano, F. Ottogalli, M. Magistretti, M. Scaravaggi, P. Zuliani, M. Tosi, A. Benvenuti, P. Besana, S. Cadeo, T. Marangon, R. Morandi, R. Piva, A. Spandre, R. Zonca, A. Modelli, E. Varesi, T. Lowrey, A. Lacaita, G. Casagrande, P. Cappelletti and R. Bez, “Novel μ trench phase-change memory cell for embedded and stand-alone non-volatile memory applications”, *VLSI Technology, 2004. Digest of Technical Papers. 2004 Symposium on*, 2004, pp. 18–19.
- [25] A. Pirovano, F. Pellizzer, I. Tortorelli, R. Harrigan, M. Magistretti, P. Petruzza, E. Varesi, D. Erbetta, T. Marangon, F. Bedeschi, R. Fackenthal, G. Atwood and R. Bez, “Self-aligned μ trench phase-change memory cell architecture for 90nm technology and beyond”, *Solid State Device Research Conference, 2007. ESSDERC 2007. 37th European*, 2007, pp. 222–225.
- [26] G. Navarro, S. Souiki, A. Persico, V. Sousa, J.-F. Nodin, C. Jahan, F. Aussenac, V. Delaye, O. Cueto, L. Perniola and B. De Salvo, “Investigation of the Electrical Performances of μ trench PCM at High Operating Temperature”, *4th IEEE International Memory Workshop (IMW)*, 2012.
- [27] M. Breitwisch, T. Nirschl, C.F. Chen, Y. Zhu, M.-H. Lee, M. Lamorey, G.W. Burr, E. Joseph, A. Schrott, J.B. Philipp, R. Cheek, T.D. Happ, S.-H. Chen, S. Zaidi, P. Flaitz, J. Bruley, R. Dasaka, B. Rajendran, S. Rossnage, M. Yang, Y.C. Chen, R. Bergmann, H. L. Lung and C. Lam, “Novel Lithography-Independent Pore Phase Change Memory”, *VLSI Technology, 2007 IEEE Symposium on*, 2007, pp. 100–101.
- [28] J.I. Lee, H. Park, S.L. Cho, Y.L. Park, “Highly Scalable Phase Change Memory with CVD GeSbTe for Sub 50nm Generation”, *VLSI 2007*, 978-4-900784-03-1.
- [29] Yang-Kyu Choi, Tsu-Jae King, Member, IEEE, and Chenming Hu, Fellow, “A Spacer Patterning Technology for Nanoscale CMOS”, *IEEE TRANSACTIONS ON ELECTRON DEVICES*, VOL. 49, NO. 3, MARCH 2002, pp. 436-441.
- [30] S.C. Lai, S. Kim, M. BrightSky, et al., “Scalable Volume-Confined Phase Change Memory Using Physical Vapor Deposition”, *IBM/Macronix PCRAM Joint Project, VLSI 2013*, 978-4-86348-347-7.
- [31] D. H. Im, J.I. Lee, S.L. Cho, H. G. An, D. H. Kim, I. S. Kim, H. Park, D.H. Ahn, H. Horii, S.O. Park, U-inChung and J.T. Moon, “A unified 7.5nm dash-type confined cell for high performance PRAM device”, *Electron Devices Meeting, 2008. IEDM 2008. IEEE International*, 2008, pp. 1–4.
- [32] S. Raoux, H.-Y. Cheng et al. Crystallization times of Ge-Te phase change materials as a function of composition. *Applied physics letters*. 2009, Vol. 95, 071910.
- [33] G. Bruns, P. Merkelbach, C. Schlockermann, M. Salanga, M. Wuttig, T. D. Happ, J. B. Philipp and M. Kund, “Nanosecond switching in GeTe phase change memory cells”, *Applied Physics Letters*, vol. 95, no. 4, pp. 043108–043108–3, Jul. 2009.
- [34] Kuying-Min Chung, Daniel Wamwangi et al. Investigation of SnSe, SnSe₂, and Sn₂Se₃ alloys for phase change memory applications. *Journal of applied physics*. 2008, Vol. 103, 083523.
- [35] S.-L. Wang, C.-Y. Chen et al. Phase-change memory devices based on gallium-doped indium oxide. *Applied physics letters*. 2009, vol.95, 043108.

- [36] Chih-Chung Chang et al., Department of Materials Science and Engineering, Taiwan, « Crystallization Kinetics of Amorphous Ga-Sb films Extended for Phase-change Memory », IEEE 2010.
- [37] K.F. Kao, C.M. Lee, M.J. Chen et al. *Advanced Materials* 21 (2009) 855.
- [38] Yelang Lu, Sannian Song, Zhitang Song et al. Crystallization process of amorphous GaSb₅Te₄ film for high-speed phase change memory. *The Japan society of applied physics. Applied physics express* 4 (2011), 094102, pp. 1-3.
- [39] K. Kim, "Technology challenges for deep-nano semiconductor," *Proc. Int. Memory Workshop*, pp. 1-2, 2010.
- [40] G. Atwood, "The evolution of phase-change memory", *EETimes*, web journal, 2010, pp. 1-4.
- [41] K. Kim, "Technology challenges for deep-nano semiconductor," *Proc. Int. Memory Workshop*, pp. 1-2, 2010.
- [42] <http://www.chipworks.com/> « A peek inside the samsung 512 Mb 4f2 cross-point phase change memory »
- [43] <http://www.chipworks.com/> « First Volume Production Phase Change Memory by Micron »
- [44] R. Strenz, "Embedded Flash technologies and their applications: status & outlook," *Int. Electron Dev. Meeting*, pp. 9.4.1-9.4.4, 2011.
- [45] R. Annunziata, P. Zuliani, M. Borghi, G. D. Sandre, L. Scotti, C. Prelini et al., «Phase change memory technology for embedded non volatile memory applications for 90nm and beyond,» *Int. Electron Dev. Meeting Tech. Digest.*, pp. 1-4, 2009.
- [46] G. W. Burr, "Towards storage class memory: 3-D crosspoint access devices using mixed-ionic-electronic-conduction (MIEC)," *IBM J. Research and Development*, 2013.
- [47] R. Freitas and W. Wilcke, "Storage-class memory: the next storage system technology," *IBM J. Research and Development*, vol. 52, pp. 439-447, 2008.
- [48] G. Servalli, "A 45nm generation Phase Change Memory technology", *Electron Devices Meeting (IEDM)*, 2009 IEEE International, 2009, pp. 1-4.
- [49] Lee IEDM 2011, Highly productive PCRAM technology platform Based on 4F2 84nm pitch cell scheme for 1 Gb and beyond
- [50] Kang IEDM 2011, PRAM cell technology and characterization in 20nm node size
- [51] Choi ISSCC 2012, A 20nm 1.8V 8Gb PRAM with 40MB par s Program
- [52] Kim VLSI 2010, High performance PRAM cell scalable to sub-20nm technology with below 4F2 cell size, extendable to DRAM applications_05556228
- [53] K. Osada, T. Kawahara et al., Phase Change RAM Operated with 1.5V CMOS as Low Cost Embedded Memory, *CUSTOM INTEGRATED CIRCUITS CONFERENCE (CICC)* 2005.
- [54] Guido De Sandre, Luca Bettini et al., A 90nm 4Mb Embedded Phase-Change Memory with 1.2V 12ns Read Access Time and 1MB/s Write Throughput, *ISSCC 2010 / SESSION 14 / NON-VOLATILE MEMORY / 14.7*.
- [55] Paola Zuliani, Enrico Varesi et al., Overcoming Temperature Limitations in Phase Change Memories With Optimized GST, *IEEE TED* 2013, Vol.60, n° 12 (06651811).
- [56] Daolin Cai, Houpeng Chen, Qian Wang, Yifeng Chen, Zhitang Song, Guanping Wu, and Songlin Feng, An 8-Mb Phase-Change Random Access Memory Chip Based on a Resistor-on-Via-Stacked Plug Storage Cell, *IEEE ELECTRON DEVICE LETTERS*, VOL. 33, NO. 9, SEPTEMBER 2012.
- [57] Hokenmaier IMW 2014, A 90nm 32-mb phase change memory with flash SPI compatibility.

- [58] G. F. Close, U. Frey, A 256-Mcell Phase-Change Memory Chip Operating at 2+ Bit/Cell, TCS 2013.
- [59] G.W. Burr, M.J. Breitwisch, M. Franceschini, D. Garetto, K. Gopalakrishnan, Bryan Jackson, Bulent Kurdi, Chung Lam, Luis A. Lastras, A. Padilla, B. Rajendran, S. Raoux and Rohit S. Shenoy, "Phase change memory technology", Journal of Vacuum Science Technology B: Microelectronics and Nanometer Structures, vol. 28, no. 2, pp. 223–262, 2010.
- [60] B. Gleixner et al., Numonyx, « Reliability Characterization of Phase Change Memory », 2009, EPCOS.
- [61] A. Pirovano et al., «Reliability Study of Phase-Change Nonvolatile Memories », IEEE Transactions on Device and Materials Reliability, Vol. 4, No. 3, September 2004.
- [62] Ugo Russo et al., « Modeling of Programming and Read Performance in Phase-Change Memories-Part II: Program Disturb and Mixed-Scaling Approach », IEEE Transactions on Device and Materials Reliability, Vol. 55, No. 2, February 2008.
- [63] Suyoun Lee et al., Thin Film Materials Research Center, Korea, « A Study on the Failure Mechanism of a Phase-Change-Memory in Write/Erase Cycling », IEEE Electron Device Letters, Vol. 30, No. 5, May 2009.
- [64] A.L. Lacaita, "The phase change run to nonvolatile storage at the nanoscale", short course IEDM 2011.
- [65] B. Rajendran et al., IBM Macronix PCRAM Joint Project, « On the Dynamic Resistance and Reliability of Phase Change Memory », 2008, VLSI.
- [66] G. Novielli, A. Ghetti, E. Varesi, A. Mauri, R. Sacco ; « Atomic Migration in Phase Change Materials », IEDM 2013, 22.3.1, pp. 589-591.
- [67] Yegan Lu et al. « Crystallization Process of Amorphous GaSbTe Film », Applied Physics Express 4 (2011).
- [68] Sung-Min Yoong, et al. "Nanoscale observations of the operational failure for phase-change-type nonvolatile memory devices using GST chalcogenide thin films", ETRI, Applied Surface Science, July 2007.
- [69] A. L. Lacaita et al., Politecnico di Milano, « Reliability issues and scaling projections for phase change non volatile memories », IEEE 2007.
- [70] A. Redaelli et al., «Impact of crystallization statistics on data retention for phase change memories », IEEE 2005.
- [71] D. Ielmeni et al., Politecnico di Milano, « Physical interpretation, modeling and impact on phase change memory (PCM) reliability of resistance drift due to chalcogenide structural relaxation », IEEE 2007.
- [72] D. Ielmeni et al., Politecnico di Milano, « Physical mechanism and temperature acceleration of relaxation effects in phase-change memory cells », IEEE Annual international symposium of reliability, Phoenix 2008.
- [73] N. Papandreou, A. Sebastian, A. Pantazi, M. Breitwisch, C. Lam, H. Pozidis and E. Eleftheriou, "Drift-resilient cell-state metric for multilevel phase-change memory", Electron Devices Meeting (IEDM), 2011 IEEE International, 2011, pp. 3.5.1–3.5.4.

Chapitre II :

Analyse de la cristallisation des matériaux à changement de phase

Résumé du chapitre II

Pendant plusieurs années, la recherche autour de la technologie des PCRAM était guidée par la diminution de la consommation des dispositifs. Pour cela, différentes études basées principalement sur l'ingénierie de la structure ont été menées pour réduire la taille des dispositifs dans le but de réduire leur courant de programmation, comme nous l'avons expliqué dans le chapitre I. En plus de la réduction de la consommation, cette technologie doit faire face à une autre propriété critique : la rétention à haute température. Pour cela, il est nécessaire de procéder à l'ingénierie du matériau à changement de phase intégré dans la structure.

En effet, le matériau chalcogénure $\text{Ge}_2\text{Sb}_2\text{Te}_5$ reconnu comme la référence pour les PCRAM destinés aux applications grand public [74] [75], présente une faible température de cristallisation (environ 140°C) [76] qui le rend capable de satisfaire seulement la condition de rétention de 85°C 10 ans. Pour prétendre aux applications embarquées, les PCRAM doivent améliorer leur rétention. En particulier, les spécifications de l'automobile en termes de rétention sont de 150°C 10 ans.

Afin de satisfaire cette exigence, différentes approches sont possibles. La première consiste à modifier la stœchiométrie du matériau ou y introduire un dopage pour améliorer la stabilité de la phase amorphe. Une autre solution consiste à rechercher de nouveaux matériaux qui présentent des températures de cristallisation plus élevées.

Dans ce chapitre, nous allons accéder à une compréhension approfondie des mécanismes de cristallisation des matériaux à changements de phase. Nous allons également évaluer le rôle des paramètres microscopiques sur la stabilité thermique de ces matériaux afin de proposer des solutions pour améliorer la rétention.

Pour cela, nous allons présenter en première partie les mécanismes de cristallisation des matériaux à changement de phase. En seconde partie, nous allons évaluer l'impact des paramètres microscopiques sur la stabilité thermique de la phase amorphe à l'aide de simulations numériques par éléments finis. Enfin, nous exposerons les voies d'amélioration de la stabilité thermique de la phase amorphe à travers la modification du matériau à changement de phase ou la modification des couches d'interfaces au contact du matériau actif.

I. Mécanismes de cristallisation des matériaux à changement de phase : Théorie Classique de la Nucléation

Deux mécanismes contribuent à la cristallisation d'un matériau amorphe. En premier lieu, la nucléation initie la cristallisation par la formation de petits germes cristallins. Ensuite, la croissance permet aux germes cristallins d'atteindre une taille macroscopique. [77]

La théorie classique de la nucléation permettant de décrire ces mécanismes a été développée par Volmer, Weber, Becker et Döring, Turnbull et Fisher [78] [79] [80], qui se sont basés sur les travaux pionniers de Gibbs [81].

Nous présentons ci-après les mécanismes mis en jeu dans la cristallisation et les différents paramètres thermodynamiques qui y sont attachés.

I.1 La nucléation

Il existe deux modes de nucléation : La nucléation homogène et la nucléation hétérogène.

La nucléation homogène a lieu dans le volume de la phase amorphe et n'est pas liée à une présence d'impureté, tandis que la nucléation hétérogène est initiée par la présence de sites préférentiels de nucléation dans le matériau amorphe tels que les impuretés ou les interfaces.

I.1.1 Nucléation homogène

Dans la théorie thermodynamique de Gibbs (1878) [81], les atomes présents dans le liquide (ici l'amorphe) oscillent de manière statistique et forment des germes cristallins quand ils se trouvent dans une configuration ordonnée. La distribution de ces germes cristallins à l'équilibre est décrite par la statistique de Boltzmann selon la relation (II.1) suivante :

$$N_{equ}(r) = N_{liq} \cdot \exp\left(-\frac{\Delta G_{germe}(r)}{k_B T}\right) \quad (II.1)$$

Où N_{equ} est la densité de germes de taille r à l'équilibre, N_{liq} la densité totale initiale d'atomes dans le liquide (s'exprimant toutes deux en m^{-3}), $\Delta G_{germe}(r)$ l'énergie réversible de formation d'un germe cristallin (s'exprimant en Joules), k_B la constante de Boltzmann (en $J.K^{-1}$) et T la température absolue (en Kelvin).

$\Delta G_{germe}(r)$ est la somme de l'énergie due au volume du cristal et de l'énergie due à l'interface entre le cristal formé et la phase amorphe. (II.2)

$$\Delta G_{germe}(r) = V_{germe} \cdot (-\Delta G_v) + S_{germe} \cdot \sigma_{ca} \quad (II.2)$$

Où V_{germe} et S_{germe} représentent respectivement le volume et la surface du germe cristallin formé, ΔG_v la variation d'enthalpie libre par unité de volume entre les phases amorphe et cristalline (en $J.m^{-3}$) et σ_{ca} l'énergie d'interface entre ces deux phases de signe positif (en $J.m^{-2}$). De plus, ΔG_v représente la force motrice de la cristallisation et est donnée par la formule (II.3) de Thomson-Spaeen [82]:

$$\Delta G_v(T) = G_{am} - G_{cr} = \frac{L_f}{T_m} \cdot T \cdot \ln \frac{T_m}{T} \quad (\text{II.3})$$

Avec T_m la température de fusion, T la température dans la phase amorphe (en K), et L_f la chaleur latente de fusion (en J.m^{-3}). ΔG_v est une grandeur positive pour les températures inférieures à T_m ; elle s'annule à T_m .

Dans notre étude, nous considérons des nuclei cristallins de forme cubique. Dans ce cas, la variation d'enthalpie libre résultant de la formation d'un nucleus cristallin cubique de côté r dans une matrice amorphe est donnée par l'équation (II.4):

$$\Delta G_{germe}(r, T) = r^3 \cdot (-\Delta G_v(T)) + 6 \cdot r^2 \cdot \sigma_{ca} \quad (\text{II.4})$$

Avec r la dimension du nucleus cristallin en formation (longueur du côté du cube s'exprimant en m).

L'évolution de l'enthalpie libre de formation d'un germe cubique en fonction de la dimension du germe est représentée sur la Figure 37.

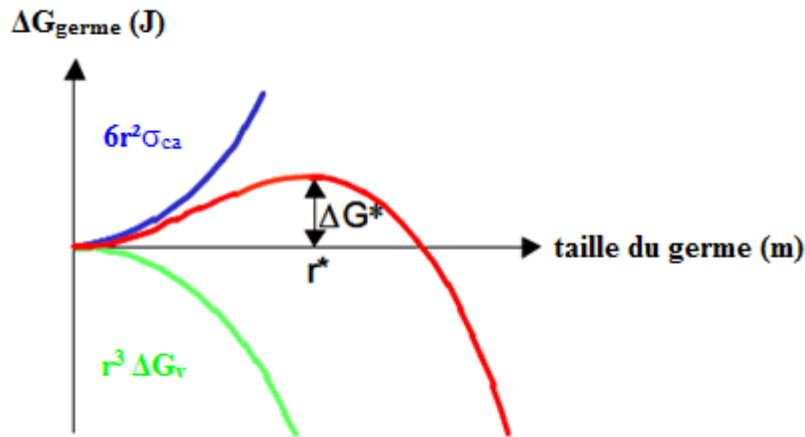


Figure 37 : Evolution de l'enthalpie libre de formation d'un germe cubique en fonction de sa taille.

La courbe présente un maximum pour une taille appelée taille du germe critique. Il s'agit de la taille à dépasser par le nucleus pour croître spontanément et est donnée par :

$$\frac{d\Delta G_{germe}}{dr}(r^*) = 0.$$

Ainsi, la taille critique notée r^* est de l'ordre de quelques nanomètres et est donnée par la formule (II.4) suivante :

$$r^* = 4 \frac{\sigma_{ca}}{\Delta G_v} \quad (\text{II.5})$$

La grandeur r^* est positive et tend vers l'infini à T_m .

La barrière d'énergie ΔG^* (en J) à dépasser pour former un tel nucleus critique est donnée par (II.6):

$$\Delta G^* = \Delta G_{germe}(r^*) = 32 \cdot \frac{\sigma_{ca}^3}{\Delta G_v^2} \quad (II.6)$$

La grandeur ΔG^* est positive et tend vers l'infini à T_m .

La croissance des germes cristallins de taille $r < r^*$ n'étant pas favorable énergétiquement, ces derniers vont se dissoudre spontanément tandis que les germes de taille $r > r^*$ peuvent croître grâce à leur gain d'énergie libre.

Ceci signifie que ΔG^* constitue une barrière à la cristallisation, la même barrière qui empêche la cristallisation immédiate de la phase amorphe lorsqu'elle est refroidie de manière abrupte à une température inférieure à T_m .

Dans la théorie classique de la nucléation, un germe ayant une taille $r > r^*$ peut connaître deux types de transformations : il peut croître grâce à l'adsorption de nouveaux atomes ou diminuer de taille suite à une perte d'atomes de sa surface. Cette approche a été complétée par un modèle cinétique proposé par Volmer et Weber (1926) qui ont suggéré que les germes cristallins de taille supérieure à la taille critique ne peuvent connaître qu'une seule transformation: la croissance. Or la probabilité qu'un germe critique de se dissoudre n'est pas nulle. De plus, ce modèle utilise l'hypothèse de la discontinuité des distributions des germes cristallins en fonction de leur taille qui n'est pas réaliste.

Pour tenir compte de cela, Becker et Döring ont proposé une autre expression pour la distribution des germes cristallins à l'équilibre [5] qui sera utilisée par la suite dans le modèle de Kelton et Greer en 1983 [83] qui exprime le taux de nucléation en régime stationnaire selon l'équation (II.7) suivante :

$$I_{hom-s}(T) = N_{liq} \cdot \gamma(T) \cdot [O_n^*(T)]_{hom} [Z(T)]_{hom} \cdot \exp\left(-\frac{\Delta G_{hom}^*(T)}{kT}\right) \quad (II.7)$$

Où N_{liq} est la densité d'atomes dans le liquide (en m^{-3}), $\gamma(T)$ est la fréquence d'accrétion des atomes au germe cristallin qui est égale à la fréquence de sauts atomiques (en s^{-1}), $[O_n^*(T)]_{hom}$ est le nombre d'atomes à la surface du nucleus critique, $\Delta G_{hom}^*(T)$ est la barrière d'énergie à dépasser pour former un nucleus critique (en J) et $[Z(T)]_{hom}$ est le facteur de Zeldovich (sans unité).

Ainsi, l'expression du taux de nucléation homogène peut être décomposée en deux termes :

- Le premier terme $N_{liq} \cdot \exp\left(-\frac{\Delta G_{hom}^*(T)}{kT}\right)$ contient les paramètres thermodynamiques et correspond au nombre de nuclei critiques à l'état stationnaire.
- Le deuxième terme $\gamma \cdot O_n^* \cdot Z$ contrôle la cinétique du processus de nucléation. En effet, $\gamma \cdot O_n^*$ est le taux d'incorporation de nouveaux atomes au nucleus critique. Il exprime la vitesse avec laquelle les noyaux critiques grossissent par addition de particules de la phase amorphe.

En ce qui concerne la définition des termes de cette équation, le facteur de Zeldovich Z est donné dans ce modèle par la formule (II.8):

$$[Z(T)]_{\text{hom}} = \left(\frac{\Delta G_{\text{mol}}(T)}{6\pi \cdot RT \cdot n^*(T)} \right)_{\text{hom}}^{\frac{1}{2}} \quad (\text{II.8})$$

Avec $n^*(T)$ le nombre d'atomes dans le nucleus critique et $\Delta G_{\text{mol}}(T)$ la différence d'enthalpie libre molaire de la transformation amorphe / cristal en J.mol^{-1} . Ces grandeurs doivent être calculées dans le cas de la nucléation homogène.

Le nombre $O_n^*(T)$ d'atomes à la surface du nucleus critique de forme cubique est donné par :

$$[O_n^*(T)]_{\text{hom}} = 6 \cdot \frac{r^*(T)^2}{d^2} \quad (\text{II.8})$$

Par simplification, le terme $(O_n^*Z)_{\text{hom}}$ est donné par la formule (II.9) suivante:

$$[O_n^*(T)]_{\text{hom}} [Z(T)]_{\text{hom}} = 1.328 \cdot \left(\frac{M}{\rho} \right)^{1/3} \sqrt{\frac{5\sigma_{ca}}{RT}} \cdot N_{av}^{1/6} \quad (\text{II.9})$$

Avec M la masse molaire du matériau, ρ sa masse volumique et N_{av} le nombre d'Avogadro.

La fréquence d'accrétion $\gamma(T)$ pour une phase amorphe a été calculée par Turnbull et Fisher dans le modèle qu'ils ont développé pour compléter la Théorie Classique de la Nucléation. Ce modèle définit deux types de cristallisation distincts : la cristallisation limitée par collision (reliée à la vitesse des phonons) et la cristallisation limitée par diffusion (reliée au facteur de diffusion). En ce qui concerne la cristallisation des matériaux à changement de phase, les atomes doivent atteindre une mobilité suffisante afin de constituer des germes critiques susceptibles de conduire au cristal de la nouvelle phase. C'est donc le transport atomique ou diffusion qui constitue le mécanisme clé à la base du phénomène de nucléation car il en détermine sa cinétique. Dans ce cas, la fréquence d'accrétion au germe cristallin $\gamma(T)$ est reliée au coefficient de diffusion $D(T)$ (en $\text{m}^2.\text{s}^{-1}$) et à la distance interatomique moyenne d par la formule suivante :

$$\gamma(T) = \frac{D(T)}{d^2} \quad (\text{II.10})$$

Le facteur de diffusion atomique $D(T)$ est relié à la viscosité $\eta(T)$ par la formule (II.11) de Stokes-Einstein : [84]

$$\eta(T) = \frac{kT}{2.41 \cdot D(T) \cdot d} \quad (\text{II.11})$$

On peut donc exprimer $\gamma(T)$ de la manière suivante :

$$\gamma(T) = \frac{kT}{2.41 \cdot \eta(T) \cdot d^3} \quad (\text{II.12})$$

Par ailleurs, la viscosité est donnée par la relation de Vogel-Fulcher (en Pa.s) :

$$\eta(T) = 10^{-\text{expvisco}} \cdot \exp\left(\text{factvisco} \cdot \exp \frac{T_m}{T - T_0}\right) \quad (\text{II.13})$$

Avec T_0 la température de vitrification idéale du matériau considéré et les paramètres expvisco et factvisco sont spécifiques à chaque matériau.

Ainsi, en calculant les différents termes de l'équation (II.7) de Greer et Kelton, il est possible de calculer le taux de nucléation homogène en fonction de la température.

On représente sur la Figure 38 l'évolution du taux de nucléation homogène en fonction de la température calculé dans le cas du GST avec les paramètres suivants :

$T_m = 883$; $T_g = 353$; $\rho = 6150$; $L_f = 1.1 \cdot 10^9$; $d = 3 \cdot 10^{-10}$;

$\sigma_{ca} = 0.1$; $N_{liq} = 3.47 \cdot 10^{28}$; $\text{Expo_visco} = 4.2$; $\text{Fact_visco} = 2.4$.

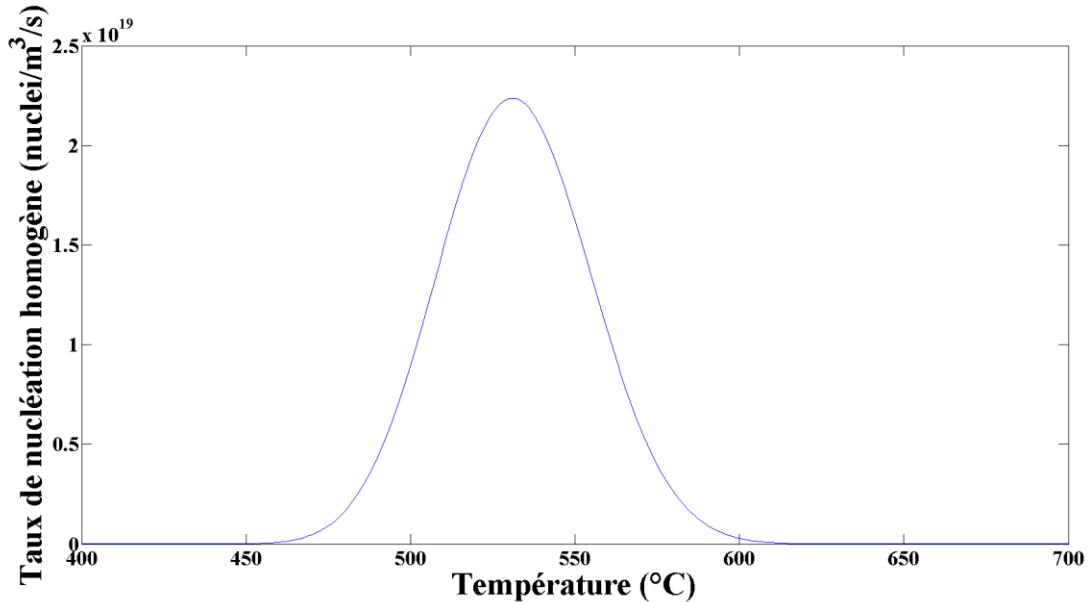


Figure 38 : Evolution du taux de nucléation homogène du $\text{Ge}_2\text{Sb}_2\text{Te}_5$ en nombre de nuclei/ m^3/s en fonction de la température.

La forme en cloche de cette courbe est due au fait que le mécanisme de nucléation soit fonction de deux facteurs principaux : l'énergie motrice de la transformation (ΔG_v) et la mobilité des atomes. (Figure 39)

Pour les faibles températures (proches de la température de transition vitreuse), bien que la force motrice de la nucléation soit élevée, la mobilité atomique est faible et le taux de nucléation l'est aussi.

Pour les températures élevées (proches de la température de fusion), la mobilité atomique devient très élevée. Cependant, le taux de nucléation est faible parce qu'il est dominé par la variation d'énergie libre qui devient à son tour très faible.

En revanche, le taux de nucléation devient élevé et atteint son maximum à une température intermédiaire ($T_g < T < T_m$). Ceci est le résultat d'un compromis entre les deux effets antagonistes qui contrôlent le mécanisme, comme le montre la Figure 39.

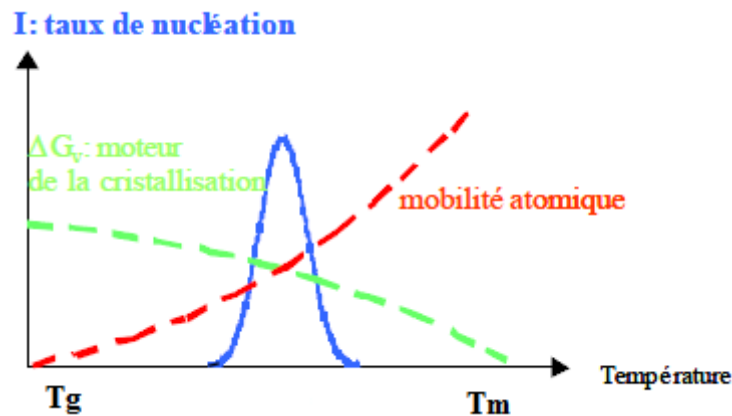


Figure 39 : Evolution du taux de la nucléation en fonction de la température et représentation des deux facteurs principaux qui le contrôlent.

I.1.2 Nucléation hétérogène

La nucléation hétérogène est décrite par les mêmes modèles présentés précédemment pour la nucléation homogène tout en prenant en compte l'existence d'impuretés, de défauts ou d'interfaces dans le matériau qui agissent comme des sites de nucléation.

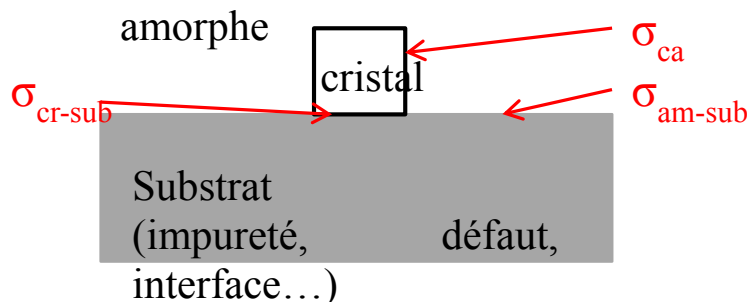


Figure 40 : Modèle de la nucléation hétérogène d'un germe cristallin cubique de côté r sur un substrat.

Le bilan d'enthalpie libre résultant de la formation d'un embryon cubique de côté r sur un substrat et dans une matrice amorphe est donnée par :

$$\Delta G_{het} = G_{am} - G_{cr} = r^3 \cdot (-\Delta G_v) + 5 \cdot r^2 \cdot \sigma_{ca} + r^2 \cdot \chi > 0 \quad (II.14)$$

Avec : $\chi = \sigma_{cr-sub} - \sigma_{am-sub} < 0$ en $J.m^{-2}$

Et σ_{cr-sub} , σ_{am-sub} et σ_{ca} les énergies respectives des interfaces cristal-substrat, amorphe-substrat et amorphe-cristal.

Pour favoriser la nucléation hétérogène sur le substrat, χ doit être compris entre $-5 \cdot \sigma_{ca}$ et 0.

La taille critique du nucleus formé est donné par :

$$r^* = \frac{2(\chi + 5\sigma_{ca})}{3 \Delta G_v} \quad (II.15)$$

La barrière d'énergie à franchir par le germe critique est :

$$\Delta G_{het}^* = \frac{4 \cdot (\chi + 5\sigma_{ca})^3}{27 \cdot \Delta G_v^2} > 0 \quad (II.16)$$

Le raisonnement de la nucléation homogène dans le cas de la formation d'un germe cristallin cubique décrit précédemment reste valable. En revanche, les atomes de la phase amorphe qui peuvent agir comme des sites préférentiels à la nucléation ne sont pas tous les atomes de la phase amorphe mais seulement ceux qui sont en contact avec le substrat.

Le taux de nucléation hétérogène en régime stationnaire $I_{het-s}(T)$ est donc défini, d'après le modèle de Kelton et Greer [83], par l'équation suivante :

$$I_{het-s}(T) = N_{het} \cdot \gamma(T) \cdot [O_n^*(T)]_{het} [Z(T)]_{het} \cdot \exp\left(-\frac{\Delta G_{het}^*(T)}{kT}\right) \quad (II.17)$$

Avec N_{het} le nombre de sites de nucléation hétérogène par unité de volume et O_n^* le nombre d'atomes à la surface du nucleus critique donné par :

$$[O_n^*(T)]_{het} = 5 \cdot \frac{r^{*2}}{d^2} \quad (II.18)$$

Par simplification, le terme $(O_n^* Z)_{het}$ est donné par la formule (II.19) suivante:

$$[O_n^*(T)]_{het} [Z(T)]_{het} = 0.456 \cdot \left(\frac{M}{\rho}\right)^{1/3} \sqrt{\frac{\chi + 5\sigma_{ca}}{RT}} \cdot N_{av}^{1/6} \quad (II.19)$$

Nous représentons sur la

Figure 41 le taux de nucléation hétérogène pour le matériau $Ge_2Sb_2Te_5$.

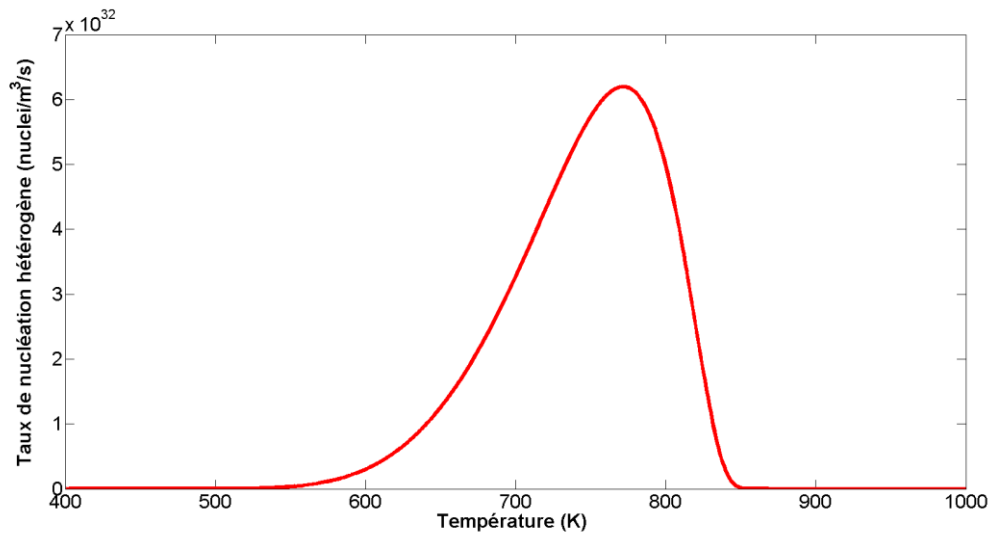


Figure 41: Evolution du taux de nucléation hétérogène du $\text{Ge}_2\text{Sb}_2\text{Te}_5$ en nombre de nuclei/m³/s en fonction de la température avec $N_{\text{het}}=1\text{E}23$, $\chi=-0.4$.

I.2 La croissance

Lorsque le grain cristallin atteint une taille critique, celui-ci présente une forte probabilité de croître jusqu'à atteindre une taille macroscopique. La croissance est contrôlée au niveau de l'interface du germe avec son environnement par l'accrétion de nouveaux atomes sur la surface de ce germe. Elle est donnée par la différence entre la probabilité que présente un atome de passer de l'amorphe au cristallin et sa probabilité de revenir du cristallin à l'amorphe. (Figure 42)

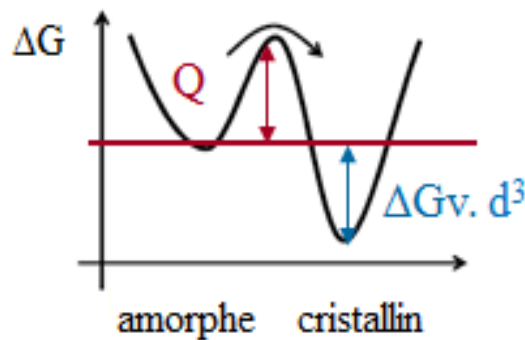


Figure 42 : Représentation des barrières d'énergie qui contrôlent la croissance des grains cristallins.

La vitesse de croissance cristalline du germe (en m.s⁻¹) est donnée par:

$$v(T) = d \cdot v \cdot \left(\exp\left(-\frac{Q}{kT}\right) - \exp\left(-\frac{Q + \Delta G_v d^3}{kT}\right) \right) \quad (\text{II.20})$$

Avec d la distance interatomique moyenne, v la fréquence de vibration atomique (en s⁻¹), Q la barrière d'énergie pour passer du liquide au cristal (en J). [84]

$\exp\left(-\frac{Q}{kT}\right)$ représente la probabilité pour un atome d'avoir une énergie supérieure à Q qui lui permette de passer du liquide au cristal alors que $\exp\left(-\frac{Q + \Delta G_v d^3}{kT}\right)$ représente sa probabilité de revenir dans le liquide.

En notant la fréquence d'accrétion d'atomes sur un germe cristallin :

$$\gamma = \nu \cdot \exp\left(-\frac{Q}{kT}\right) \quad (\text{II.21})$$

En remplaçant (II.21) dans l'équation (II.20), on obtient pour la vitesse de croissance l'équation suivante: [84]

$$v(T) = d \cdot \gamma \cdot \left(1 - \exp\left(\frac{-\Delta G_v(T)}{kT} \cdot d^3\right)\right) = d \cdot \gamma \cdot \left(1 - \exp\left(\frac{-\Delta G_v(T)}{RT} \cdot \frac{M_{at}}{\rho}\right)\right) \quad (\text{II.22})$$

En utilisant la formule exprimant la grandeur γ en fonction de la viscosité η , nous avons pu calculer et tracer la vitesse de croissance en fonction de la température. (Figure 43)

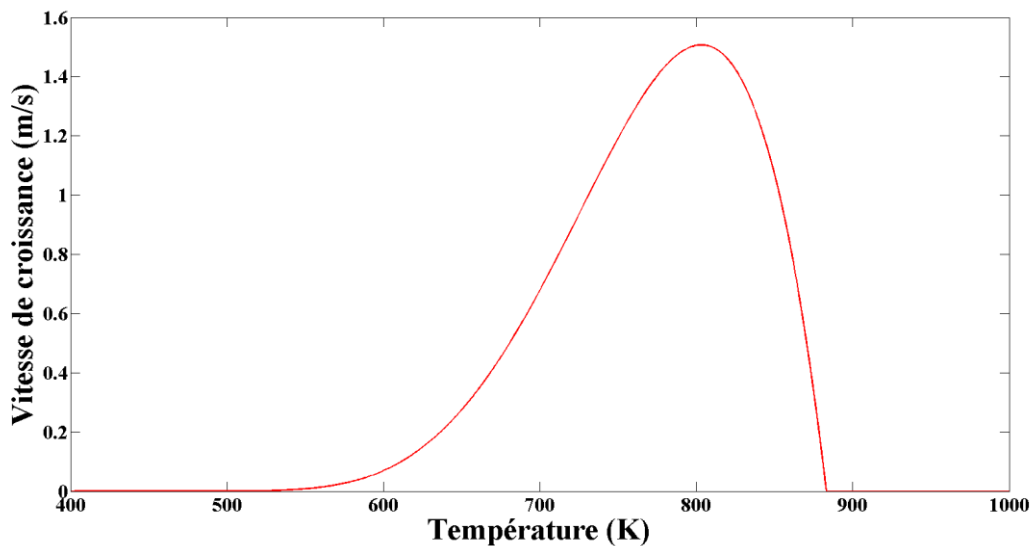


Figure 43 : Evolution de la vitesse de croissance du GST en fonction de la température.

Tout comme les taux de nucléation, la vitesse de croissance v s'annule à la température T_m , elle est négligeable à T_g et atteint son maximum à une température comprise entre T_g et T_m .

Il est important de souligner que la vitesse de croissance maximale est généralement atteinte à plus haute température que le maximum du taux de nucléation. Ces deux mécanismes nécessitent le franchissement d'une barrière cinétique et la nucléation nécessite en plus le franchissement d'une barrière thermodynamique due à l'énergie interfaciale cristal- liquide.

II. Simulation de la stabilité thermique des PCM

II.1 Modèle utilisé

Afin d'évaluer le rôle des paramètres microscopiques sur la stabilité thermique des mémoires à changement de phase, nous nous sommes intéressés aux taux de nucléation en volume et aux interfaces ainsi que la vitesse de croissance d'un matériau à changement de phase donné et nous avons identifié les différents facteurs qui les définissent.

Généralement, la nucléation en volume est modélisée par une nucléation homogène alors que la nucléation aux interfaces est considérée comme une nucléation hétérogène. Dans le but de reproduire les temps de nucléation observés expérimentalement, nous avons choisi un modèle basé sur la nucléation hétérogène en volume (en présence d'impuretés ou de défauts) et aux interfaces.

Ainsi, dans cette étude, nous avons utilisé les équations suivantes :

Le taux de nucléation en volume :

$$I_{vol}(T) = N_{het_vol} \cdot \gamma \cdot (O_n^* \cdot Z)_{vol} \cdot \exp\left(-\frac{\Delta G_{het_vol}^*}{kT}\right) \quad (II.23)$$

Le taux de nucléation aux interfaces :

$$I_{int}(T) = N_{het_int} \cdot \gamma \cdot (O_n^* \cdot Z)_{int} \cdot \exp\left(-\frac{\Delta G_{het_int}^*}{kT}\right) \quad (II.24)$$

La vitesse de croissance cristalline :

$$v(T) = d \cdot \gamma \cdot \left(1 - \exp\left(\frac{-\Delta G_v(T)}{RT} \cdot \frac{M_{at}}{\rho}\right)\right) \quad (II.25)$$

Avec M_{at} la masse molaire par unité d'atome.

$(O_n^* \cdot Z)_{vol}$ et $(O_n^* \cdot Z)_{int}$ utilisés dans ce modèle sont donnés par les expressions suivantes :

$$(O_n^* \cdot Z)_{vol} = 4.056 \cdot \left(\frac{M_{at}}{\rho}\right)^{1/3} \sqrt{\frac{\chi_{vol} + 5\sigma_{ca}}{RT}} \cdot N_{av}^{1/6} \quad (II.26)$$

$$(O_n^* \cdot Z)_{int} = 4.056 \cdot \left(\frac{M_{at}}{\rho}\right)^{1/3} \sqrt{\frac{\chi_{int} + 5\sigma_{ca}}{RT}} \cdot N_{av}^{1/6} \quad (II.27)$$

En utilisant les équations décrites ci-dessus, nous avons recalculé les taux de nucléation en volume et aux interfaces pour le GST, que nous avons représentés sur la Figure 44.

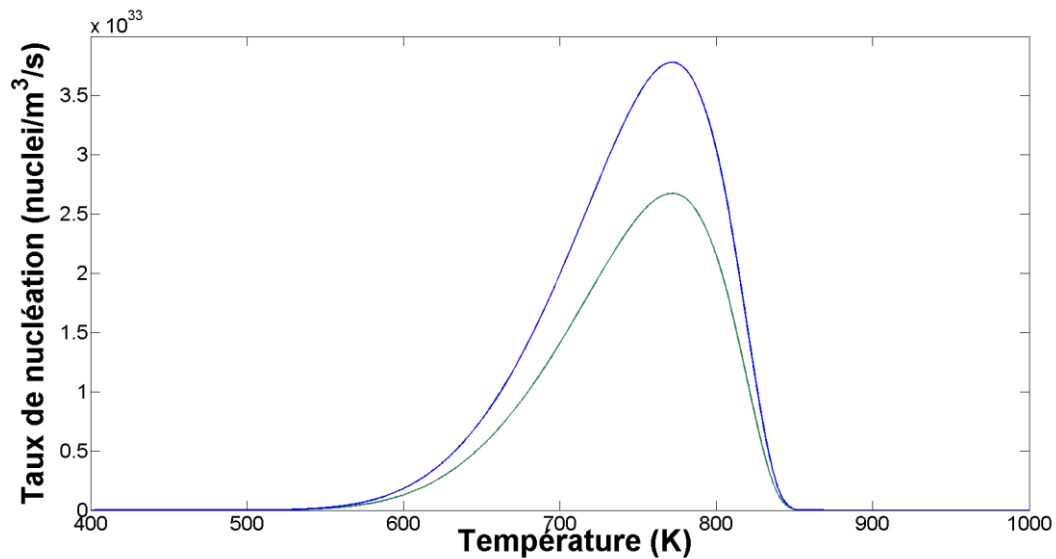


Figure 44: Evolution des taux de nucléation en nombre de nuclei/m³/s en fonction de la température. Le taux de nucléation en volume représenté en vert et le taux de nucléation aux interfaces en bleu sont ceux du GST calculés avec $N_{het_vol}=1E23$, $N_{het_int}=1E23$, $\chi_{vol}=-0.3$, $\chi_{int}=-0.4$.

II.2 Impact des paramètres microscopiques sur la stabilité thermique des matériaux à changement de phase

II.2.1 Présentation des facteurs microscopiques

Les facteurs microscopiques qui interviennent dans les expressions des trois grandeurs considérées ont été identifiés et répertoriés dans le Tableau 3. Aussi, nous avons choisi des gammes de valeurs pour les différents facteurs centrées autour des caractéristiques physiques du GST de référence.

En utilisant plusieurs plans d'expériences, nous avons calculé par simulation analytique à l'aide de MATLAB les grandeurs qui contrôlent la cristallisation : le taux de nucléation hétérogène en volume, le taux de nucléation hétérogène aux interfaces ainsi que la vitesse de croissance. Nous avons pu extraire six réponses pour chaque série de paramètres définie par les plans d'essais, le maximum atteint et la température correspondante pour chacune des grandeurs calculées.

Paramètre		Unité	Min	Max	GST
T_m	Température de fusion	K	720	1120	883
T_g	Température de transition vitreuse	K	330	520	353
ρ	Masse volumique	kg/m ³	4000	8000	6150
L_f	Chaleur latente fusion	J/m ³	1,0E+08	1,0E+10	1,1E+09
d	Distance inter-atomique	m	2,0E-10	6,0E-10	3,0E-10
expo_visco	Facteur intervenant dans la viscosité	S.U.	1	10	4,2
fact_visco	Facteur intervenant dans la viscosité	S.U.	1	10	2,4
χ_{int}+5* σ	Energie d'interface pour la nucléation aux interfaces	J/m ²	0,2	0,55	0,2
χ_{vol}+5* σ	Energie d'interface pour la nucléation en volume	J/m ²	0,2	0,55	0,2
N_{het_int}	Nombre de sites de nucléation aux interfaces	1/m ²	1,0E+22	1,0E+24	1,0E+23
N_{het_vol}	Nombre de sites de nucléation en volume	1/m ³	1,0E+22	1,0E+24	1,0E+23

Tableau 3 : Liste des facteurs microscopiques pris en compte pour l'étude de la stabilité thermique des PCM ainsi que les gammes de valeurs considérées pour chaque facteur.

II.2.2 Résultats et discussions

Nous considérons un modèle mathématique constitué de 6 sorties notées chacune $Y_j = f(X_1, \dots, X_{11})$ avec X_1, \dots, X_{11} les facteurs étudiés. Afin de connaître les entrées qui ont le plus d'impact sur les sorties, nous calculons les indices de sensibilité du premier ordre pour chacune des entrées X_i en utilisant la fonction Sobol qui définit pour chaque couple (X_i, Y_j) un indice de sensibilité noté S_i et défini comme suit :

$$S_i = \frac{\text{Var}(E(Y_j|X_i))}{\text{Var}(Y_j)} \quad (\text{II.28})$$

Dans cette équation, le terme $E(Y_j|X_i)$ représente la fonction de X_i uniquement qui approche le mieux Y_j , $\text{Var}(E(Y_j|X_i))$ représente la fluctuation de la sortie si elle était uniquement fonction de X_i . Pour déterminer l'indice de sensibilité correspondant au facteur X_i , cette fluctuation $\text{Var}(E(Y_j|X_i))$ est normalisée par la fluctuation totale de Y_j , $\text{Var}(Y_j)$.

Ensuite, en traçant la fonction Sobol pour chaque couple (X_i, Y_j) , nous avons caractérisé l'effet moyen de chacun des onze facteurs sur les six réponses considérées. [85]

Les graphes représentés sur la Figure 45 sont les tracés de la fonction de Sobol pour quelques facteurs représentant leur impact sur le maximum atteint par le taux de nucléation aux interfaces. Ils caractérisent l'effet moyen de chacun des facteurs, tracés avec les mêmes échelles en y.

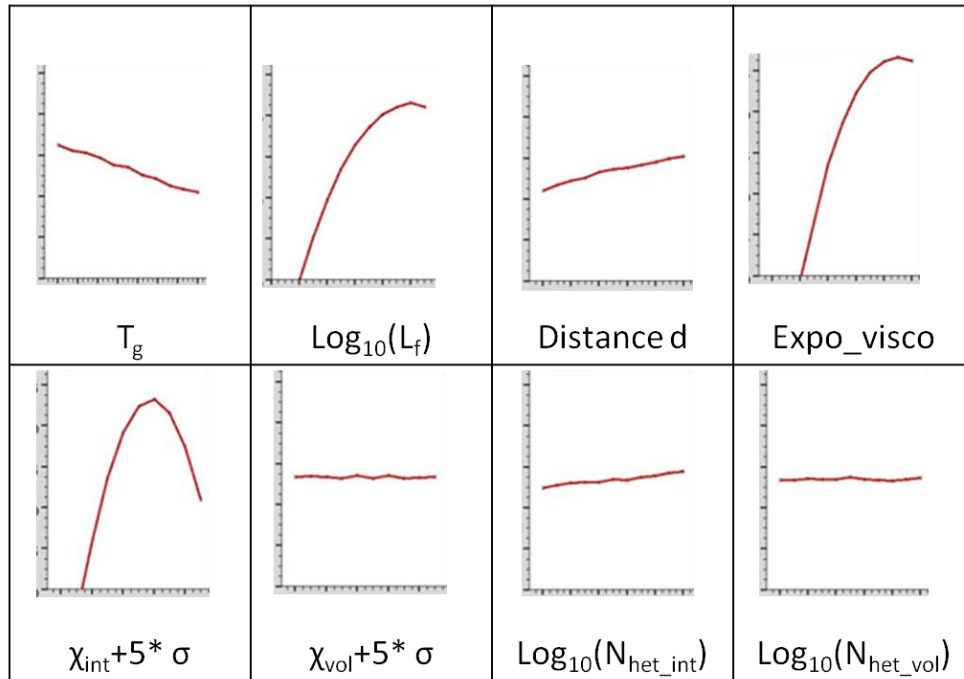


Figure 45: Tracés de la fonction de Sobol pour quelques facteurs et leur impact sur le maximum atteint par le taux de nucléation aux interfaces.

Afin d'interpréter ces graphes, nous avons extrait différentes grandeurs mathématiques associées à la loi de probabilité choisie dans le modèle d'approximation. La grandeur la plus importante correspond au pourcentage de la variance expliquée par la variable seule qui va déterminer l'impact de cette variable (ou facteur) sur la réponse considérée. D'autres grandeurs donnent la variance expliquée par l'interaction entre des couplets de facteurs.

Ainsi, ces différentes grandeurs mathématiques permettent de déterminer l'influence de chacun des facteurs sur la réponse considérée et d'identifier leurs effets conjoints. En pratique, on compare les pourcentages d'impact de chaque facteur étudié sur la sortie considérée.

Finalement, en analysant les pourcentages d'impact de chaque facteur sur les différentes réponses obtenues par la simulation analytique, nous avons pu déterminer les facteurs qui n'ont pas d'impact sur la stabilité thermique des matériaux à changement de phase. Ce sont les paramètres microscopiques suivants : d , ρ , $N_{\text{het_int}}$ et $N_{\text{het_vol}}$.

Ensuite, nous avons établi deux plans d'expériences pour les sept facteurs restants pour lesquels nous avons pu choisir des gammes de valeurs plus étroites dans le but d'améliorer la fiabilité des résultats (Tableau 4). En effet, le choix de gammes étendues peut générer des fluctuations

sur les fonctions de Sobol et entraîner une mauvaise corrélation avec les modèles mathématiques utilisés (Monte Carlo) pour définir les courbes d'approximation.

Paramètre		Unité	Min	max	GST
T_m	Température de fusion	K	720	1120	880
T_g	Température de transition vitreuse	K	350	420	353
L_f	Chaleur latente fusion	J/m3	5,0E+08	5,0E+09	1,1E+09
expo_visco	Facteur intervenant dans la viscosité	S.U.	1	6	4,2
Fact_visco	Facteur intervenant dans la viscosité	S.U.	1	6	2.4
$\chi_{int}+5* \sigma$	Energie d'interface pour la nucléation aux interfaces	J/m2	0.2	0.55	0.2
$\chi_{vol}+5* \sigma$	Energie d'interface pour la nucléation en volume	J/m2	0.2	0.55	0.2

Tableau 4 : Liste des facteurs microscopiques pris en compte dans la deuxième étape de l'étude de la stabilité thermique des PCM ainsi que les gammes de valeurs considérées pour chaque facteur.

Nous avons calculé par la simulation analytique les taux de nucléation et la vitesse de croissance pour les différentes séries de paramètres des plans d'essais, après avoir fixé les facteurs sans impact aux valeurs propres du GST. En utilisant les modèles mathématiques décrits précédemment, et en prenant en compte le fait que les paramètres **expo_visco** et **fact_visco** soient liés aux paramètres T_m et T_g , on retiendra que quatre facteurs principaux impactent la stabilité thermique des matériaux à changement de phase: T_m , T_g , L_f et Σ , avec $\Sigma = \chi + 5* \sigma$ en volume ou aux interfaces.

Plus précisément, le couple de facteurs (T_g , T_m) règle la gamme de températures dans laquelle la nucléation et la croissance ont lieu tandis que (Σ , L_f) règle l'amplitude des taux de nucléation et de la vitesse de croissance, comme le montre la Figure 46.

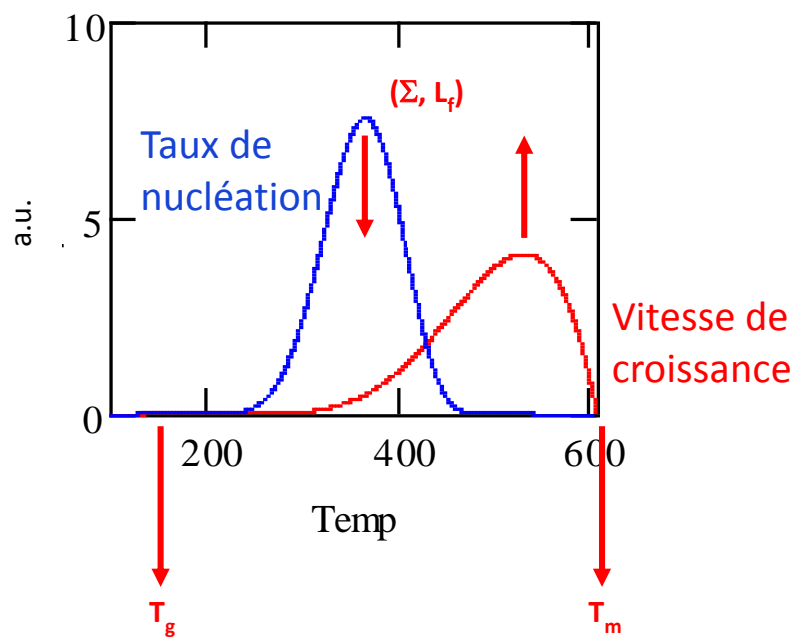


Figure 46 : Evolution du taux de nucléation et de la vitesse de croissance du Ge₂Sb₂Te₅ en fonction de la température et représentation des facteurs microscopiques impactant ces grandeurs.

II.3 Simulation numérique par éléments finis de la cristallisation

La cristallisation est évaluée grâce à l'évolution de la réflectivité en fonction de la température dans le cas des films minces et par l'évolution de la résistance en fonction du temps pour les dispositifs. Nous avons cherché à reproduire ces courbes dans le cas du matériau GST à l'aide des simulations numériques par éléments finis.

II.3.1 Description du modèle utilisé

II.3.1.1 Thermodynamique

Nous avons effectué des simulations par éléments finis pour évaluer, en fonction de la température et du temps, la cristallisation qui est générée par la nucléation et la croissance. Pour cela, nous avons utilisé les équations de taux de nucléation hétérogène en volume et aux interfaces ainsi que la vitesse de croissance décrites au II.1.

II.3.1.2 Electrique

La résistance est calculée à l'aide de l'équation de Poisson :

$$\nabla \sigma \vec{\nabla} V = 0 \quad (\text{II.29})$$

Avec σ la conductivité électrique et V le potentiel électrique appliqué.

La conductivité électrique de la phase amorphe dépend de la température et du champ électrique appliqué E tandis que celle de la phase cristalline est fonction uniquement de la température. Elles sont données par les équations suivantes :

$$\sigma_{\text{amorphe}} = \sigma_{0am} \times \exp\left(\frac{-E_{am}}{k_b T}\right) \times \exp\left(\frac{E}{E_0}\right) \quad (\text{II.30})$$

$$\sigma_{\text{cristallin}} = \sigma_{0cr} \times \exp\left(\frac{-E_{cr}}{k_b T}\right) \quad (\text{II.31})$$

Où les facteurs pré-exponentiels σ_{0am} , σ_{0cr} et le champ électrique critique E_0 sont des constantes, E_{am} et E_{cr} sont les énergies d'activation respectives des réactions d'amorphisation et de cristallisation, k_b est la constante de Boltzmann.

L'outil de simulation utilisé nous a permis de travailler avec un maillage fin de 3 nm par maille.

En pratique, le modèle comporte deux études distinctes:

- Une étude temporelle qui permet de suivre la cristallisation du matériau à changement de phase.
- Une étude statique qui permet de calculer le potentiel électrique en tout point du matériau et de déterminer ensuite sa résistance à chaque pas de temps.

Ces simulations de la cristallisation nous ont permis de déterminer la rétention des dispositifs PCRAM et la température de cristallisation des films minces à base de matériaux à changement de phase.

II.3.2 Description des géométries étudiées

Dans les études de rétention des mémoires à changement de phase, nous sommes intéressées par deux types de structures qui sont soumises à des procédures de tests de rétention distinctes : la structure film mince et la structure dispositif.

Dans le cas du film mince, celui-ci est soumis à une rampe de température et nous cherchons à suivre l'évolution de sa résistivité en fonction de la température appliquée. En revanche, dans le cas du dispositif soumis à une isotherme, nous cherchons à suivre sa résistance au cours du temps.

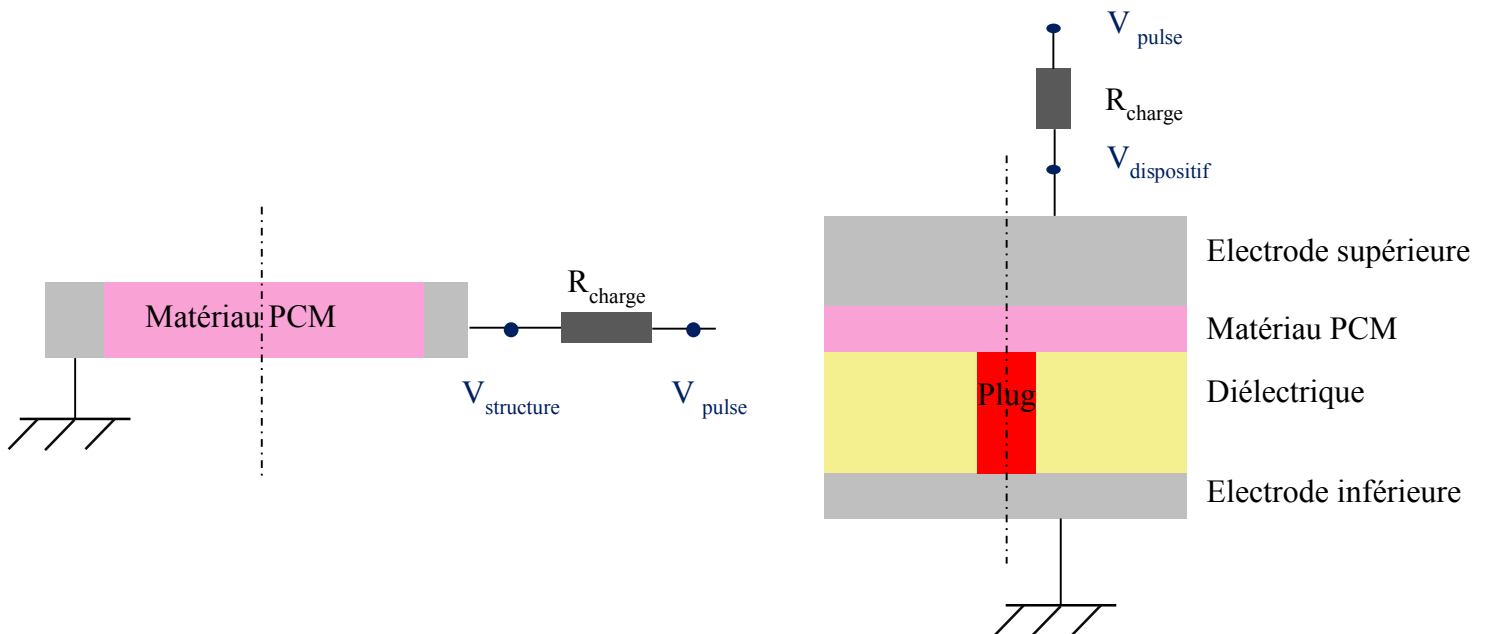


Figure 47 : Schémas de la structure film mince (gauche) et de la structure dispositif de type PLUG (droite) utilisées pour les simulations de la rétention.

II.3.3 Optimisation des paramètres électriques pour simuler la rétention du GST

Afin d'ajuster les données simulées sur les mesures expérimentales, nous avons procédé à des études d'optimisation des paramètres électriques. Nous avons modifié les facteurs de conductivités de l'amorphe et du cristal afin d'ajuster les valeurs des résistances du matériau amorphe et cristallin sur les valeurs expérimentales. De plus, nous avons programmé la lecture de résistances à température ambiante afin de nous rapprocher au mieux des conditions de mesures.

Dans le Tableau 5 sont rapportées les valeurs des paramètres σ_{0cr} et σ_{0am} utilisées ainsi que les résistances des phases amorphe et cristalline du matériau à changement de phase obtenues pour les différentes séries de paramètres. Ces paramètres nous ont permis d'obtenir des résistances de la phase amorphe et de la phase cristalline proches de celles mesurées expérimentalement sur le matériau GST.

	Valeurs initiales	Valeurs optimisées
σ_{0cr}	2^E5	2^E6
σ_{0am}	3.6^E13	3.6^E12
Ramorphe (Ω)	7^E5	3^E6
Rcristal (Ω)	300	800

Tableau 5 : Valeurs initiales et valeurs optimisées des paramètres pré-exponentiels intervenant dans les relations de conductivités amorphe et cristalline ainsi que les résistances obtenues pour les deux phases.

II.3.4 Résultats et discussions

A l'aide du logiciel de simulation COMSOL MULTIPHYSICS, nous avons effectué des calculs de simulation numérique par éléments finis dans la configuration d'un film mince de matériau à changement de phase soumis à différentes rampes de températures ainsi que dans le cas d'un dispositif de structure PLUG soumis à une température constante, en utilisant le modèle décrit au II.3.1 et les géométries décrites au II.3.2. Nous avons choisi comme critère d'arrêt des calculs l'atteinte par la fraction cristalline d'un pourcentage de 90%.

II.3.4.1 Cas des films minces

En utilisant le modèle développé, nous avons pu suivre l'évolution de la fraction cristalline en fonction de la température dans une couche de matériau à changement de phase initialement amorphe. Nous avons pu également suivre l'évolution de la résistance en fonction de la température pour différentes séries de paramètres.

En utilisant les paramètres du GST décrits dans le Tableau 3, nous avons obtenu les courbes de rétention de films minces de GST soumis à une rampe de température, comme le montre la Figure 48 dans le cas d'une rampe de $10^\circ\text{C}/\text{min}$.

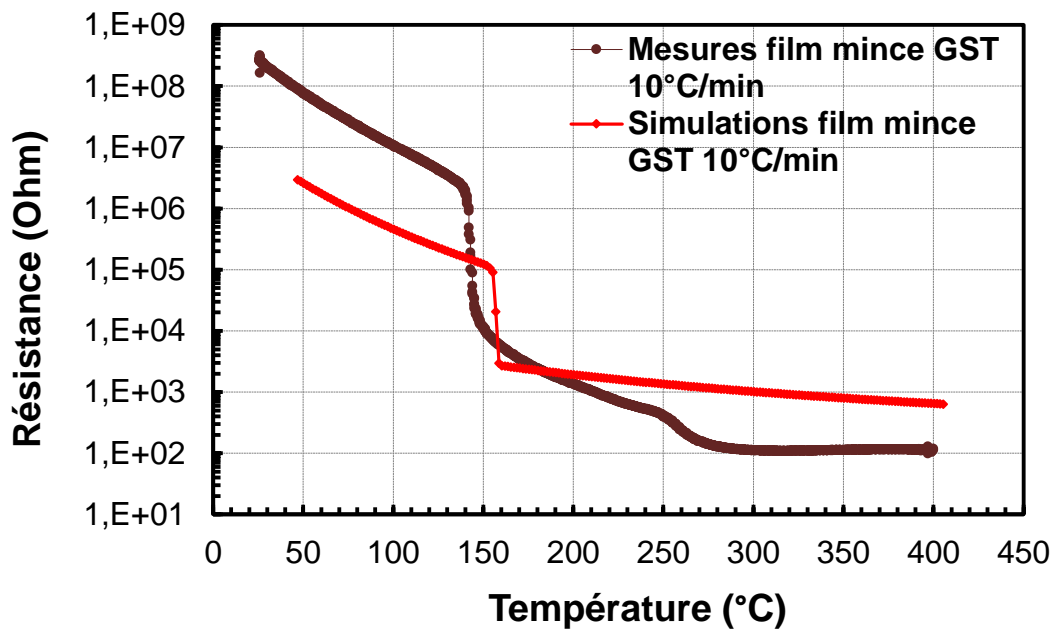


Figure 48 : Evolution des résistances en fonction de la température de films minces de GST soumis à une rampe de température de 10°C/min, obtenues par les mesures et les simulations.

L'étendue des valeurs de résistances étant différentes entre les résultats des mesures et des simulations, nous avons choisi des critères différents pour déterminer la température de cristallisation. Ainsi, le critère de cristallisation pour les mesures correspond à la température à laquelle la résistance atteint les 100 kOhms, tandis que pour les simulations nous avons choisi la résistance de 20 kOhms.

En conclusion, dans la configuration d'un film mince de GST soumis à une rampe de température de 10°C/min, la température de cristallisation est de 143°C pour les mesures du lot considéré et de 157°C pour les simulations.

De plus, nous avons pu simuler les courbes du même type de film mince sous d'autres rampes de températures comme représenté sur la

Figure 49 sur une gamme de températures réduite. Pour les rampes de 5°C, 10°C et 17°C, on obtient des températures de cristallisation comprises entre 155°C et 160°C qui sont croissantes avec les rampes.

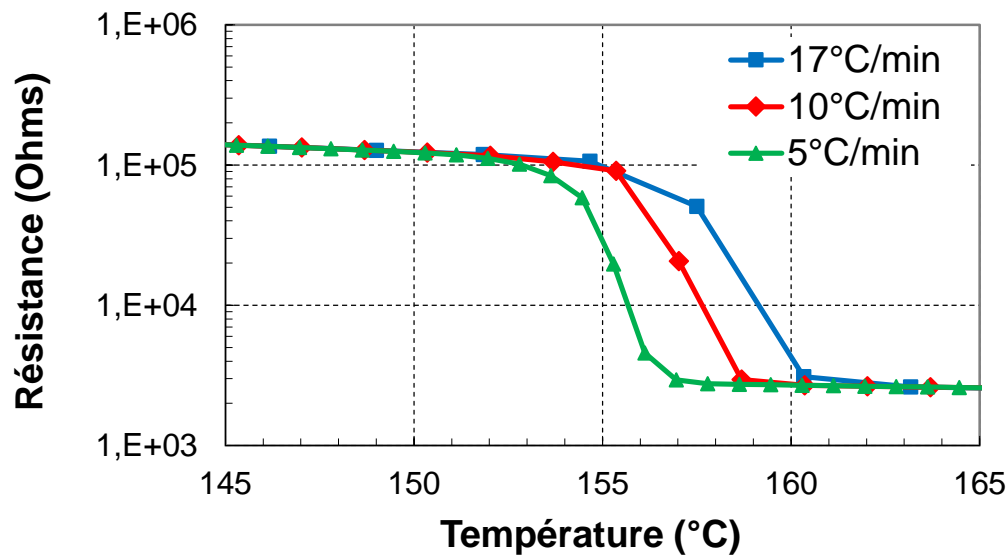


Figure 49 : Evolutions des résistances en fonction de la température de films minces de GST soumis à différentes rampes de températures (5°C, 10°C et 17°C), obtenues par simulation.

Les températures de cristallisation des films minces de GST calculées à l'aide des simulations sont plus élevées que celles mesurées expérimentalement pour le lot considéré. Pour mieux ajuster les courbes de résistances en fonction de la température pour les différentes rampes de température, il faut jouer sur les paramètres microscopiques impactant la rétention. Les simulations ayant été réalisées avec une température de transition vitreuse de 80°C, il est possible de diminuer les températures de cristallisation en modifiant cette température de transition vitreuse.

Des simulations effectuées sur films minces de GST soumis à une rampe de température de 10°C/min ont donné les résultats suivants (Tableau 6):

T_g (en °C)	80	75	70
T_c (en °C)	157	151	146

Tableau 6 : Les températures de cristallisation obtenues à l'aide des simulations pour différentes températures de transition vitreuse choisies.

Ainsi, en choisissant une température de transition vitreuse de 70°C, on ajuste la température de cristallisation du film mince de GST sous la rampe de 10°C/min qui vaut expérimentalement 143°C (Figure 48). Dans ce cas-là, l'écart entre la valeur simulée et la valeur expérimentale est de l'ordre de grandeur de l'incertitude de la mesure.

Par ailleurs, en choisissant le stockage de la composition de la phase avec un pas de temps donné, on peut suivre l'évolution de la morphologie de cette phase et donc du processus de cristallisation du matériau (Figure 50). Les zones amorphes sont représentées en bleu alors que les zones cristallines sont représentées en rouge.

Ainsi, pour une couche mince de GST soumise à une rampe de 10°C/min, on peut observer la formation de petits nuclei à 150.4°C puis l'apparition de nouveaux nuclei et la croissance des

nuclei déjà existants à 157°C. A 158.6°C, on obtient une phase presque entièrement cristalline avec de gros nuclei percolés et des petites zones amorphes.

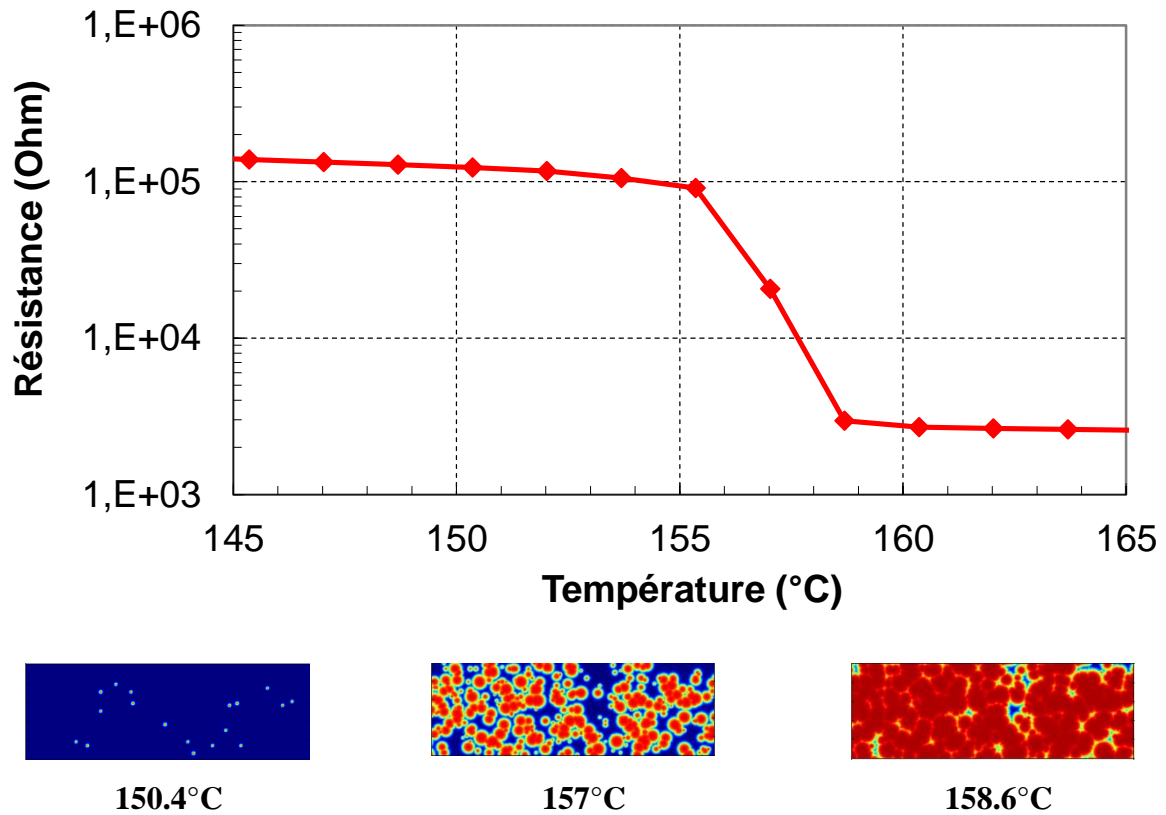


Figure 50 : Evolution de la résistance en fonction de la température d'un film mince de GST soumis à une rampe de 10°C/min ainsi que la morphologie de la phase de ce film mince visualisée à 150.4°C, 157°C et 158.6°C. Les zones amorphes sont représentées en bleu alors que les zones cristallines sont représentées en rouge.

II.3.4.2 Cas des dispositifs

Dans le cas des dispositifs, nous avons d'abord cherché à ajuster la valeur de la résistance initiale du dispositif de structure PLUG à base de GST en jouant sur la taille du champignon amorphe défini dans le programme de simulation.

Nous avons choisi un champignon de demi-base $a = 200$ nm et de hauteur $b = 80$ nm, comme représenté sur la Figure 51.

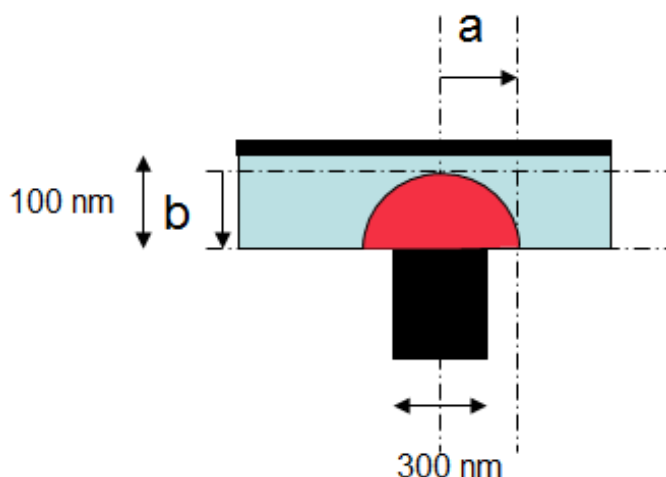


Figure 51 : Schéma de la structure du dispositif PLUG simulé avec les dimensions optimisées.

En utilisant ces dimensions avec les valeurs optimisées des facteurs de conductivité présentées au II.3.3, nous avons pu ajuster les résistances du dispositif PLUG à base de GST à l'état SET et à l'état RESET, comme le montre le Tableau 7.

Résistance du dispositif PLUG à base de GST	Mesures expérimentales	Simulations
Etat SET	300 Ω	170.6 Ω
Etat RESET	5 M Ω	6.98 M Ω

Tableau 7 : Valeurs des mesures expérimentales et des grandeurs calculées par simulation pour la résistance des dispositifs PLUG dans les états SET et RESET.

Nous avons ensuite simulé la rétention de ce dispositif sous différentes isothermes. La Figure 52 montre l'évolution de la résistance de ce dispositif au cours du temps lorsqu'il est soumis à une isotherme de 145°C et 150°C.

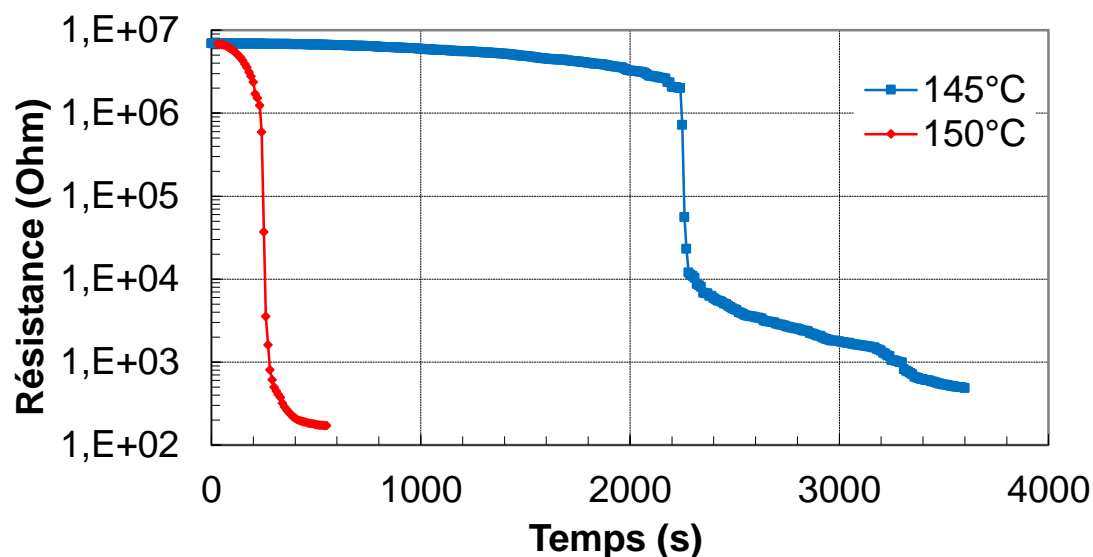


Figure 52 : Evolution de la résistance au cours du temps d'un dispositif PLUG à base de GST soumis à des isothermes de 145°C et 150°C.

Pour déterminer le temps de défaillance noté t_{fail} , nous avons choisi un critère sur la résistance du dispositif qui doit atteindre $R_{\text{initiale}}/10$.

On a ainsi obtenu pour le dispositif considéré les temps de défaillances suivants : 2250 secondes à 145°C, et 240 secondes à 150°C.

Nous pouvons également simuler la rétention du même dispositif à des températures plus élevées, par exemple à 170°C et visualiser la morphologie de la phase à différents temps comme le montre la Figure 53.

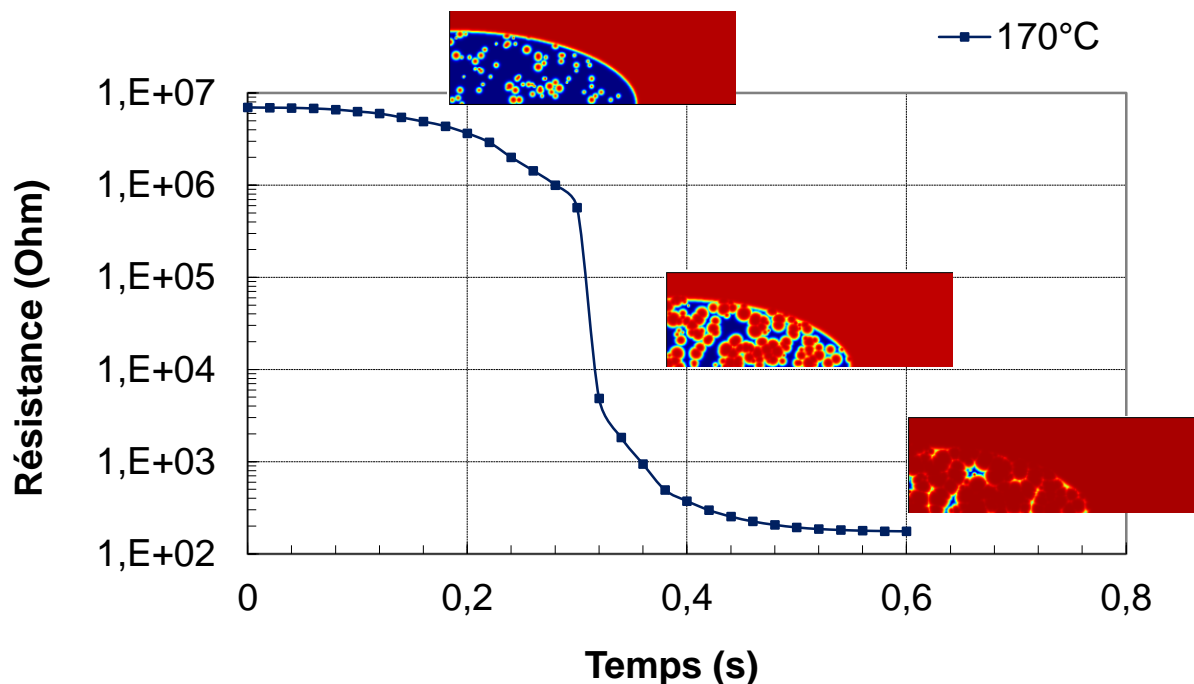


Figure 53 : Evolution de la résistance au cours du temps d'un dispositif PLUG à base de GST soumis à une isotherme de 170°C ainsi que celle de la morphologie de la phase visualisé à 0.18 s, 0.38 s et 0.6 s. Les zones amorphes sont représentées en bleu alors que les zones cristallines sont représentées en rouge.

Le temps de défaillance calculé à l'aide des simulations est très faible par rapport aux temps mesurés expérimentalement. En effet, la cristallisation du matériau GST intégré dans un dispositif PLUG est trop rapide dans les différentes conditions de températures simulées.

Ainsi, en utilisant le même set de paramètres, on ne peut pas reproduire la température de cristallisation des films minces et le temps de défaillance des dispositifs (rétention). Ce résultat tend à montrer que le matériau à changement de phase est modifié lors de son intégration dans le dispositif probablement à cause des procédés de fabrication. En effet, ces derniers peuvent modifier les propriétés du matériau PCM par stress thermique ou par apport de contraintes.

Après avoir modélisé la cristallisation du GST, nous allons voir comment retarder cette cristallisation afin d'améliorer la rétention des dispositifs.

III. Amélioration de la stabilité thermique de la phase amorphe

III.1 Intérêt de modifier le matériau à changement de phase

Parmi les modes de défaillance des mémoires à changement de phase, on relève la perte de l'état hautement résistif par cristallisation spontanée du matériau à changement de phase. Par ailleurs, pour être concurrentielles, les mémoires à changement de phase doivent améliorer certaines performances en particulier la rétention d'information à haute température pour pouvoir répondre au cahier des charges de certaines applications telles que l'automobile qui demande une rétention de 10 ans à 150°C.

Nous avons montré précédemment que certains paramètres microscopiques des matériaux utilisés dans la couche active ont un impact sur la rétention du dispositif PCRAM utilisant ces matériaux. Il est donc possible d'améliorer les performances des mémoires à changement de phase en modifiant le matériau à changement de phase qu'elles comportent.

Pour ce faire, deux stratégies peuvent être utilisées : la modification de la stœchiométrie du matériau ou l'utilisation du dopage. La modification de la stœchiométrie du matériau consiste à conserver les mêmes éléments chimiques et d'en modifier les proportions tandis que l'utilisation du dopage consiste à introduire un nouvel élément chimique dans la matrice du matériau à changement de phase.

De nombreuses études ont eu recours à ces méthodes afin d'améliorer certaines propriétés du matériau à changement de phase et de répondre ainsi aux cahiers des charges spécifiques aux applications visées, en particulier ceux des applications embarquées.

III.1.1 Modification de la stœchiométrie du matériau à changement de phase

III.1.1.1 Les matériaux $\text{Ge}_x\text{Sb}_y\text{Te}_z$

D'un point de vue matériau, la découverte la plus importante pour les mémoires à changement de phase a eu lieu en 1980 par le groupe de Yamada [86] [87]. Ce dernier a étudié les caractéristiques des matériaux de la ligne pseudo-binaire $\text{GeTe}/\text{Sb}_2\text{Te}_3$ du diagramme de phase ternaire $\text{Ge}:\text{Sb}:\text{Te}$, qui ont montré de bonnes performances pour une utilisation dans les disques optiques. Le diagramme de phase ternaire $\text{Ge}:\text{Sb}:\text{Te}$ est représenté sur la Figure 54, ainsi que différents matériaux à changement de phase tels que le $\text{Ge}_2\text{Sb}_2\text{Te}_5$ qui est devenu le matériau chalcogénure de référence dans les applications de disques optiques développées dans les années 1990. Ce matériau a été choisi comme référence pour cette application en raison de son temps de rétention élevé, sa vitesse de transformation rapide (50ns) [86] ainsi que son fort contraste optique entre sa phase cristalline et sa phase amorphe (3 ordres de grandeur en réflectivité) [88].

Le matériau GST est donc un matériau qui a suscité beaucoup d'études et de recherches pour l'application aux disques optiques, ce qui a motivé son utilisation dans les premières études concernant les mémoires à changement de phase. Cependant, la recherche de matériaux à changement de phase alternatifs est très active que ce soit du côté scientifique ou industriel.

L'objectif étant d'atteindre de meilleures performances compatibles avec des applications plus contraignantes telles que l'automobile, il faut trouver des matériaux permettant d'avoir le meilleur compromis entre une vitesse de programmation rapide et une stabilité thermique satisfaisante.

En 2011, Cheng et ses coéquipiers ont étudié les composants de la ligne Ge/Sb₂Te₃. Ils ont développé un nouveau matériau à base de Ge-Sb-Te enrichi en Ge, positionné sur la ligne pseudobinaire Ge₂SbTe₂/Ge. Ce matériau nommé « golden composition » possède la même vitesse de programmation que le GST de référence mais présente un courant de programmation réduit de 30% et une température de cristallisation augmentée de 100°C donc une stabilité thermique améliorée. Les propriétés prometteuses de ce nouveau matériau ont été testées avec succès sur une matrice de 128Mbits, qui a montré une endurance au cyclage de 1E8. [89]

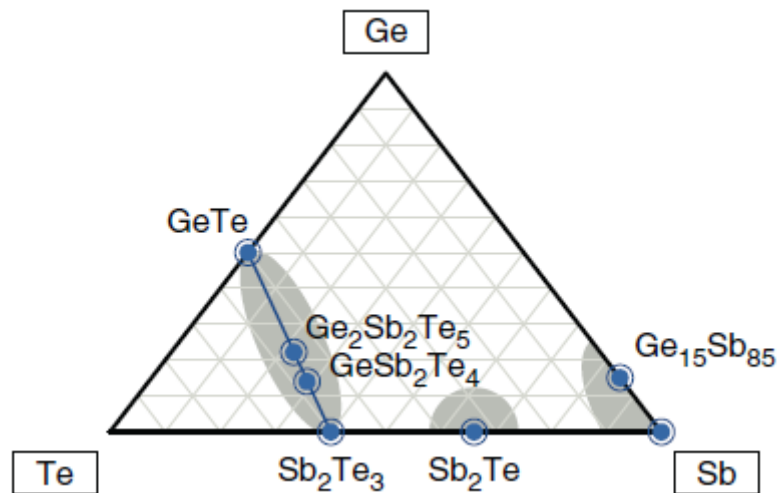


Figure 54 : Diagramme de phase ternaire Ge :Sb :Te des matériaux à changements de phase indiquant des zones d'alliages prometteurs pour les mémoires à changement de phase. [90]

III.1.1.2 Les matériaux Ge_xTe_y

L'étude du GeTe comme un candidat potentiel pour les disques optiques a commencé dans les années 1970 [90] [90] D. Lencer, M. Salinga, and M. Wuttig. Design rules for phase-change materials in data storage applications. Advanced Materials, 23(18):2030- 2058, May 2011.

[91] [92]. En effet, le GeTe est particulièrement intéressant pour son utilisation dans des dispositifs en raison de sa grande fenêtre de résistivité entre la phase cristalline et la phase amorphe (entre 4 et 5 ordres de grandeur) [93]. De plus, il présente une vitesse de cristallisation rapide (une centaine de nanosecondes) et une température de cristallisation élevée (environ 180°C).

De plus, le GeTe a été identifié comme étant un bon candidat pour l'intégration dans des dispositifs mémoires destinés aux applications embarquées en raison de sa température de cristallisation et de son temps de rétention élevés [88].

En 2010, des cellules PCRAM à base de GeTe ont été comparées à des dispositifs à base de GST. Ces cellules se sont caractérisées par une opération de cristallisation SET rapide (Figure

55) ainsi qu'une forte endurance au cyclage en comparaison avec les dispositifs à base de GST [94].

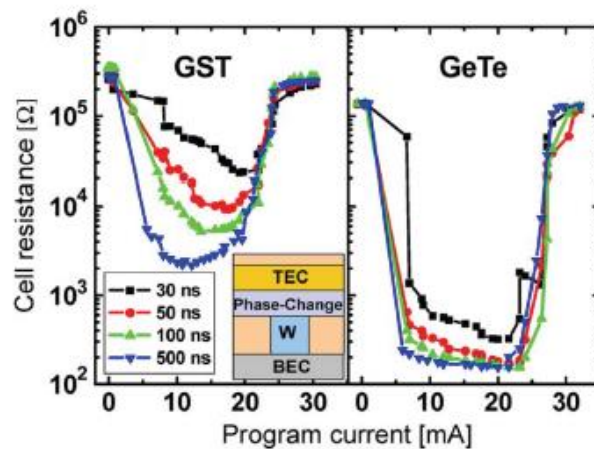


Figure 55 : Courbes de programmations du GST et du GeTe représentant les résistances à champ faible en fonction du courant appliqué pour différents temps d'impulsion de programmation. Le GeTe présente une transition rapide et abrupte entre l'état RESET et l'état SET (environ 30 ns de temps de programmation) et une grande fenêtre de programmation entre ces deux états. [94]

En revanche, parce qu'il ne satisfaisait pas les spécifications en termes de vitesse de transfert de données qui sont de 8 à 10 Mbits/s et de stabilité en cyclage [87], la recherche de nouveaux matériaux a permis de mettre au point le GST qui est devenu par la suite une référence dans l'application aux disques optiques.

Toutefois, le GeTe a continué à intéresser les chercheurs en raison de ses propriétés prometteuses. Chen et son équipe ont montré que les composés Ge_xTe_y possèdent une cristallisation très rapide dans la composition stœchiométrique 50: 50 mais cette propriété est perdue lorsqu'on change de stœchiométrie probablement en raison de la séparation de phases qui accompagne la cristallisation [95]. Afin d'avoir une cristallisation rapide et une phase amorphe stable, ils proposent d'utiliser des matériaux qui possèdent une température de transition vitreuse élevée et pour lesquels la cristallisation se fait sans séparation de phase. Plus récemment, Raoux et son équipe ont publié une analyse détaillée de la cristallisation de films amorphes $\text{Ge}_x\text{Te}_{100-x}$ en s'appuyant sur des caractérisations optiques [96]. L'étude a confirmé le comportement rapide des composés GeTe et a mis en évidence la complexité du procédé de cristallisation du matériau, qui semble être fortement lié à la teneur atomique en Ge.

Récemment, un travail de collaboration entre le CEA-LETI et STMicroelectronics à Agrate sur des mémoires PCRAM à base de $\text{Ge}_x\text{Te}_{100-x}$ a permis de mettre en évidence le lien entre la teneur en Tellure et la température de cristallisation de ces matériaux [97]. En effet, les résultats montrent que l'augmentation de la teneur en Tellure permet d'améliorer la stabilité thermique des dispositifs, prouvée par l'augmentation de l'énergie d'activation des composés enrichis en Te ; en revanche, elle dégrade leur vitesse de cristallisation. Les dispositifs à base de GeTe enrichi en Ge présentent un état RESET instable au cours du cyclage probablement à cause de la ségrégation de Ge. Finalement, les dispositifs à base de $\text{Ge}_{40}\text{Te}_{60}$ présentent le meilleur compromis en termes de performances : une tension seuil de 1.4 V, une vitesse de programmation élevée (<50 ns), une forte stabilité thermique (jusqu'à 117°C) et une endurance de 10^7 cycles.

Au vu des différentes études présentées précédemment, il apparaît essentiel d'optimiser les matériaux afin d'obtenir le meilleur compromis entre la rétention des données, la puissance consommée et la vitesse de programmation. En plus de jouer sur la stœchiométrie des matériaux afin d'améliorer leurs performances, plusieurs études se sont focalisées sur l'impact de multiples dopages sur des matériaux prometteurs.

III.1.2 Utilisation du dopage dans les matériaux à changement de phase

III.1.2.1 Dopage du GST

Les premières études de dopage du GST datent de la fin des années 1990 et ont porté sur l'Azote. Le dopage Azote a permis d'augmenter la température de cristallisation, le temps de rétention ainsi que la résistivité du GST [98]. De plus, ces études ont montré une amélioration de l'endurance au cyclage des disques optiques avec l'ajout d'Azote dans la couche active. [99] [100]

Par ailleurs, le matériau dopé GST-N a pu être intégré avec succès dans des dispositifs PCRAM en 2003 qui ont montré une diminution du courant de RESET par rapport aux dispositifs à base de GST non dopé [101] [102]. Ce matériau a été intégré également dans une matrice mémoire de 64 Mbits [103].

Ensuite, au cours des années 2000, les mémoires à changement de phase ont fait l'objet d'études de recherches multiples, qui ont porté sur le dopage du GST avec différents éléments chimiques, tels que l'Oxygène en 2004-2005 [100] [104], le Silicium en 2007 [105], le Sélénium en 2007 [106], l'Indium en 2008 [107], l'Oxyde de Silicium en 2009 [108], l'Oxyde de Tantale en 2011 [109] et le Zinc en 2012 [110].

Les différents dopages décrits précédemment ont permis d'améliorer la stabilité thermique de la phase amorphe de GST. Les dopages Oxygène, Azote et SiO_2 entraînent l'augmentation simultanée de la température de cristallisation, de l'énergie d'activation et de la rétention. Ils permettent également de diminuer le courant de programmation.

III.1.2.2 Dopage du GeTe

Les dispositifs à base de GeTe présentent un courant de programmation RESET aussi élevé que pour le GST. Afin de diminuer ce courant de RESET et augmenter la température de cristallisation, Fantini a cherché à augmenter la résistivité de la phase cristalline en incorporant un dopage Azote dans la matrice de GeTe [111]. Ce dopage a permis de stabiliser fortement la phase amorphe grâce à la formation d'agglomérats amorphes de GeN stables et à l'absence de ségrégation de Ge-Cubique. Par ailleurs, les dispositifs à base de GeTe-N présentent une vitesse de cristallisation plus élevée que pour le GST et un courant de RESET similaire.

Les meilleures performances ont été obtenues sur les dispositifs à base de GeTe-N2%, qui présentent une température de cristallisation plus élevée et donc une énergie d'activation de la cristallisation E_A plus élevée que le GeTe, comme le montrent la Figure 56 et la Figure 57 . [111]

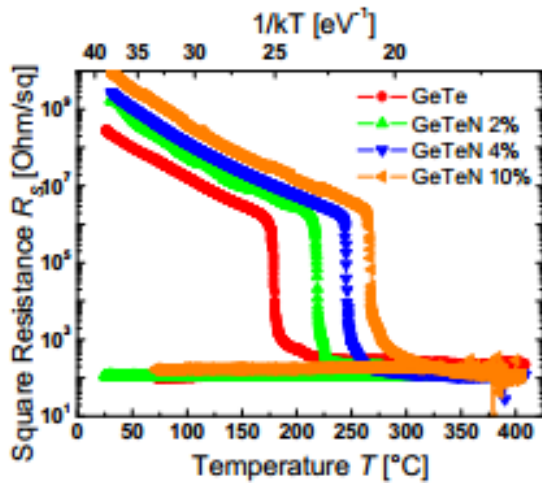


Figure 56 : Mesures de la résistance carrée en fonction de la température pour des couches de 30 nm d'épaisseur de GeTe et de GeTe-N soumis à une rampe de température de 10°C/min. [111]

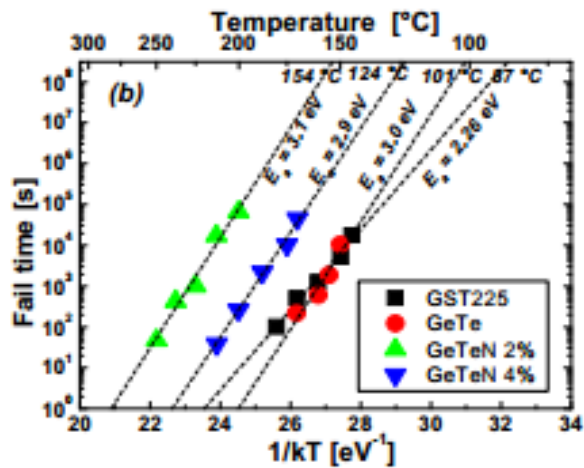


Figure 57 : Calculs des énergies d'activation par extrapolation du temps de défaillance t_{fail} obtenu pour des dispositifs se trouvant initialement l'état RESET. t_{fail} est défini comme le temps auquel la résistance initiale est réduite de moitié. [111]

Auparavant, des études ont montré l'augmentation de la résistance de la phase cristalline pour le GeTe-N utilisant un dopage de 8.4% par rapport au GeTe ainsi que l'augmentation de la température de cristallisation du GeTe-N incluant un dopage de 9.81% [112] [113].

D'autres études ont porté sur l'effet des dopants incorporés dans une matrice de GeTe, tels que le Carbone en 2010 [114] [115], le Bore en 2012 [116] et le SiO₂ en 2013 [117].

Les dispositifs à base de GeTe-B ont montré une réduction du courant de RESET de 25%, une grande fenêtre de programmation entre les états SET et RESET et une bonne endurance au cyclage. De plus, ces dispositifs sont caractérisés par une transition lente de l'état RESET vers l'état SET, ce qui les rend éligibles pour les applications de cellules multi-niveaux. [116]

L'utilisation du dopage SiO₂ a, quant à lui, permis de baisser le courant de RESET des dispositifs à base de GeTe de 50% grâce à l'amélioration de l'efficacité thermique et électrique des cellules, ce qui les rend compatibles avec les applications basse puissance. [117]

Une étude plus récente présente l'effet du dopage Azote et du dopage Carbone sur les propriétés du GeTe [118]. Les mesures de réflectivité ont montré que le GeTe-C présente une température de cristallisation croissante avec le dopage qu'il contient, de même que pour le GeTe-N. En revanche, cet effet est beaucoup plus accentué dans le cas du dopage Carbone. Par exemple, pour un dopage de 15%, le GeTe-N présente une température de cristallisation d'environ 285°C alors que celle du GeTe-C vaut 375°C.

Quant au dopage Carbone, celui-ci a fait l'objet d'une étude approfondie qui sera présentée en détails dans le **chapitre III**.

III.1.3 Combinaison des effets de la stœchiométrie et du dopage

Il est possible de combiner les deux aspects présentés précédemment afin d'améliorer la stabilité thermique de la phase amorphe, c'est-à-dire choisir un matériau avec une stœchiométrie optimisée et utiliser un dopage spécifique. Dans cette perspective, Cheng et son équipe ont continué à explorer des matériaux de la ligne isoélectronique $\text{Ge/Sb}_2\text{Te}_3$ dans lesquels ils ont incorporé un dopage Azote [119]. En optimisant les concentrations en Ge et en N, ils ont développé un nouveau matériau $(\text{Ge}, \text{N})_x\text{Sb}_y\text{Te}_z$ qui présente de bonnes performances en termes de rétention (120°C 10ans). (

Figure 58)

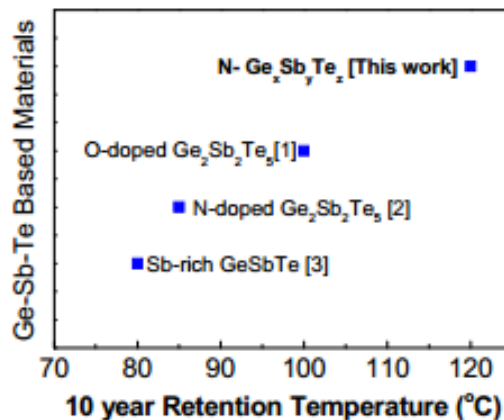


Figure 58 : Comparatif des températures de rétention de différents matériaux à base de Ge-Sb-Te pour une durée de 10 ans. [119]

Les derniers composés qui ont intéressé les chercheurs pour une application dans les PCRAM sont les matériaux à base de GST enrichi en Ge. Une étude réalisée par le CEA-LETI en 2013 [120] a montré une augmentation quasi-linéaire de la température de cristallisation avec la teneur en Ge, par exemple T_c vaut environ 175°C pour le GST-Ge25% et 325°C pour le GST-Ge45%. De plus, elle présente l'effet des dopages Carbone et Azote sur les matériaux GST-Ge : le dopage Azote montre une augmentation de T_c lorsqu'il est incorporé dans les matériaux GST-Ge qui sature à 2% de teneur atomique en Azote tandis que le dopage Carbone augmente très considérablement T_c jusqu'à atteindre les 400°C pour une teneur atomique de 8%. (Figure 59)

Cette stratégie a permis de développer de nouveaux matériaux combinant la stœchiométrie du GST enrichi en Ge et un dopage améliorant ainsi les performances des dispositifs PCRAM en termes de rétention des données à haute température qui atteint les 210°C 10 ans. Ceci se manifeste par l'augmentation des énergies d'activation de la cristallisation comme le montre la Figure 60.

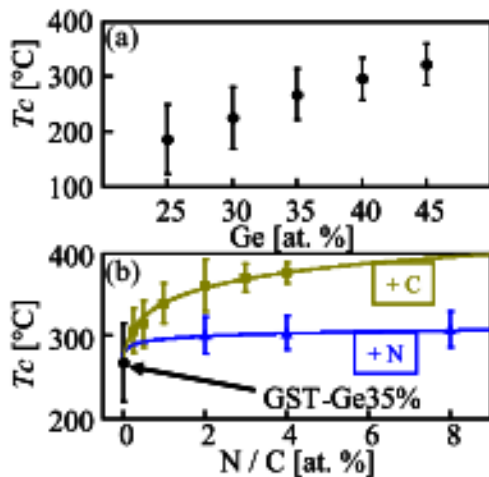


Figure 59 : Températures de cristallisation de matériaux à base de Ge-Sb-Te utilisant différentes stœchiométries et différents dopages. [120]

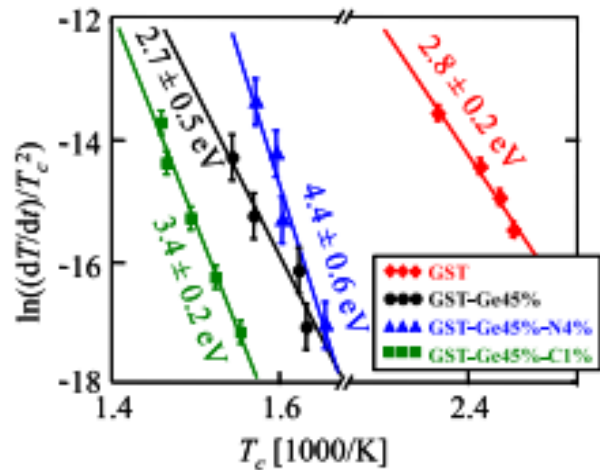


Figure 60 : Calculs des énergies d'activation E_A de couches de matériaux optimisés : le dopage Azote du GST-Ge45% entraîne une augmentation de 60% de E_A . [120]

Parmi ces derniers matériaux combinant la modification de la stœchiométrie et l'utilisation d'un dopage, le matériau GST-Ge45%-N4% est présenté comme celui qui a les deux états SET et RESET les plus stables ainsi qu'une stabilité satisfaisante dans les conditions du recuit de soudure. Ce matériau sera étudié plus en détails dans le **chapitre IV**.

III.2 Intérêt de modifier la couche d'interface du PCM

III.2.1 Effet de l'interface sur la cristallisation des PCM

Afin d'améliorer la stabilité thermique de la phase amorphe des matériaux à changement de phase, nous avons vu qu'il était possible de modifier le matériau à changement de phase lui-même en jouant sur sa stœchiométrie ou en lui incorporant un dopage avec une concentration optimisée.

Par ailleurs, les recherches sur les matériaux à changement de phase pour les applications de disques optiques ont montré depuis leur découverte l'influence des matériaux d'interface sur la cristallisation de leur phase amorphe. Par exemple, en 1969 Oki et ses coéquipiers rapportent que les films de Ge de 10 à 30 nm d'épaisseur cristallisent à des températures différentes lorsqu'ils sont à l'interface de métaux [121]. En 1987, une étude de bicouches Pb/Ge a mis en évidence la diminution de T_x lorsque l'épaisseur de la couche de Ge est réduite [122]. Ce résultat a été expliqué par une cristallisation du Ge initiée au niveau des interfaces et fortement impactée par la texture du Pb.

En 1996 et 1998, des études approfondies sur l'impact des couches d'interface sur la température de cristallisation de films à base de Ge-Sb-Te ont été réalisées par Ohshima [123]. L'objectif de ces études consiste à comprendre l'effet des matériaux diélectriques utilisés usuellement comme couches d'encapsulation des matériaux PCM pour les applications optiques. Ces diélectriques étudiés sont les suivants : SiO_2 , Si_3N_4 , Ta_2O_5 , ZnS et l'alliage $(\text{ZnS})_{20\%}\text{-SiO}_2$. Les matériaux concernés sont des films de PCM de 30 nm d'épaisseur et appartenant à la ligne pseudobinaire $\text{Sb}_2\text{Te}_3/\text{GeTe}$. La Figure 61 représente les courbes de

transmission de films de GST de 30 nm d'épaisseur pris en sandwich entre diverses couches d'interfaces, et soumis à une rampe de 10°C/min.

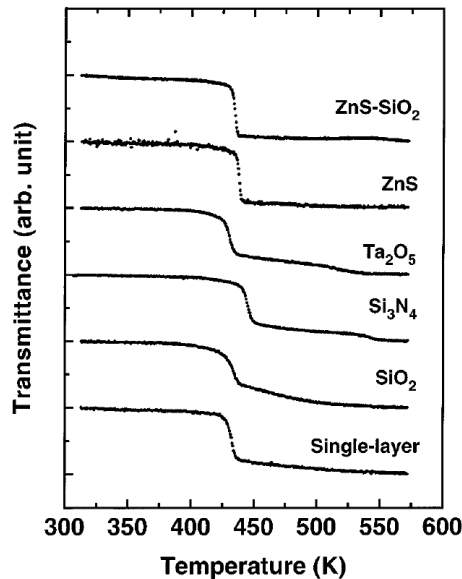


Figure 61 : Mesures de la transmission de films de GST de 30 nm d'épaisseur pris en sandwich entre diverses couches d'interfaces, et soumis à une rampe de 10°C/min. [123]

Les résultats montrent la variation de la température de cristallisation avec la nature de la couche d'interface (Tableau 8).

Couche d'interface du GST	Aucune	SiO ₂	Si ₃ N ₄	Ta ₂ O ₅	ZnS	(ZnS) _{20%} - SiO ₂
T _c (°C)	148	151	164	148	157	153

Tableau 8 : Températures de cristallisation de couches de 30 nm d'épaisseur de GST sans interface et de GST pris en sandwich entre diverses couches d'interfaces, et soumis à une rampe de 10°C/min.

Cette étude a montré que la température et l'énergie d'activation de cristallisation ainsi que le mécanisme de nucléation varient avec le diélectrique utilisé. En effet, les films de SiO₂, Ta₂O₅ et l'alliage (ZnS)_{20%}-SiO₂ accélèrent la nucléation, alors que les films de Si₃N₄ et ZnS inhibent la nucléation [123]. De plus, même si la température T_c des films de PCM à l'interface de Si₃N₄ ou (ZnS)_{20%}-SiO₂ sont proches, les mécanismes de cristallisation sont différents. L'auteur explique par des mesures de mouillabilité que la réactivité de la surface et l'affinité chimique sont à l'origine de ces variations. [124]

Plus récemment, des études se sont intéressées à l'impact de couches d'interface en Al₂O₃ et en TiN sur la cristallisation de couches de GST en fonction leurs épaisseurs. Les températures de cristallisation ont été mesurées par Diffraction aux rayons X dans le cas du GST encapsulé par Al₂O₃ [125] et par EXAEFS et par ellipsométrie dans le cas du GST encapsulé par TiN [126]. La

Figure 62 représente la température de cristallisation du GST en fonction de son épaisseur lorsque celui-ci est pris en sandwich entre des couches de Al₂O₃ ou TiN. Les courbes montrent une augmentation de cette température lorsque l'épaisseur du film devient inférieure à 10 nm.

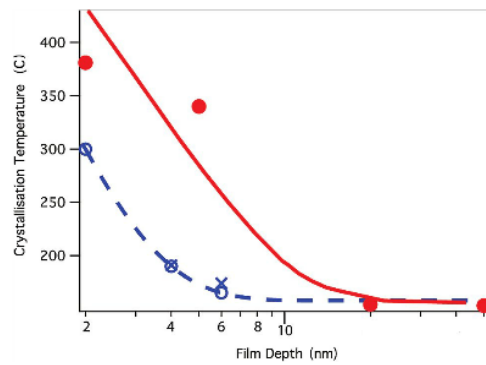


Figure 62 : Températures de cristallisation pour des couches de GST en fonction de leur épaisseur lorsqu'ils sont encapsulés par des couches de Al₂O₃ (en rouge) ou de TiN (en bleu). [126]

Le

Tableau 9 montre les valeurs de T_c pour des couches GST de différentes épaisseurs encapsulées par des couches de Al₂O₃ ou de TiN.

Epaisseur de la couche de GST (nm)	2	4	5	6	8	20	50
T_c GST/ Al ₂ O ₃ (°C)	377		327		177	167	165
T_c GST/ TiN (°C)	300	185		170			

Tableau 9 : Les températures de cristallisation de couches de GST, encapsulées par Al₂O₃ et TiN, en fonction de leur épaisseur. [125] [126]

Par ailleurs, Zacharias et Streitenberger [127] se sont intéressés à la cristallisation de films minces de Si et de Ge compris entre deux couches d'oxydes en SiO₂. Ils ont montré que la température de cristallisation de ces films est fortement augmentée en présence de ces couches d'interfaces et suit une loi exponentielle décroissante en fonction de l'épaisseur des films. De plus, pour une même épaisseur de couches d'interfaces, T_c est plus élevé lorsque ces couches sont de composition stœchiométrique. Un modèle de cristallisation a été proposé pour expliquer ces effets via l'introduction de la notion d'énergie d'interface effective qui tient compte de l'énergie d'interface cristal/ oxyde et de l'énergie d'interface cristal/ amorphe.

Suite à ces différentes études, on peut affirmer que la température de cristallisation des matériaux à changement de phase dépend des matériaux avec lesquels ils sont en contact.

III.2.2 Etude de l'effet d'interface sur des films minces de GST et GeTe

III.2.2.1 Mesures de réflectivité sur des couches de GST et GeTe au contact de différents matériaux d'interface

Dans les mémoires PCRAM, les matériaux PCM peuvent être au contact de différentes couches d'interfaces telles que le Ta et le TiN utilisés dans les électrodes ou le SiO₂ utilisé comme isolant électrique. Ces différents matériaux étant couramment utilisés dans les procédés de fabrication des PCRAM au LETI, nous nous sommes intéressés à leurs effets sur la

cristallisation de films de GST et de GeTe de 100 nm d'épaisseurs. Ces films ont été déposés par copulvérisation cathodique et intégrés dans les structures présentées sur la Figure 63, où ils sont pris en sandwich entre deux couches de SiO₂, TiN ou Ta.

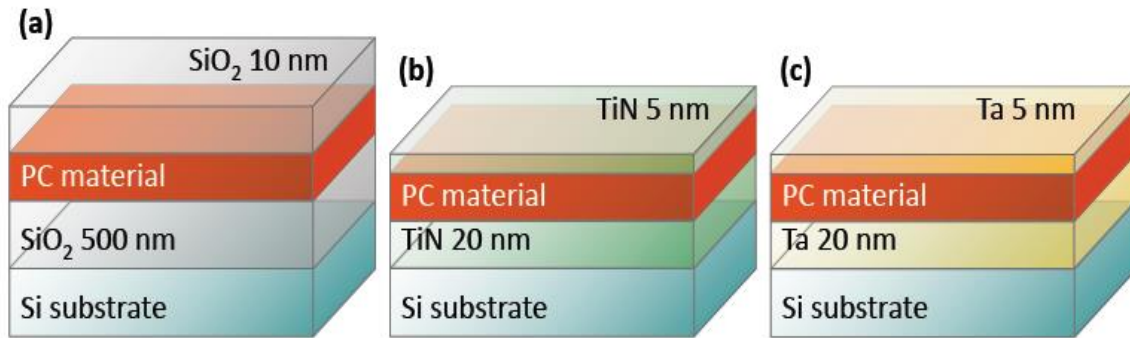


Figure 63 : Structure de films fins à changement de phase de 100 nm d'épaisseur, en GST ou GeTe, pris en sandwich entre deux couches d'interfaces en SiO₂, TiN ou Ta.

Ensuite, des mesures de réflectivité sous une rampe de température de 10°C/min ont été réalisées sur les différentes structures par réflectométrie [128]. La transition de la phase amorphe vers la phase cristalline se caractérise par l'augmentation de la réflectivité qui a lieu à une température spécifique. Cette température correspond précisément au point de la courbe de réflectivité où la dérivée est maximale (Figure 64).

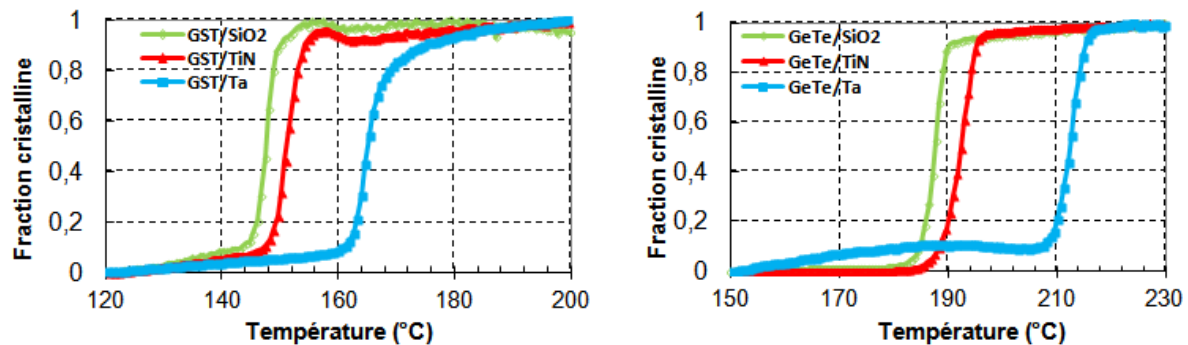


Figure 64 : Fraction cristalline en fonction de la température pour les films de 100 nm d'épaisseur en GST (gauche) et GeTe (droite) pris en sandwich entre deux couches d'interfaces en SiO₂, TiN ou Ta, chauffés sous 10°C/min. La présence de couches d'interfaces en Ta entraîne l'augmentation de T_c pour les cas du GST et du GeTe.

Nous observons sur ces courbes que la transition de phase pour le matériau GST pris en sandwich entre deux couches de SiO₂ ou TiN a lieu à des températures proches. En revanche, lorsqu'il est pris en sandwich entre deux couches de Ta, sa transition de phase se passe à une température plus élevée. Nous observons le même effet sur le GeTe.

En ayant choisi comme critère de cristallisation la température à laquelle la fraction cristalline vaut 50%, nous avons extrait les températures de cristallisation du GST et du GeTe pour les différentes couches d'interfaces étudiées, et nous les avons rapportées dans le Tableau 10 [128]

Interface	GST 100 nm T _c (°C)	GeTe 100 nm T _c (°C)
SiO ₂	148	188
TiN	152	193
Ta	165	213

Tableau 10 : Températures de cristallisation de films de 100 nm d'épaisseur en GST et en GeTe pris en sandwich entre deux couches d'interfaces en SiO₂, TiN ou Ta, chauffés sous 10°C/min.

Ces mesures montrent que la température de cristallisation des films de GST et de GeTe de 100 nm d'épaisseur varie avec les couches d'interfaces utilisées. Cet effet ayant déjà été mis en évidence dans la littérature pour des films très fins d'épaisseurs ne dépassant pas les 50 nm [123], les mesures présentées nous amènent à penser que cet effet d'interface est valable dans le cas de films plus épais (100 nm d'épaisseur).

Dans le cas du GST et du GeTe, une variation de la température de cristallisation d'environ 20°C est mesurée entre une structure utilisant le TiN comme couches d'interfaces et une autre utilisant le Ta. De plus, l'écart entre les températures de cristallisation en présence de couches d'interfaces en SiO₂ ou TiN est de l'ordre de grandeur de l'incertitude de mesure des températures du réflectomètre.

Les températures de cristallisation du GST en contact avec une couche d'interface de SiO₂ ou de TiN concordent avec les valeurs rapportées dans la littérature [124]. Concernant le cas de l'interface GST/Ta, la température de cristallisation mesurée est élevée. De telles températures élevées ont été observées dans la littérature pour une interface GST/Al₂O₃ et plus précisément mesurées dans le cas de couches de GST de 50 nm d'épaisseur encapsulées par Al₂O₃ [125]

En ce qui concerne le GeTe, les températures de cristallisation en présence de couches d'interfaces en SiO₂ ou TiN concordent avec les valeurs données par la littérature. En effet, la température de cristallisation du GeTe de 30 nm d'épaisseur déposé sur substrat de Silicium et soumis à une rampe de 10°C/min est de 180°C [129].

III.2.2.2 Modèle publié expliquant l'effet d'interface dans le cas du GeTe

Afin de comprendre les causes physiques à l'origine de la variation de T_c observé dans le cas de films de 100 nm d'épaisseur pour les différentes couches d'interfaces, une étude a été réalisée au sein du LETI [128] pour examiner les propriétés structurales de la phase cristalline du GeTe avec les trois matériaux d'interfaces. Cette étude se base sur la technique de diffraction aux rayons X pour analyser la taille des grains et la texture de films de GeTe avec les différentes interfaces. Les résultats montrent que l'interface GeTe/SiO₂ est caractérisée par une texture forte tandis qu'une texture faible est observée pour les interfaces avec Ta et TiN. De plus, la taille de grains, calculée en utilisant la largeur du pic de Bragg 012, pour l'interface GeTe/SiO₂ est plus grande que celle calculées pour les interfaces Ta et TiN pour un angle d'inclinaison de l'échantillon de 40°. Ceci suggère que l'interface GeTe/SiO₂ est énergétiquement favorable pour les plans inclinés de 40° par rapport aux plans 012, aboutissant à une croissance anormale dans cette direction. Si cette hypothèse est vraie, on peut supposer que les mécanismes de nucléation et de croissance sont différents pour les matériaux d'interfaces étudiés.

Une étude publiée en 2014 [130] propose des modèles de cristallisation pour les bicouches GeTe/SiO₂ et GeTe/Ta. Dans le cas de l'interface avec SiO₂, la cristallisation est initiée par la nucléation hétérogène au niveau de l'interface énergétiquement favorable à la nucléation, puis suivie par la croissance des nuclei formés selon une orientation préférentielle avant que la nucléation homogène ne soit déclenchée. Dans le cas de l'interface avec Ta, la nucléation hétérogène est bloquée et la cristallisation est dirigée par la nucléation homogène qui a besoin de plus de temps pour démarrer. [128] Ces modèles sont schématisés sur la

Figure 65.

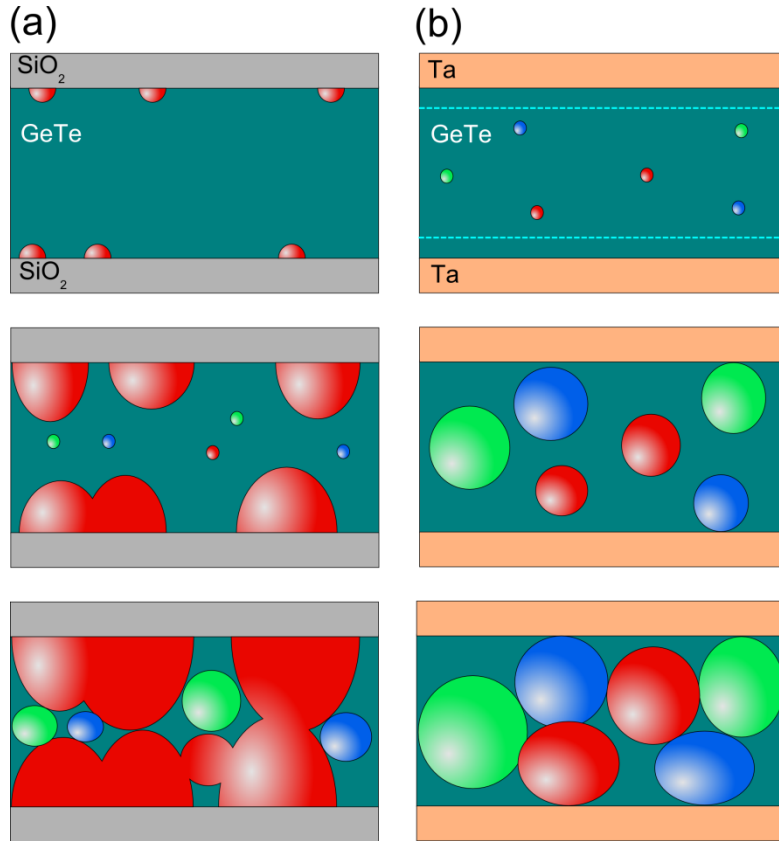


Figure 65 : Modèles possibles de cristallisation de films de GeTe avec un matériau d'interface en SiO₂ (a) ou Ta (b). Les couleurs représentent différentes orientations des grains. [55]

Afin de valider le modèle proposé pour expliquer l'effet d'interface sur la température de cristallisation de couches de GST et de GeTe de 100 nm d'épaisseur, nous avons réalisé des simulations numériques dans le cas de ces deux matériaux en se basant sur notre modèle présenté au II.1. Les conclusions des simulations dans les deux cas étant identiques, nous présentons dans ce manuscrit uniquement les simulations du GST.

III.2.3 Simulation de l'effet d'interface du GST avec SiO₂, TiN et Ta

En utilisant le modèle de simulation développé sous COMSOL MULTIPHYSICS, nous avons cherché à simuler l'effet d'interface observé expérimentalement en reproduisant les courbes de réflectivité obtenues dans le cas de films de GST de 100 nm d'épaisseur encapsulés par diverses couches d'interfaces : SiO₂, TiN et Ta. Pour cela, nous avons commencé par ajuster les paramètres d'interfaces afin d'étudier la validité des hypothèses proposées au III.2.2.2 sur l'existence de couches favorables à la nucléation.

On rappelle que les énergies d'interfaces impactent fortement la cristallisation. La nucléation est favorisée si ces énergies sont faibles ; à contrario, elle est bloquée si ces énergies sont élevées.

III.2.3.1 $T_g= 80^{\circ}\text{C}$

En fixant les grandeurs L_f à $1.1\text{E}9\text{ J/m}^2$, T_g à 80°C et $\chi_{vol}+5^*\sigma$ à 0.2J/m^2 , nous avons fait varier la grandeur d’interface $\chi_{int}+5^*\sigma$ en prenant d’abord les valeurs extrêmes : 0.2 et 0.55. Les courbes de réflectivité obtenues, représentées sur la Figure 66, montrent des températures de cristallisation très proches pour les deux séries de paramètres.

Pour $T_g= 80^{\circ}\text{C}$, la modification des seuls paramètres d’interface ne permettent pas de retrouver la variation de T_c observée expérimentalement. Nous avons donc fait l’hypothèse que les couches d’interfaces peuvent avoir un effet sur les sites de nucléation hétérogène en volume et donc sur la grandeur énergétique $\chi_{vol}+5^*\sigma$.

Nous présentons dans le
Tableau 11 les valeurs de T_c obtenues par les simulations pour différents couples de valeurs $\chi_{int}+5^*\sigma$ et $\chi_{vol}+5^*\sigma$:

$\chi_{int}+5^*\sigma\text{ (J/m}^2\text{)}$	0.2	0.55	0.3	0.2	0.4
$\chi_{vol}+5^*\sigma\text{ (J/m}^2\text{)}$	0.2	0.2	0.3	0.4	0.4
$T_c\text{ (}^{\circ}\text{C) (+/- }1^{\circ}\text{C)}$	156	157	159	161	165

Tableau 11 : Températures de cristallisation du GST obtenues par simulation utilisant différents couples de valeurs $\chi_{int}+5^*\sigma$ et $\chi_{vol}+5^*\sigma$ pour $T_g=80^{\circ}\text{C}$

Nous représentons sur la Figure 66 les courbes de fraction cristalline en fonction de la température pour les différentes interfaces GST/SiO₂, GST/TiN et GST/Ta, ainsi que les courbes obtenues par les simulations utilisant les couples de valeurs $\chi_{int}+5^*\sigma$ et $\chi_{vol}+5^*\sigma$ qui s’approchent le plus des mesures.

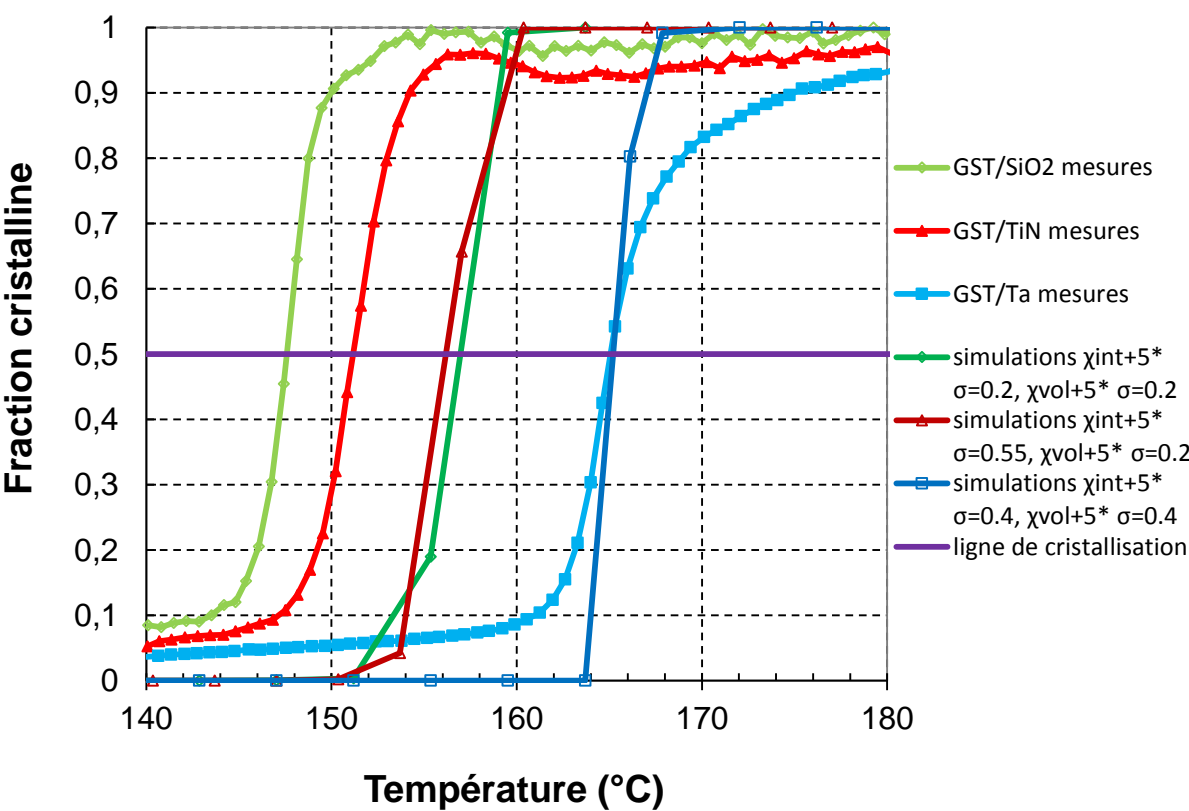


Figure 66 : Fraction cristalline en fonction de la température de couches de GST de 100 nm d'épaisseurs pour $T_g=80^\circ\text{C}$: courbes expérimentales obtenues pour des couches d'interfaces en SiO_2 , TiN et Ta et courbes obtenues par les simulations pour plusieurs jeux de paramètres ($\chi_{\text{int}}+5^* \sigma$, $\chi_{\text{vol}}+5^* \sigma$).

Avec $T_g = 80^\circ\text{C}$, il est possible de simuler l'interface GST/ Ta avec $\chi_{\text{int}}+5^* \sigma = 0.4$ et $\chi_{\text{vol}}+5^* \sigma = 0.4$. En revanche, les valeurs de T_c sont élevées même pour des paramètres énergétiques favorables à la nucléation. Il n'est pas possible d'ajuster les courbes de réflectivité des interfaces GST/ SiO_2 et GST/ TiN à cette température de transition vitreuse.

On remarque qu'en bloquant la nucléation en volume (avec $X_{\text{vol}}+5^* \sigma = 0.4$), et en utilisant différentes valeurs pour $\chi_{\text{int}}+5^* \sigma$ (0.2 et 0.4), on obtient une variation de T_c de quelques degrés. Or si l'effet observé sur les échantillons de GST en présence des différentes couches d'interfaces était seulement dû à la nature de ces couches, il serait possible de le reproduire par les simulations en bloquant la nucléation en volume et en modifiant les propriétés de l'interface.

De plus, pour tous les jeux de paramètres utilisés dans ces simulations fixant T_g à 80°C , les valeurs de T_c sont élevées et présentent une étendue d'environ 10°C .

Afin d'ajuster les courbes de réflectivité des différentes interfaces GST/ SiO_2 , GST/ TiN et GST/ Ta , nous avons suivi un plan d'essais en modifiant la température de transition vitreuse T_g pour le GST. En effet, T_g étant une grandeur thermodynamique dépendant de l'histoire thermique du matériau, celle-ci peut varier entre deux valeurs extrêmes : la température de transition vitreuse idéale T_{go} et la température de cristallisation T_c .

III.2.3.2 $T_g = 70^\circ\text{C}$

En utilisant $T_g = 70^\circ\text{C}$, les températures de cristallisation calculées sont inférieures à 150°C , même pour des valeurs de $\chi+5^* \sigma$ élevées en volume et aux interfaces. Il est impossible d'ajuster les courbes de réflectivité de l'interface GST/ Ta avec ces paramètres.

III.2.3.3 $T_g = 75^\circ\text{C}$

Finalement, nous avons fixé les paramètres microscopiques qui suivent : $T_g = 75^\circ\text{C}$, $L_f = 1.1^{E9} \text{ J/m}^2$. Ensuite, nous avons fait varier les grandeurs $\chi+5^* \sigma$ en volume et aux interfaces pour déterminer T_c comme l'indique le Tableau 12:

$\chi_{\text{int}}+5^* \sigma \text{ (J/m}^2\text{)}$	0.2	0.55	0.55	0.4
$X_{\text{vol}}+5^* \sigma \text{ (J/m}^2\text{)}$	0.2	0.2	0.3	0.4
$T_c \text{ (}^\circ\text{C)} \text{ (+/- } 1^\circ\text{C)}$	151	152	156	158

Tableau 12: Températures de cristallisation du GST obtenues par simulation utilisant différents couples de valeurs $\chi_{\text{int}}+5^* \sigma$ et $\chi_{\text{vol}}+5^* \sigma$ pour $T_g = 75^\circ\text{C}$.

Nous représentons sur la Figure 67 les courbes de fraction cristalline en fonction de la température pour les différentes interfaces GST/ SiO_2 , GST/ TiN et GST/ Ta , ainsi que les courbes obtenues par les simulations utilisant les couples de valeurs $\chi_{\text{int}}+5^* \sigma$ et $\chi_{\text{vol}}+5^* \sigma$ qui s'approchent le plus des mesures.

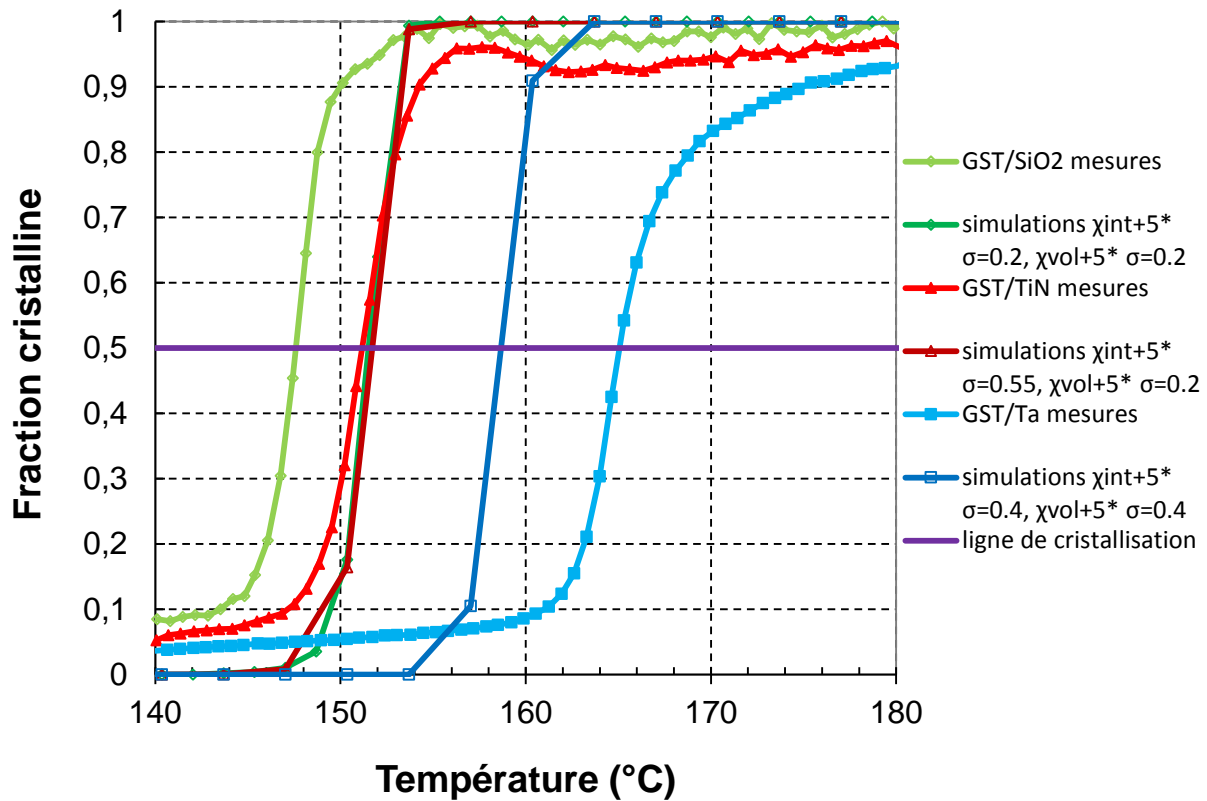


Figure 67 : Fraction cristalline en fonction de la température de couches de GST de 100 nm d'épaisseurs encapsulées par une couche d'interface en SiO₂, TiN ou Ta. Deux courbes sont représentées dans chaque cas : une courbe expérimentale et une courbe obtenue par les simulations pour $T_g = 75^\circ\text{C}$.

Ainsi, la courbe de réflectivité de l'interface GST/TiN a pu être simulée avec les paramètres $\chi_{int+5^*} \sigma = 0.55$ et $\chi_{vol+5^*} \sigma = 0.2$. Cependant, la courbe obtenue par simulation pour les paramètres $\chi_{int+5^*} \sigma = 0.2$ et $\chi_{vol+5^*} \sigma = 0.2$ présente également une température T_c proche de celle de l'interface GST/TiN.

En utilisant comme paramètres $\chi_{int+5^*} \sigma = 0.4$ et $\chi_{vol+5^*} \sigma = 0.4$, la température T_c calculée est supérieure à celle des interfaces SiO₂ et TiN étudiées. En revanche, elle reste plus faible que la valeur obtenue expérimentalement dans le cas de l'interface GST/Ta. Ainsi, en utilisant la même température T_g , il n'est pas possible d'approcher la température de cristallisation de l'interface GST/Ta en variant seulement le paramètre d'interface $\chi_{int+5^*} \sigma$.

III.2.3.4 Conclusion des simulations

En conclusion, les simulations montrent qu'en fixant les paramètres pour une phase amorphe de GST (T_g , T_m , L_f , $\chi_{vol+5^*} \sigma$), il n'est pas possible de retrouver les valeurs de T_c mesurées pour les différentes couches d'interface en modifiant seulement la grandeur énergétique d'interface $\chi_{int+5^*} \sigma$. Il est nécessaire de modifier la valeur de T_g pour simuler l'effet observé, comme le montre la Figure 68. **Ce même résultat a été obtenu pour le GeTe.**

Ainsi, on a montré que l'effet de la variation de T_c pour différentes interfaces n'est pas seulement corrélé à la nature de l'interface mais que des modifications des films sont à envisager. De plus, nous pensons que cet effet est relié à la qualité des interfaces qui a pu être impactée par les conditions de dépôt.

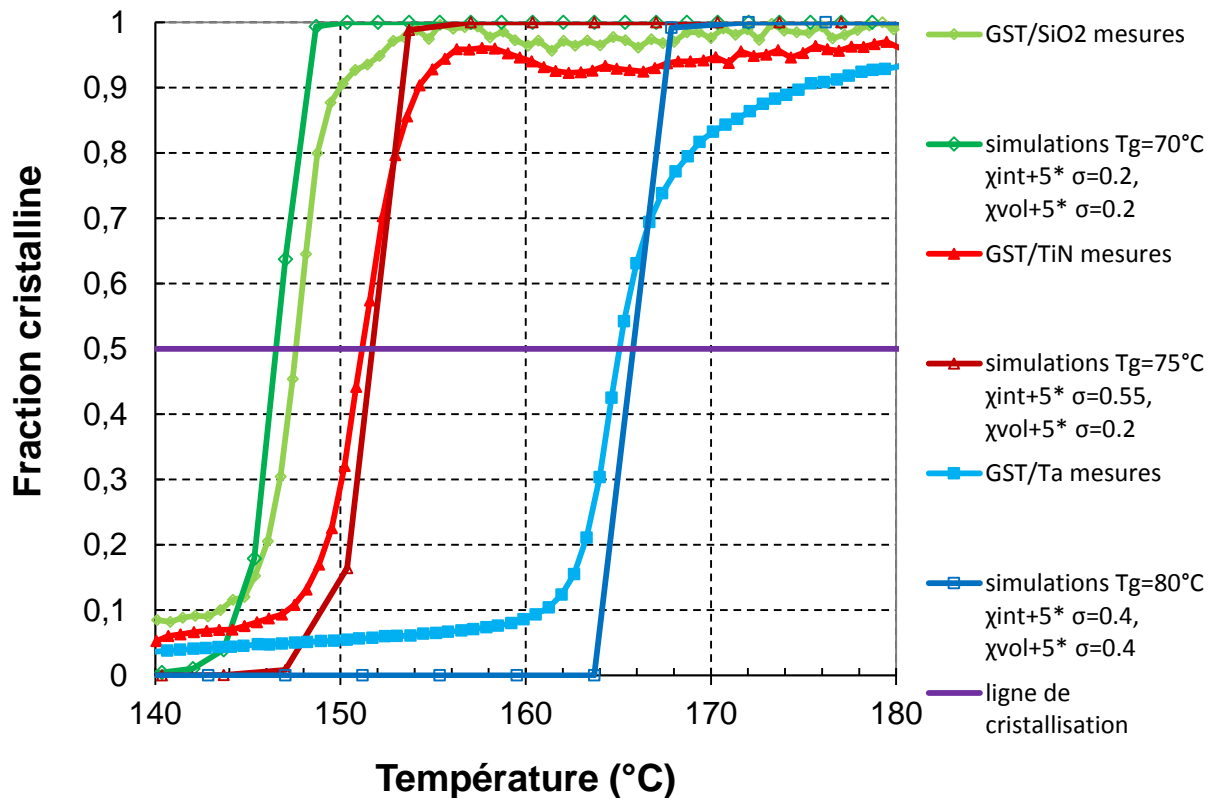


Figure 68 : Fraction cristalline en fonction de la température de couches de GST de 100 nm d'épaisseurs encapsulées par une couche d'interface en SiO₂, TiN ou Ta. Deux courbes sont représentées dans chaque cas : une courbe expérimentale et une courbe obtenue par les simulations.

En analysant les procédés de fabrication des structures étudiées, nous avons constaté que les dépôts des différentes couches des échantillons utilisant les couches d'interface en SiO₂ et TiN n'ont pas toutes été faites dans les mêmes machines. En l'absence d'enchaînement des dépôts, les passages à l'air des échantillons ont pu entraîner l'oxydation des surfaces des couches de PCM. Par ailleurs, l'oxydation de ces films PCM est à l'origine de la formation de sites de nucléation hétérogène sur leurs surfaces, ce qui rend ces surfaces favorables à la nucléation. Ce résultat est conforme avec une étude publiée en 2014 [131] traitant de l'effet de l'oxydation d'un film de GeTe dopé Si sur sa température de cristallisation.

De plus, les simulations montrent que la variation de la température de cristallisation est reliée à une modification du matériau PCM en volume. Nous pensons que l'oxydation a pu créer un gradient de concentration d'Oxygène dans la couche du PCM qui entraîne l'inhomogénéité de cette couche. Ceci diminue la densité du PCM, augmente la mobilité des atomes et donc baisse la température de cristallisation du matériau.

Une autre hypothèse est à prendre en considération, celle de l'effet des contraintes des couches d'interfaces sur les films PCM. En effet, le stress mécanique que peuvent exercer les interfaces sur les films peut modifier les propriétés de cristallisation du matériau PCM.

Conclusion du chapitre II

Dans ce chapitre, nous avons présenté dans une première partie les mécanismes mis en jeu lors de la cristallisation d'un matériau dans une phase liquide qui sont la nucléation de germes cristallins puis leur croissance. Nous avons présenté de manière détaillée les différents types de nucléation et les équations physiques qui les décrivent, c'est-à-dire la nucléation homogène et la nucléation hétérogène de germes cristallins. Nous avons ensuite décrit le modèle choisi dans notre étude pour la cristallisation des matériaux à changement de phase qui prend en compte une nucléation hétérogène en volume et aux interfaces de germes cristallins cubiques.

Dans la deuxième partie, nous avons cherché à évaluer le rôle des paramètres microscopiques sur la stabilité thermique des mémoires à changement de phase. Pour cela, nous avons identifié les différents facteurs qui définissent les taux de nucléation en volume et aux interfaces ainsi que la vitesse de croissance d'un matériau. Ensuite, nous avons choisi des gammes de valeurs pour les différents facteurs centrées autour des caractéristiques physiques du GST de référence qui nous ont permis de mettre en place un plan d'expériences basé sur différentes combinaisons de ces facteurs. Par le calcul des taux de nucléation hétérogène aux interfaces et en volume ainsi que la vitesse de croissance pour les différents essais, nous avons pu extraire six réponses, le maximum atteint et la température correspondante pour chacune des grandeurs calculées. En utilisant les modèles mathématiques d'approximation de Monte Carlo, nous avons déterminé les pourcentages d'impact de chaque facteur sur les réponses considérées. Ainsi, les facteurs qui impactent la cristallisation des matériaux à changement de phase sont les suivants : T_m , T_g , L_f et $\chi+5\sigma$.

Nous avons ensuite réalisé des simulations numériques de la rétention de deux types de structures de mémoires à changement de phase. Nous avons pu ajuster les courbes de résistivité en fonction de la température pour des films minces de GST soumis à différentes rampes de température. D'autre part, nous avons pu suivre l'évolution de la résistance en fonction du temps pour les dispositifs PCRAM de structure PLUG soumis à une isotherme. Dans ces deux configurations, nous pouvons visualiser la morphologie de la phase dans différentes conditions.

Dans la troisième partie, nous avons vu qu'il était possible d'améliorer la rétention des mémoires à changement de phase en modifiant le matériau à changement de phase qu'elles comportent. Pour ce faire, deux méthodes sont utilisées : la modification de la stœchiométrie du matériau ou l'utilisation du dopage. Ces stratégies ont permis de développer des dispositifs optimisés qui seront présentée dans le **chapitre IV**.

Par ailleurs, différentes études ont mis en évidence l'impact des matériaux d'interface sur la température de cristallisation du matériau à changement de phase en fonction notamment de son épaisseur. Il semble donc possible de modifier la température de cristallisation du matériau PCM en modifiant les couches d'interface avec lesquelles il est en contact. Les mesures de réflectivité obtenues dans notre étude ont montré le même effet sur des films minces de GST et de GeTe en contact avec des couches d'interfaces en SiO₂, TiN et Ta. En revanche, les simulations montrent que l'effet observé n'est pas seulement corrélé à la nature de la couche d'interface mais que des modifications des films de GST et de GeTe sont à envisager.

Nous pensons qu'une oxydation des films de PCM a pu se produire au cours de la fabrication des structures utilisant des couches d'interface en SiO_2 et en TiN . Ceci a pu entraîner la modification des propriétés de ces films en favorisant la cristallisation à leur surface par la formation de sites de nucléation hétérogène ou en baissant leur température de transition vitreuse par la modification de leur densité en volume.

Des caractérisations matériaux sont en cours afin de vérifier l'oxydation éventuelle des films de GST et de GeTe utilisant comme matériaux d'interface SiO_2 et TiN . De plus, des simulations numériques peuvent être faites afin de comprendre par quels mécanismes agit l'oxydation superficielle sur la cristallisation du matériau à changement de phase, en utilisant notamment un nombre de sites de nucléation aux interfaces plus élevé. [132]

Par ailleurs, des mesures de spectroscopie infrarouge à transformée de Fourier (FTIR) peuvent être réalisées afin d'estimer les quantités d'oxygène présentes dans les couches de PCM dans les différents échantillons. Ceci nous permettra de savoir s'il existe des différences entre les quantités d'oxygène présentes dans les échantillons utilisant une interface en SiO_2 ou TiN et ceux utilisant une interface en Ta. On peut également mesurer la densité des couches de PCM utilisées dans les différents échantillons.

Références bibliographiques du chapitre II

- [74] R. Bez, “Chalcogenide PCM: a memory technology for next decade”, Electron Devices Meeting (IEDM), 2009 IEEE International, Dec. 2009, pp. 1–4.
- [75] B. Gleixner, F. Pellizzer and R. Bez, “Reliability characterization of Phase Change Memory”, Non-Volatile Memory Technology Symposium (NVMTS), 2009 10th Annual, Oct. 2009, pp. 7–11.
- [76] L. Perniola, V. Sousa, A. Fantini, E. Arbaoui, A. Bastard, M. Armand, A. Fargeix, C. Jahan, J.-F. Nodin, A. Persico, D. Blachier, A. Toffoli, S. Loubriat, E. Gourvest, G. Betti Beneventi, H. Feldis, S. Maitrejean, S. Lhostis, A. Roule, O. Cueto, G. Reimbold, L. Poupinet, T. Billon, B. De Salvo, D. Bensahel, P. Mazoyer, R. Annunziata, P. Zuliani and F. Boulanger, “Electrical Behavior of Phase-Change Memory Cells Based on GeTe”, Electron Device Letters, IEEE, vol. 31, no. 5, pp. 488–490, May. 2010.
- [77] J. W. Christian. The Theory of Transformations in Metals and Alloys. Pergamon Press, 1975.
- [78] O. Penrose. The Becker-Dring equations for the kinetics of phase transitions. August, 2001.
- [79] D. Turnbull and J. C. Fisher. Rate of nucleation in condensed systems. The Journal of Chemical Physics, 17(1):71, 1949.
- [80] K. F. Kelton, H. Ehrenreich, and D. Turnbull. Crystal nucleation in liquids and glasses. In Solid State Physics, volume Volume 45, pages 75-177. Academic Press, 1991.
- [81] J. Willard Gibbs. The scientific papers of J. Willard Gibbs. Dover, New York, 1961.
- [82] Carl V. Thompson, Frans Spaepen, “On the approximation of the free energy change on crystallization”, Acta Metallurgica, Volume 27, Issue 12, December 1979, Pages 1855-1859
- [83] K. F. Kelton, A. L. Greer and C. V. Thompson. Transient nucleation in condensed systems. J. Chem. Phys. 79, 6261 (1983)
- [84] B. Hyot, V. Gehanno, A. Fargeix, C. Vannufel, F. Charlet, B. Béchevet, J.M.Bruneau, P.J.Desre. « Amorphization et crystallization mechanisms in GeSbTe-based Phase Change Optical Disks », Journal of the Physical Society of Japan vol25 n°3-2 pp 414-419, 2001.
- [85] Jean-Marc Martinez, Thierry Crestaux. Apprentissage de modèles - Plans d'expériences. Journées Incertitudes au CEA DEN/DANS/DM2S Saclay Bruyères le Châtel, 3-4 Octobre 2007.
- [86] N. Yamada, E. Ohno, N. Akahira, K. Nishiuchi, K. Nagata, and M. Takao. High speed overwritable phase change optical disk material. Japanese. Journal of Applied Physics, 26S4(Supplement 26-4):61-66, 1987.
- [87] Noboru Yamada, Rapid-phase transitions of GeTe-Sb, Te, pseudobinary amorphous thin films for an optical disk memory, 1990.
- [88] A. Fantini, L. Perniola, M. Armand, J.F. Nodin, V. Sousa, A. Persico, J. Cluzel, C. Jahan, S. Maitrejean, S. Lhostis, A. Roule, C. Dressler, G. Reimbold, B. De Salvo, P. Mazoyer, D. Bensahel, and F. Boulanger. Comparative assessment of GST and GeTe materials for application to embedded phase-change memory devices. In Memory Workshop, 2009. IMW '09. IEEE International, pages 1-2, 2009.
- [89] H.Y. Cheng, T.H. Hsu, S. Raoux, J.Y. Wu, P.Y. Du, M. Breitwisch, Y. Zhu, E.K. Lai, E. Joseph, S. Mittal, R. Cheek, A. Schrott, S.C. Lai, H.L. Lung, and C. Lam. A high performance phase change memory with fast switching speed and high temperature retention by engineering

- the GexSbyTez phase change material. In Electron Devices Meeting (IEDM), 2011 IEEE International, pages 3.4.1- 3.4.4, December 2011.
- [90] D. Lencer, M. Salinga, and M. Wuttig. Design rules for phase-change materials in data storage applications. *Advanced Materials*, 23(18):2030- 2058, May 2011.
- [91] S. K. Bahl and K. L. Chopra, “Amorphous versus Crystalline GeTe Films. III. Electrical Properties and Band Structure”, *Journal of Applied Physics*, vol. 41, no. 5, pp. 2196–2212, Apr. 1970.
- [92] E. Carria, A. M. Mio, M. Miritello, S. Gibilisco, R. De Bastiani, A. R. Pennisi, C. Bongiorno, M. G. Grimaldi and E. Rimini, “Local Order and Crystallization of Laser Quenched and Ion Implanted Amorphous Ge_{1-x}Te_x Thin Films”, *Electrochemical and Solid-State Letters*, vol. 13, no. 9, pp. H317–H320, Jul. 2010.
- [93] Y. Saito, Y. Sutou and J. Koike, “Electrical Resistance and Structural Changes on Crystallization Process of Amorphous Ge-Te Thin Films”, *MRS Proceedings*, vol. 1160, 2009.
- [94] L. Perniola, V. Sousa, A. Fantini, E. Arbaoui, A. Bastard, M. Armand, A. Fargeix, C. Jahan, J.-F. Nodin, A. Persico, D. Blachier, A. Toffoli, S. Loubriat, E. Gourvest, G. Betti Beneventi, H. Feldis, S. Maitrejean, S. Lhostis, A. Roule, O. Cueto, G. Reimbold, L. Poupinet, T. Billon, B. De Salvo, D. Bensahel, P. Mazoyer, R. Annunziata, P. Zuliani, and F. Boulanger. Electrical behavior of phase-change memory cells based on GeTe. *IEEE Electron Device Letters*, 31(5):488-490, May 2010.
- [95] M. Chen, K. A. Rubin and R.W. Barton, “Compound materials for reversible, phase-change optical data storage”, *Applied Physics Letters*, vol. 49, no. 9, pp. 502–504, 1986.
- [96] S. Raoux, H.-Y. Cheng, M. A. Caldwell and H.-S. P. Wong, “Crystallization times of Ge Te phase change materials as a function of composition”, *Applied Physics Letters*, vol. 95, no. 7, pp. 071910–071910–3, Aug. 2009.
- [97] G. Navarro, V. Sousa, A. Persico, N. Pashkov, A. Toffoli, J.-C. Bastien, L. Perniola, S. Maitrejean, A. Roule, P. Zuliani, R. Annunziata and B. De Salvo, “Material engineering of GexTe100-x compounds to improve Phase-Change Memory performances”, *Solid-State Electronics*, vol. 89, pp. 93-100, 2013.
- [98] S. Privitera, E. Rimini, and R. Zonca. Amorphous-to-crystal transition of nitrogen- and oxygen-doped Ge₂Sb₂Te₅ films studied by in situ resistance measurements. *Applied Physics Letters*, 85(15):3044, 2004.
- [99] R. Kojima, S. Okabayashi, T. Kashihara, K. Horai, T. Matsunaga, E. Ohno, N. Yamada, and T. Ohta. Nitrogen doping effect on phase change optical disks. *Japanese Journal of Applied Physics*, 37(Part 1, No. 4B):2098-2103, 1998.
- [100] S. Y. Kim, S. J. Kim, H. Seo, and M. R. Kim. Complex refractive indices of GeSbTe-Alloy thin films: Effect of nitrogen doping and wavelength dependence. *Japanese Journal of Applied Physics*, 38(Part 1, No. 3B):1713-1714, 1999.
- [101] Y.N. Hwang, S.H. Lee, S.J. Ahn, S.Y. Lee, K.C. Ryoo, H.S. Hong, H.C. Koo, F. Yeung, J.H. Oh, H.J. Kim, et al., “Writing Current Reduction for High-density Phase-change RAM,” *Int. Electron Dev. Meeting Tech. Digest.*, 99. 37.1.1-37.1.4, 2003.
- [102] H. Horii, J.H. Yi, J.H. Park, Y.H. Ha, I.G. Baek, S.O. Park, Y.N. Hwang, S.H. Lee, Y.T. Kim, K.H. Lee, U.-In Chung, and J.T. Moon. A novel cell technology using N-doped GeSbTe films for phase change RAM. In 2003 Symposium on VLSI Technology, 2003. Digest of Technical Papers, pages 177-178, June 2003.
- [103] S.J. Ahn, Y.J. Song, C.W. Jeong, J.M. Shin, Y. Fai, Y.N. Hwang, S.H. Lee, K.C. Ryoo, S.Y. Lee, J.H. Park, H. Horii, Y.H. Ha, J.H. Yi, B.J. Kuh, G.H. Koh, G.T. Jeong, H.S. Jeong, Kinam Kim, and B.I. Ryu. Highly manufacturable high density phase change memory of 64Mb

and beyond. In Electron Devices Meeting, 2004. IEDM Technical Digest. IEEE International, pages 907-910, December 2004.

[104] N. Matsuzaki, K. Kurotsuchi, Y. Matsui, O. Tonomura, N. Yamamoto, Y. Fujisaki et al., « Oxygen-doped GeSbTe phase-change memory cells featuring 1.5-V/ 100- μ A standard 0.13- μ m CMOS operations,” Int. Electron Dev. Meeting Tech. Digest., pp. 738-741, 2005.

[105] Yinyin Lin, Jie Feng, Yaifei Cai, Hangbing Lv, Feifei Liao, Xin Liu, Tingao Tang, Baowei Qiao, Yunfeng Lai, Yi Zhang, Bingchu Cai, Bomy Chen, “Solutions for Writing Current Reduction and High Density Application of Phase Change Memory,” Solid-State and Integrated Circuit Technology, 2006. ICSICT '06. 8th International Conference on, DOI: 10.1109/ICSICT.2006.306468, pp. 721- 724, 2006.

[106] C.-M. Lee, D.-S. Chao, Y.-C. Chen, M.-J. Chen, P. H. Yen, C.-W. Chen et al., “Performances of GeSnSbTe material for high-speed phase change memory”, Symp. VLSI Tech., Systems and Applications, pp. 1-2, 2007.

[107] H. J. Shin, Y.-S. Kang, A. Benayad, K.-H. Kim, Y. M. Lee, M.-C. Jung et al., “Effect of Indium on phase-change characteristics and local chemical states of In-Ge-Sb-Te alloys,” Appl. Phys. Lett., vol. 93, pp. 021905.1-021905.3, 2008.

[108] T.-Y. Lee, K. H. P. Kim, D.-S. Suh, C. Kim, Y.-S. Kang, D. G. Cahill et al., “Low thermal conductivity in Ge₂Sb₂Te₅-SiO_x for phase-change memory devices,” appl. Phys. Lett., vol. 94, 99. 243103.1-243103.3, 2009.

[109] S. Song, Z. Song, L. Wu, B. Liu et S. Feng, « Stress reduction and performance improvement of phase change memory cell by using Ge₂Sb₂Te₅-TaO_x composite films,” J. Appl. Phys., vol. 019, pp. 034503.1-034503.6, 2011.

[110] G. Wang, Q. Nie, X. Shen, R. P. Wang, L. Wu, J. Fu et al., “Phase-change behaviors of Zn-doped Ge₂Sb₂Te₅ films,” Appl. Phys. Lett., vol. 101, 99. 051906.1-051906.5, 2012.

[111] A. Fantini, V. Sousa, L. Perniola, E. Gourvest, J.C. Bastien, S. Maitrejean, S. Braga, N. Pashkov, A. Bastard, B. Hyot, A. Roule, A. Persico, H. Feldis, C. Jahan, J.F. Nodin, D. Blachier, A. Toffoli, G. Reimbold, F. Fillot, N. Pierre, R. Annunziata, D. Benshael, P. Mazoyer, C. Vallee, T. Billon, J. Hazart, B. De Salvo, and F. Boulanger. N-doped GeTe as performance booster for embedded phase-change memories. In Electron Devices Meeting (IEDM), 2010 IEEE International, pages 29.1.1-29.1.4, December 2010.

[112] K. Kim, S. Choi, J. Chung, J. Lee, and S. Heo. Changes in chemical and structural properties of phase-change material GeTe with nitrogen doping and annealing. Japanese Journal of Applied Physics, 49(6):061801, June 2010.

[113] C. Peng, L. Wu, F. Rao, Z. Song, X. Zhou, M. Zhu, B. Liu, D. Yao, S. Feng, P. Yang, and J. Chu. Nitrogen incorporated GeTe phase change thin film for high-temperature data retention and low-power application. Scripta Materialia, 65(4):327-330, 2011.

[114] G. Betti Beneventi, L. Perniola, V. Sousa, E. Gourvest, S. Maitrejean. Carbon-doped GeTe: a promising material for phase-change memories. Solid-State Electronics, 6566(0):197-204, November 2011.

[115] J-Y. Raty, P. Noe, G. E. Ghezzi, S. Maitrejean, C. Bichara, and F. Hippert. Vibrational properties and stabilization mechanism of the doped GeTe phase change material amorphous phase. Phys. Rev. Lett. B88, 014203, 2013.

[116] C. Sandhya, A. Bastard, L. Perniola, J. C. Bastien, A. Toffoli, E. Henaff, A. Roule, A. Persico, B. Hyot, V. Sousa, B. De Salvo, G. Reimbold. Analysis of the effect of boron doping on GeTe Phase Change Memories. Reliability Physics Symposium (IRPS), 2012 IEEE International DOI: 10.1109/IRPS.2012.6241873, Page(s): 6C.3.1 - 6C.3.5, 2012

[117] G. Navarro, A. Persico, E. Henaff, F. Aussenac, P. Noe, P. C. Jahan, L. Perniola, V. Sousa, E. Vianello, B. De Salvo. Electrical performances of SiO₂-doped GeTe for phase-

- change memory applications. Reliability Physics Symposium (IRPS), 2013 IEEE International DOI: 10.1109/IRPS.2013.6532100 Page(s): MY.9.1- MY.9.5 , 2013.
- [118] P. Noe, J. Y. Raty, G. E. Ghezzi, F. Hippert, E. Souchier, L. Perniola, V. Sousa, A. Persico, E Hena_, M. Tessaire, C. Bichara, and S. Maitrejean. Effect of dopant incorporation in phase change material. EPCOS 2012 Proceedings, 2012.
- [119] Cheng, H.Y. ; Wu, J.Y. ; Cheek, R. ; Raoux, S. ; BrightSky, M. ; Garbin, D. ; Kim, S. ; Hsu, T.H. ; Zhu, Y. ; Lai, E.K. ; Joseph, E. ; Schrott, A. ; Lai, S.C. ; Ray, A. ; Lung, H.L. ; Lam, C. A thermally robust phase change memory by engineering the Ge/N concentration in (Ge, N)_xSb_yTe_z phase change material. Electron Devices Meeting (IEDM), 2012 IEEE International DOI: 10.1109/IEDM.2012.6479141 Page(s): 31.1.1- 31.1.4, 2012.
- [120] Navarro,G. ; Coue,M. ; Kioussoglou,A. ; Noe,P. ; Trade-off between SET and data retention performance thanks to innovative materials for phase-change memory. Electron Devices Meeting (IEDM), 2013 IEEE International DOI: 10.1109/IEDM.2013.6724678 Page(s): 21.5.1 - 21.5.4, 2013.
- [121] F. Oki, Y. Ogawa, and Y. Fujiki. Effect of deposited metals on the crystallization temperature of amorphous germanium film. Japanese Journal of Applied Physics, 8:1056, 1969.
- [122] H. Homma, I. K. Schuller, W. Sevenhans, and Y. Bruynseraede. Interfacially initiated crystallization in amorphous germanium films. Applied Physics Letters, 50(10):594, 1987.
- [123] N. Ohshima. Crystallization of germanium antimony tellurium amorphous thin film sandwiched between various dielectric protective films. Journal of Applied Physics, 79(11):8357, 1996.
- [124] N. Ohshima. Structural analysis and crystallization studies of germanium antimony tellurium sputtered films on different underlayers. 83(10), 1998.
- [125] S. Raoux, Jean L. J.-S., and A. J. Kellock. Crystallization properties of ultrathin phase change films. Journal of Applied Physics, 103(11):114310, 2008.
- [126] R. E. Simpson, M. Krbal, P. Fons, A. V. Kolobov, J. Tominaga, T. Uruga, and H. Tanida. Toward the ultimate limit of phase change in Ge₂Sb₂Te₅ .Nano letters, 10(2):414419, 2009.
- [127] M. Zacharias and P. Streitenberger. Crystallization of amorphous super-lattices in the limit of ultrathin films with oxide interfaces. Physical Review B, 62(12):8391, 2000.
- [128] G. Ghezzi. Material studies for advanced phase change memories: doping, size reduction and interface effect. Doctoral thesis, Université de Grenoble, 2013.
- [129] Beneventi, G.B. ; Gourvest, E. ; Fantini, A. ; Perniola, L. ; Sousa, V. ; Maitrejean, S. ; Bastien, J.C. ; Bastard, A. ; Fargeix, A. ; Hyot, B. ; Jahan, C. ; Nodin, J.F. ; Persico, A. ; Blachier, D. ; Toffoli, A. ; Loubriat, S. ; Roule, A. ; Lhostis, S. ; Feldis, H. ; Reimbold, G. ; Billon, T. ; De Salvo, B. ; Larcher, L. ; Pavan, P. ; Bensahel, D. ; Mazoyer, P. ; Annunziata, R. ; Boulanger, F. On Carbon doping to improve GeTe-based Phase-Change Memory data retention at high temperature Memory Workshop (IMW), 2010 IEEE International DOI: 10.1109/IMW.2010.5488328 Page(s): 1- 4, 2010.
- [130] Ghezzi, G.E. ; Noe, P. ; Marra, M. ; Sabbione, C. ; Fillot, F. ; Bernier, N. ; Ferrand, J. ; Maitrejean, S. ; Hippert, F. The effect of Ta interface on the crystallization of amorphous phase change material thin films. Applied Physics Letters Volume: 104, Issue: 2 DOI: 10.1063/1.4881927 Page(s): 221605- 221605-5, 2014.
- [131] Y. Sutou, Y. Saito et al., Fast crystallization in Si-doped GeTe amorphous film by surface oxidation, EPCOS 2014.
- [132] Tae H. Jeong, Myong R. Kim, Hun Seo, Sang J. Kim, and Sang Y. Kim, Crystallization behavior of sputter-deposited amorphous Ge₂Sb₂Te₅ thin films, Journal of Applied Physics 86, 774 (1999); doi: 10.1063/1.370803.

Chapitre III:

Fiabilité des alliages de GST dopés :
impact couplé du dopage Carbone et de
la couche d'interface de Titane

Résumé du chapitre III

Nous avons vu dans le **chapitre II** que la modification du matériau à changement de phase via l'utilisation du dopage permet d'améliorer les performances des mémoires PCRAM. D'autre part, la nature et l'épaisseur des couches utilisées à l'interface du matériau à changement de phase ont un impact sur sa température de cristallisation.

De nombreuses études ont eu recours à ces méthodes afin d'améliorer certaines propriétés du matériau à changement de phase et de répondre ainsi au cahier des charges spécifique aux mémoires à changement de phase, en particulier celui des applications embarquées.

En s'inspirant de ces deux méthodes présentées dans la littérature, nous avons cherché à améliorer la rétention de l'information des dispositifs à base des éléments Ge, Sb et Te en particulier lors de l'étape industrielle critique de soudure.

Pour cela, nous nous sommes intéressés à des dispositifs utilisant un dopage Carbone dans la matrice de matériau à changement de phase encapsulée par une couche de Titane. Les matériaux à changement de phase utilisés dans ces dispositifs sont les composés GST et GeTe. Nous avons ensuite évalué les performances de ces deux types de dispositifs afin de savoir s'ils peuvent constituer des solutions à la problématique de la soudure.

I. Fabrication des dispositifs PCRAM de structure PLUG

I.1 Dépôt du matériau à changement de phase par PVD

Afin de chercher une solution à la problématique de l'étape critique de la soudure, des dispositifs PCRAM de test de structure PLUG utilisant le dopage Carbone dans les matrices de matériau à changement de phase ont été fabriqués au LETI.

Ces dispositifs sont constitués d'une couche de 100 nm d'épaisseur de GST ou GeTe dopé Carbone, qui a été déposée à température ambiante par la pulvérisation cathodique simultanée d'une cible de GST (ou GeTe) pur et d'une cible de Carbone pur. En faisant varier la puissance électrique sur chacune des cibles, on peut contrôler la vitesse de dépôt des deux matériaux et donc la concentration en Carbone dans la matrice de matériau à changement de phase.

Les matériaux étudiés ici sont constitués de GST et de GeTe comportant différentes concentrations atomiques de Carbone, variant nominalement de 0 à 24%.

I.2 Mesure du dopage Carbone dans les couches déposées

Les couches de matériaux à changement de phase ont été fabriquées suivant le procédé de co-pulvérisation utilisant deux cibles, l'une à base de GST (ou GeTe) et l'autre à base de Carbone. Par la variation de puissance électrique des deux cibles, on a pu fabriquer des couches comportant différentes concentrations atomiques de Carbone. En calculant le ratio des vitesses de dépôt du matériau à changement de phase et du dopage Carbone, on peut déduire la teneur nominale en Carbone dans les couches. Celle-ci varie de 0 à 24%.

Afin de mesurer la teneur réelle en Carbone dans les couches, nous avons utilisé la méthode d'analyse de réactions nucléaires NRA (pour « Nuclear Reaction Analysis »).

Cette technique étudie le rayonnement électromagnétique gamma ainsi que les particules émises lors d'interactions nucléaires entre un faisceau d'ions incidents de haute énergie et les noyaux des atomes présents dans l'échantillon. On peut ainsi identifier et quantifier les éléments légers présents tels que le Carbone dans les différents échantillons étudiés à base de GST-C et GeTe-C.

Nous constatons que les concentrations réelles en Carbone mesurées avec la méthode d'analyse NRA sont sensiblement identiques aux concentrations nominales, et ceci pour les échantillons à base de GST-C et de GeTe-C. (Figure 69)

Dans la suite, on désignera les matériaux par leur concentration effective en Carbone.

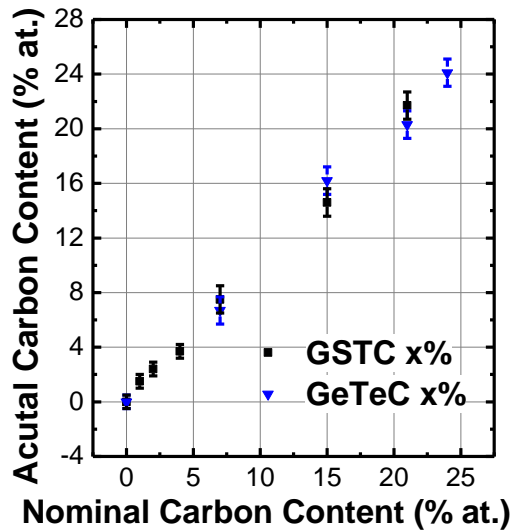


Figure 69 : Graphe représentant la teneur en Carbone réelle en fonction de la teneur nominale dans les couches de GST-C et de GeTe-C déposées par PVD.

I.3 Intégration dans les dispositifs PCRAM

Après avoir vérifié la composition en Carbone des couches de GST et GeTe déposées sur substrat de Silicium, nous avons pu déposer des couches de même composition directement au-dessus d'un plug Tungsten de 300 nm de diamètre puis les encapsuler par une fine couche de Titane pour assurer leur adhérence avec l'électrode supérieure à base de TiN/ AlSi.

Nous avons ainsi fabriqué des cellules analytiques de test, de structure planaire de type PLUG, à base de GST-C et GeTe-C, comme représenté sur la Figure 70.

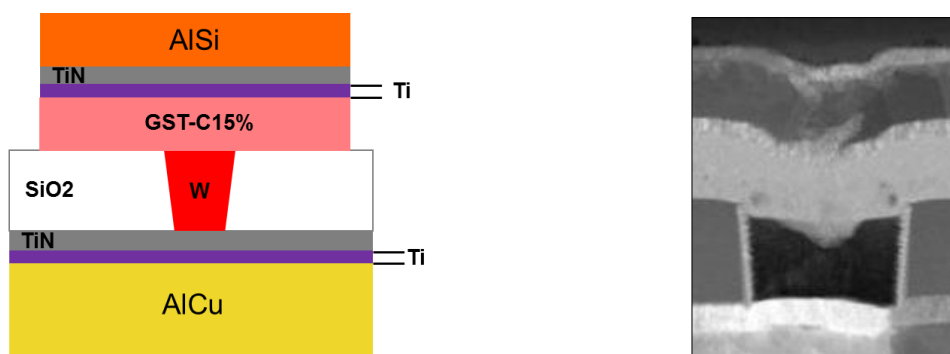


Figure 70 : Schéma et image obtenue par TEM d'un dispositif PCRAM de structure PLUG comportant du GST-C15% encapsulée par une couche de Titane de 10 nm d'épaisseur.

II. Effet du dopage Carbone sur la stabilité thermique de la phase amorphe

II.1 Effet du Carbone dans la littérature

Comme nous l'avons vu dans le **chapitre II**, l'incorporation d'un dopant au sein du matériau à changement de phase permet d'améliorer certaines performances du dispositif PCRAM dans lequel il est intégré.

En 2011, une étude réalisée par le LETI a montré que le dopage Carbone a un impact considérable sur les performances du GeTe [133]. En effet, il entraîne l'augmentation de la résistivité du cristal ainsi que la diminution du courant de programmation (Figure 71). De plus, il permet d'améliorer la rétention de l'information de dispositifs PCRAM utilisant ce matériau avec un dopage Carbone d'au moins 4%. Ainsi, les dispositifs à base de GeTe incluant un dopage Carbone de 10% présentent une rétention de 10 ans à 127°C (Figure 72) ; cette rétention améliorée par rapport aux dispositifs à base de GeTe montre que le dopage Carbone améliore la stabilité thermique de la phase amorphe du GeTe [134].

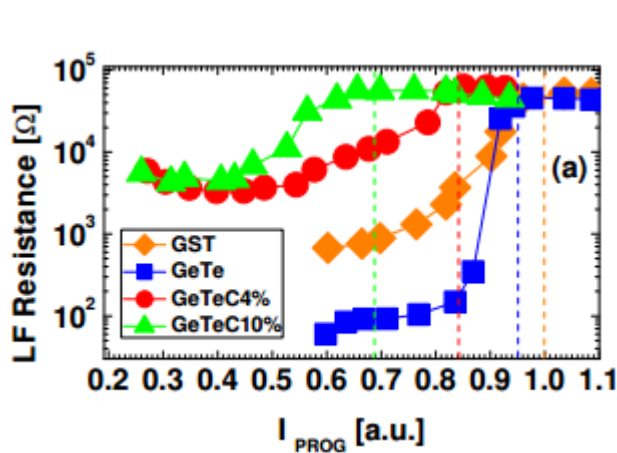


Figure 71 : Résistance à champ faible en fonction du courant de programmation pour les matériaux GST, GeTe et GeTe-C. Une diminution du courant de programmation est observée avec l'ajout du dopage Carbone au GeTe. [133]

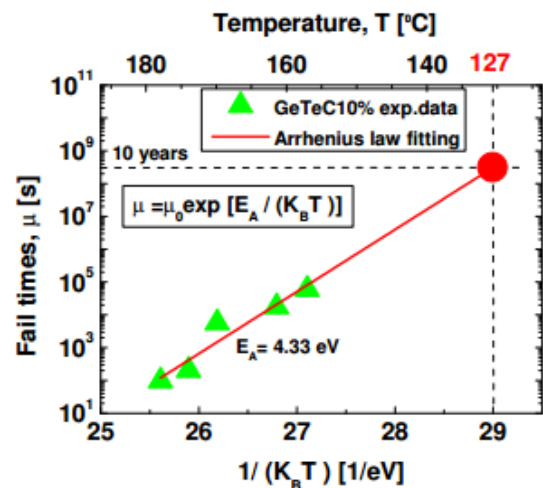


Figure 72 : Calcul de l'énergie d'activation par extrapolation du temps de défaillance t_{fail} obtenu pour une couche de GeTe-C10% initialement amorphe. [133]

Une étude plus récente a montré que l'incorporation de 5% de dopage Carbone dans une matrice de GST permet de réduire le courant de programmation d'environ 50% par rapport aux dispositifs de référence à base de GST. De plus, ces dispositifs optimisés se caractérisent par une fenêtre de programmation de plus de deux ordres de grandeur et une endurance au cyclage de 1^{E8} cycles. [135]

Ces matériaux se présentent donc comme des candidats potentiels pour répondre à certaines spécifications des PCRAM telles que la rétention à haute température ou des courants de programmation faibles [134]. Néanmoins, malgré leurs bonnes performances, il est nécessaire d'atteindre une meilleure compréhension des effets du dopage sur la structure du GeTe afin de mieux optimiser ses propriétés.

Dans cette partie, nous nous intéressons à l'effet du dopage Carbone sur le GeTe et le GST et nous cherchons à répondre aux problématiques suivantes :

- Quel est l'impact du Carbone sur les propriétés du matériau à changement de phase ?
- Comment expliquer son effet sur la stabilisation de la phase amorphe ?
- Quelles sont les performances électriques des dispositifs PCRAM incluant ce dopage ?
- Existe-t-il un dopage optimal pour améliorer toutes les propriétés des dispositifs PCRAM ou faut-il faire des compromis ?

II.2 Suivi de la cristallisation par mesure de la résistivité électrique

Pour exploiter au mieux les avantages offerts par le dopage Carbone, il est nécessaire de comprendre ses mécanismes d'action pour stabiliser la phase amorphe et quels endroits il occupe dans les matrices.

Pour cela, nous avons réalisé des dépôts pleine tranche de matériaux GST et GeTe purs ainsi que GST et GeTe incluant différents pourcentages de dopage Carbone, puis nous avons cherché à déterminer la température de cristallisation pour ces différents matériaux dans le but de déterminer l'effet du dopage Carbone sur la stabilité thermique de leurs phases amorphes.

Par ailleurs, nous savons que la cristallisation du matériau à changement de phase s'accompagne d'une diminution de sa résistivité électrique et d'une augmentation de sa réflectivité optique [133]. Ces deux grandeurs physiques constituent des indicateurs de la cristallisation. Nous les avons donc choisies pour comparer les températures et les vitesses de cristallisation des matériaux étudiés.

Afin de déterminer la résistivité électrique des matériaux étudiés, nous avons effectué des mesures de résistance carrée R_s en fonction de la température sur les films de GST et de GeTe dopés Carbone de 100 nm d'épaisseur déposés sur un substrat de Silicium, avec des concentrations en Carbone variant de 0 à 24%.

Pour cela, quatre pointes équidistantes, espacées d'environ 1 cm, sont posées sur la surface de l'échantillon qui est lui-même placé sur une plaque chauffante qui permet d'ajuster sa température. Dans notre étude, l'échantillon est soumis à des rampes de montée et de descente de température de 10°C/minute. On impose un courant donné I au niveau des pointes extérieures et on mesure la tension V entre les pointes intérieures. La résistance carrée se calcule à l'aide de l'équation suivante :

$$R_s = \frac{\pi}{\log(2)} \cdot \frac{V}{I} \quad (\text{III.1})$$

Ensuite, la résistivité ρ peut être obtenue en multipliant R_s par l'épaisseur t du film considéré :

$$\rho = R_s \cdot t \quad (\text{III.2})$$

La

Figure 73 présente l'évolution de la résistance carrée des couches de GST et de GeTe comportant différents dopages de Carbone en fonction de la température.

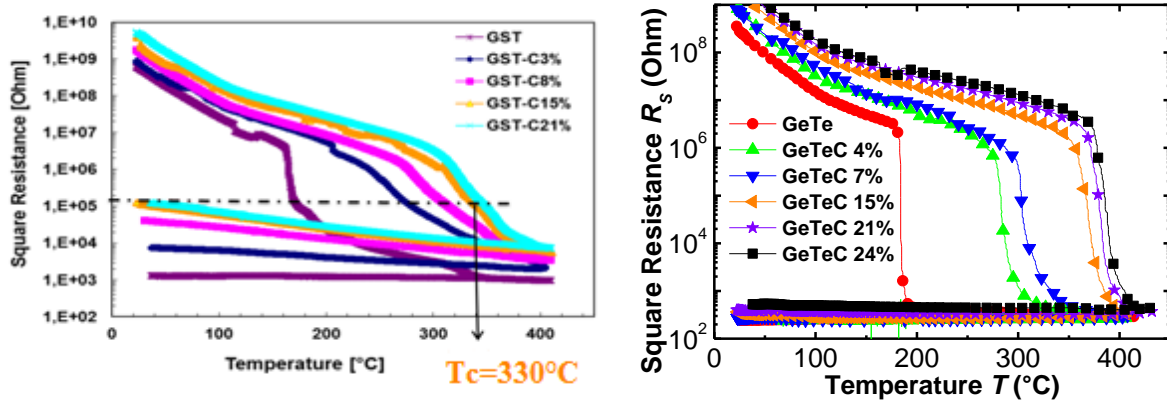


Figure 73 : Mesures de résistance carrée en fonction de la température pour des films de GST (gauche) et de GeTe (droite) comportant différents pourcentages de Carbone. Le dopage Carbone permet d'augmenter la température de cristallisation et d'approcher la température du recuit BEOL (400°C).

Pour déterminer la température de cristallisation de ces matériaux, nous avons choisi comme critère la température à laquelle la résistance carrée atteint la valeur de 100 kOhms. Nous avons extrait des graphes de la Figure 73 les températures de cristallisation du GST et du GeTe en fonction de la teneur nominale du dopage Carbone qu'ils comportent. Dans le cas du GeTe-C24%, la présence de Carbone a augmenté T_c d'environ 200°C para rapport au GeTe non dopé. La température de cristallisation de ce matériau atteint les 400°C , ce qui correspond aux conditions du recuit de Back End Of Line (nommé BEOL) de 400°C . Dans le cas du GST-C15%, la température de cristallisation a également augmenté de 200°C pour atteindre les 330°C . (Figure 74)

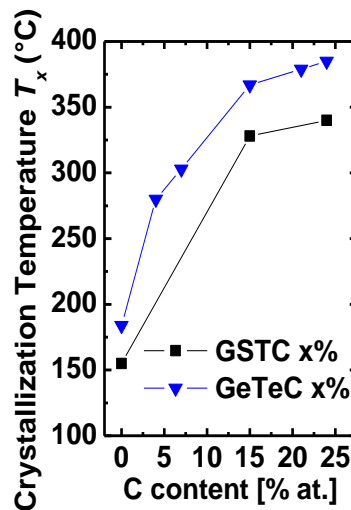


Figure 74 : Température de cristallisation en fonction de la teneur en dopage Carbone des matériaux GST et GeTe.

Ainsi, les mesures ont permis de mettre en évidence l'augmentation de la température de cristallisation sous l'effet du dopage Carbone dans le cas du GST et du GeTe. De plus, les matériaux GST et GeTe non dopés présentent des transitions de phase abruptes en comparaison avec les matériaux dopés (Figure 73), ce qui signifie que l'ajout de Carbone induit un ralentissement de la cristallisation, qui est plus accentué dans le cas du GST.

En conclusion, l'ajout du dopage Carbone a permis d'améliorer la stabilité thermique des phases amorphes de GST et de GeTe en augmentant leur température de cristallisation et en ralentissant leur cinétique de la cristallisation.

II.3 Suivi de la cristallisation par mesure de la réflectivité optique

Afin d'étudier l'impact du dopage Carbone sur la cinétique de cristallisation des matériaux à changement de phase étudiés, nous avons effectué des mesures de réflectivité optique sur une autre série d'échantillons utilisant différents pourcentages de dopages Carbone. Pour cela, nous avons utilisé la technique de la réflectométrie qui consiste à envoyer un faisceau LASER de longueur d'onde 680 nm sur l'échantillon via une lame biréfringente. Un photodétecteur mesure l'intensité du faisceau réfléchi par l'échantillon qui est ensuite comparée avec l'intensité du faisceau incident. Il est alors possible de calculer la réflectivité de l'échantillon qui est égal au rapport de l'intensité réfléchie sur l'intensité incidente.

De plus, l'échantillon étant placé sur une plaque chauffante, on peut suivre l'évolution de sa réflectivité en fonction de la température à laquelle il est soumis.

Dans notre étude, les mesures de réflectivité ont été effectuées sur les couches amorphes de GST-C et GeTe-C chauffées jusqu'à 400°C avec une rampe de température de 10°C/min.

Nous constatons que l'augmentation de la teneur en Carbone dans les couches de GST et GeTe entraîne une augmentation de la température de cristallisation, comme montré précédemment sur les mesures de résistivité électrique. De plus, l'ajout de Carbone induit un ralentissement de la cristallisation en comparaison avec les phases amorphes de GST et de GeTe qui présentent une transition de phase abrupte (Figure 75). Cet effet est plus visible sur les mesures de réflectivité parce qu'elles sont sensibles à toute l'épaisseur de la couche contrairement aux mesures de résistivité qui sont sensibles aux chemins de percolation formés par les grains cristallins à proximité des pointes.

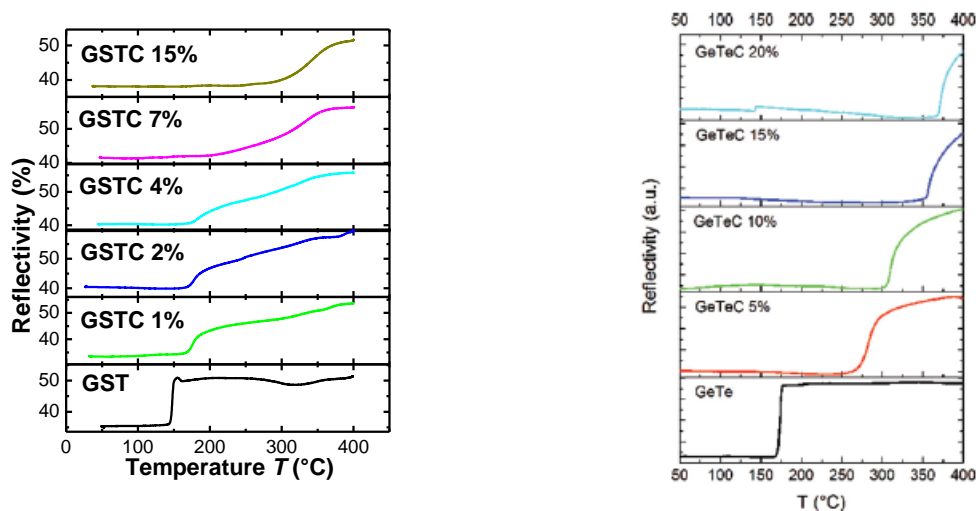


Figure 75 : Courbes de réflectivité en fonction de la température de couches de GST (gauche) et de GeTe (droite) incluant différents pourcentages de dopage Carbone et soumis à une rampe de température de 10°C/min. Le dopage Carbone a un impact sur la cinétique de cristallisation du GST et du GeTe en phase amorphe.

En conclusion, le dopage Carbone a un fort impact sur la cinétique de la cristallisation. Il entraîne l'augmentation de la température de cristallisation ainsi que le ralentissement de la cristallisation.

II.4 Explication de l'effet du dopage Carbone sur l'amélioration de la stabilité thermique

II.4.1 Comment agit le Carbone à l'échelle microscopique ? Spectroscopie Infrarouge à Transformée de Fourier

L'ajout du dopage Carbone dans des matrices de GST et de GeTe a permis d'augmenter leur température de cristallisation. Selon la théorie de la rigidité de Maxwell et la nouvelle méthode d'évaluation des contraintes [136], cette meilleure stabilité thermique des phases amorphes de GST et GeTe incluant un dopage Carbone est expliquée par l'augmentation de la rigidité structurale des phases amorphes en présence du dopage Carbone. Cet effet est d'autant plus important que la teneur en dopage Carbone est élevée.

Afin de comprendre l'impact du Carbone sur la cristallisation du GST et du GeTe, des couches de GST, GST-C, GeTe et GeTe-C ont été analysées par Spectroscopie Infrarouge à Transformée de Fourier, dite spectroscopie FTIR (Fourier Transform InfraRed spectroscopy).

Cette technique consiste à mesurer les longueurs d'onde absorbées par l'échantillon lorsque celui-ci est soumis à un rayonnement infrarouge permettant ainsi d'obtenir des bandes d'absorption caractéristiques des modes vibrationnels intramoléculaires. Les spectres d'absorption obtenus sur des couches amorphes de GST incluant un dopage Carbone de 0, 4 et 7% ainsi que sur des couches de GeTe incluant un dopage Carbone de 0, 5, 10, 15 et 20% ont été représentés sur la Figure 76.

En augmentant la teneur en Carbone dans les matrices de matériaux GST et GeTe, on obtient un renforcement de modes vibrationnels aux hautes fréquences et l'apparition de nouveaux modes aux très hautes fréquences.

En mettant en corrélation les mesures FTIR avec les simulations dynamiques moléculaires ab-initio obtenues dans le cas du GeTe [137] [138], on a pu comprendre que le renforcement des modes de vibrations sur la gamme de fréquence 12-24 THz est essentiellement dû aux liaisons C-Ge et C-Te. En revanche, les modes de vibrations aux plus hautes fréquences (24-60 THz) sont associés aux liaisons C-C. Ainsi, les modes à hautes fréquence (12-60THz) sont renforcés lorsque le Carbone est ajouté dans une matrice de GST ou GeTe en raison des liaisons que les atomes de Carbone établissent entre eux ou avec les atomes Ge et Te.

Par ailleurs, les modes de vibrations à basses fréquences dans le cas du GST et du GeTe amorphes sont atténués en présence du dopage Carbone. Dans le cas du GeTe, les modes de vibrations à faible fréquence (4.5 THz) associés à des modes collectifs du GeTe diminuent pour laisser place à d'autres vibrations à plus hautes fréquences (6-12 THz). Ceci est dû à la diminution des vibrations associées aux éléments Ge et Te et à la formation de liaisons C-C et de chaînes carbonées C-C-C.

Nous avons donc conclu que le renforcement des modes vibrationnels à hautes fréquences est corrélé à une diminution des modes vibrationnels à basses fréquences. Or une telle réduction

peut être liée à l'augmentation de la rigidité de la phase amorphe du matériau à changement de phase comme il a été rapporté dans les publications [138] [139].

En résumé, le dopage Carbone dans les matrices GST et GeTe entraîne la formation de liaisons C-Ge, C-C et de chaînes C-C-C qui augmentent la rigidité du matériau dopé et ralentissent le processus de cristallisation. Ceci entraîne une amélioration de la stabilité thermique de ces matériaux incorporant un dopage Carbone.

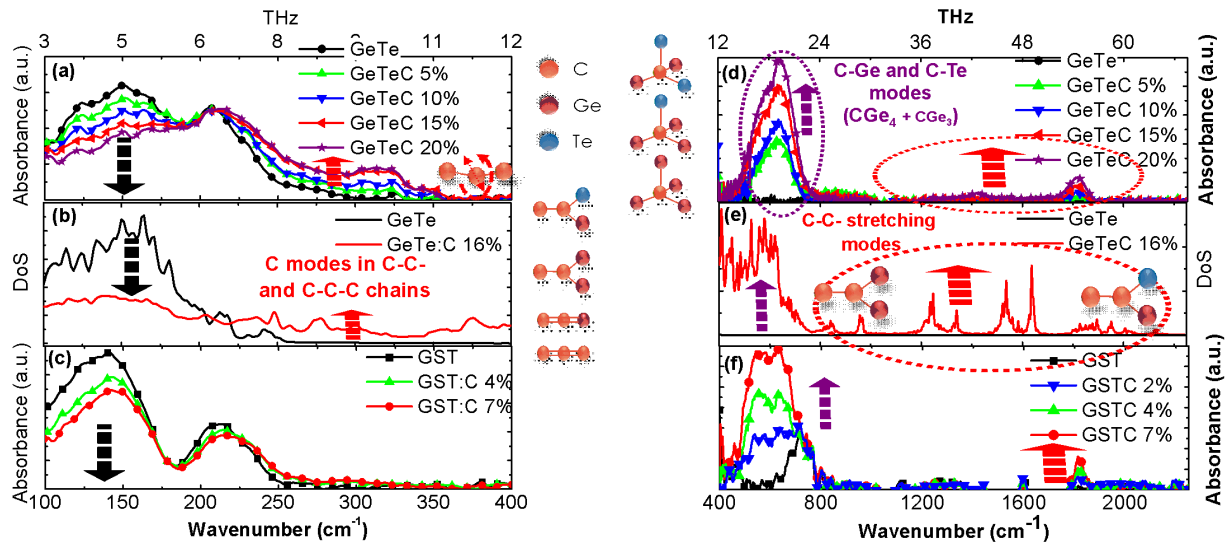


Figure 76 : Spectres FTIR à basses et à hautes fréquences du GeTe (a) (d) et du GST (c) (f) dopés avec différents pourcentages de Carbone en phase amorphe. Spectres correspondants obtenus par les simulations ab-initio dans le cas du GeTe dopé Carbone en phase amorphe à basses (b) et à hautes (e) fréquences.

II.4.2 Quel est l'impact du dopage Carbone sur la phase cristalline formée ?

II.4.2.1 Impact sur la phase cristalline formée

Pour comprendre les effets du Carbone à l'échelle microscopique sur les propriétés du matériau à changement de phase, nous avons réalisé des mesures de diffraction de rayons X sur des couches de GST et GST-C déposées sur un substrat de Silicium puis recuites à 400°C.

Cette technique consiste à envoyer un faisceau de rayons X sur l'échantillon tandis qu'un détecteur en déplacement autour de l'échantillon mesure l'intensité des rayons diffractés dans les différentes directions. On obtient alors un diagramme de diffraction représentant l'intensité des rayons X diffractés en fonction de l'angle du détecteur. La position angulaire des pics de diffraction permet de déterminer les paramètres de maille de l'échantillon ainsi que sa symétrie tandis que leur largeur permet de déterminer la taille des domaines cristallins.

Les spectres obtenus sont représentés sur la

Figure 77.

Les pics de diffraction caractéristiques de la phase hexagonale compacte (HCP) du GST recuit à 400°C disparaissent progressivement lorsque du Carbone est rajouté dans la matrice de GST.

Lorsque la concentration en Carbone dans le GST dépasse 4%, on obtient la disparition complète de la phase hexagonale compacte.

Ainsi, à partir de 4% de concentration atomique, le dopage Carbone dans le GST entraîne la disparition de la phase hexagonale compacte au profit de la face cubique à faces centrées (CFC).

On rappelle que le GST amorphe présente deux transitions de phase. La

Figure 78 présente l'évolution typique d'une couche de GST initialement amorphe lorsque celle-ci est chauffée jusqu'à 400°C avec une rampe de 10°C/min [140]. On constate une réduction significative de la résistivité du matériau à environ 150°C correspondant à sa cristallisation. Suite à cette transition, le GST se trouve dans sa phase cristalline CFC. En augmentant la température jusqu'à 400°C, on observe une deuxième chute de résistivité à 380°C correspondant au passage de la phase CFC à la phase HCP.

Etant donné que les couches considérées dans notre étude ont été portées à une température de 400°C, la couche de GST a pu connaître les deux transitions décrites précédemment. Elle se trouve alors dans la phase cristalline HCP.

En ajoutant progressivement du Carbone dans la matrice de GST, la température à atteindre pour déclencher la cristallisation devient plus élevée. Ceci entraîne une diminution de la proportion de la phase HCP dans la couche. A partir d'un dopage en Carbone de 4%, la phase de GST ne cristallise plus dans sa phase HCP mais uniquement dans la phase CFC lorsqu'elle est portée à une température de 400°C.

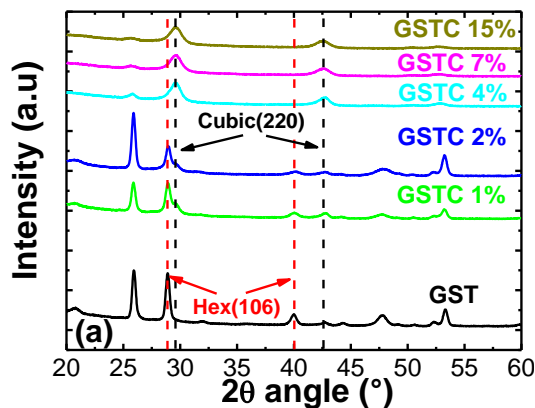


Figure 77: Spectres de diffraction de rayons X obtenus sur des couches de GST-C déposées sur substrat de Silicium et recuites à 400°C.

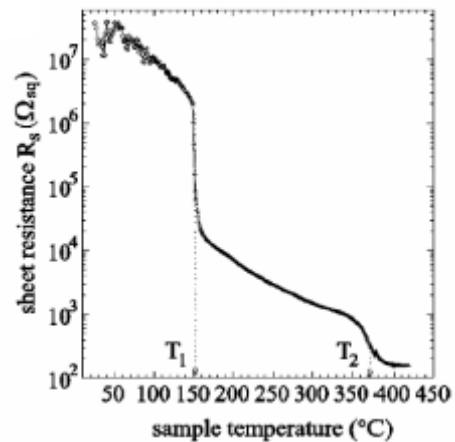


Figure 78 : Evolution de la résistivité d'une couche de GST initialement amorphe en fonction de la température. Deux transitions ont lieu : une transition amorphe-cristal CFC à 150°C et une autre transition CFC-HCP à 380°C. [140]

II.4.2.2 Impact sur la taille des domaines cristallins:

Nous avons montré que le dopage Carbone du GST entraîne la disparition de la phase hexagonale au profit de la phase cubique. Afin de comparer les deux phases formées en présence et en absence du dopage, nous avons pu calculer à partir des spectres précédents la taille des domaines cristallins en fonction du pourcentage atomique du dopage Carbone. (Tableau 13)

Nous constatons que l'augmentation de la concentration atomique en dopage Carbone dans le GST entraîne une diminution de la taille des domaines cristallins. En conséquence, la phase hexagonale compacte formée dans le cas du GST incluant une faible concentration de dopage Carbone contient des domaines cristallins de taille élevée. En revanche, la phase cubique à faces centrées présente dans le GST contenant une concentration atomique de Carbone de plus de 4% est constituée de domaines cristallins de plus petite taille.

Matériau	Phase cristalline	Taille des domaines cristallins (en Å)
GST	HCP	1874
GST-C1%	HCP	1138
GST-C2%	HCP	1457
GST-C4%	CFC	102
GST-C7%	CFC	91
GST-C15%	CFC	93

Tableau 13 : Phase cristalline présente dans les films de GST en fonction de la concentration de dopage Carbone qu'ils comportent et taille des domaines cristallins associés.

En conclusion, le dopage Carbone agit sur la structure cristalline du GST. De plus, les domaines cristallins du GST dopé Carbone lorsqu'il se trouve dans la phase HCP sont de plus grande taille que ceux de la phase CFC.

Pour comprendre comment agit le dopage Carbone sur la taille des domaines cristallins du GST, nous avons calculé la distance interréticulaire séparant respectivement les familles de plans (106) de la phase hexagonale compacte pour les faibles concentrations atomiques de Carbone, et les familles de plans (220) pour la structure cubique à faces centrées pour une teneur en Carbone d'au moins 4% (Figure 79).

Nous rappelons que la distance interréticulaire d_{hkl} représente la distance entre deux plans consécutifs de la famille $\{hkl\}$. Cette distance est donnée respectivement dans le cas de la phase cristalline cubique à faces centrées et de la phase hexagonale compacte par les formules suivantes :

$$d_{hkl} = \frac{a_0}{\sqrt{h^2 + k^2 + l^2}} \quad (\text{III.3})$$

$$d_{hkl} = \frac{1}{\sqrt{\frac{4}{3} \frac{1}{a^2} (h^2 + k^2 + hk) + \frac{1}{c^2}}} \quad (\text{III.4})$$

Où a_0 , a et c représentent les paramètres de maille des deux structures.

La Figure 79 montre la distance interréticulaire mesurée dans les deux cas de structures, HCP et CFC, en fonction de la concentration nominale en Carbone. On constate une variation de la distance interréticulaire avec la teneur en Carbone des phase HCP et CFC de GST. On en conclut que le Carbone, que l'on pense ségréger au niveau des joints de grain, est aussi présent dans la matrice cristalline.

Cette présence des atomes de Carbone dans les domaines cristallins pourrait être à l'origine de la cristallisation du matériau dopé dans sa phase CFC et non plus HCP ainsi que la diminution de la taille des domaines cristallins en présence du Carbone.

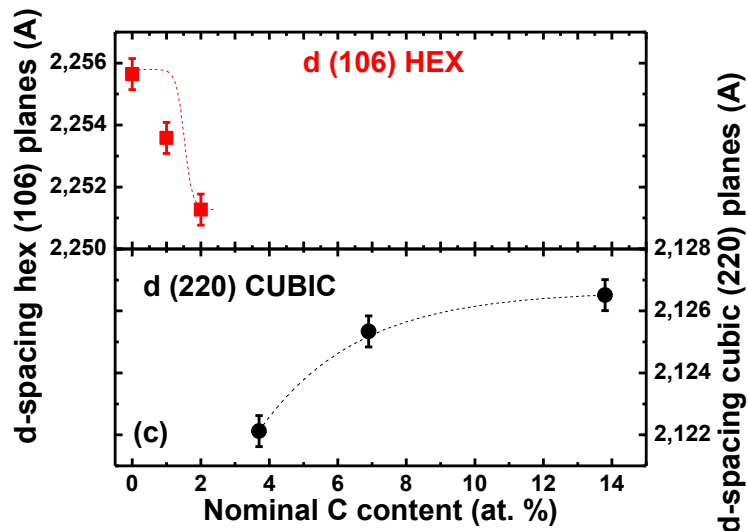


Figure 79: Distance entre plans atomiques pour les phases CFC (noté CUBIC) et HCP (noté HEX) en fonction du pourcentage atomique en Carbone.

Le processus de cristallisation est composé de deux phénomènes physiques : la nucléation de germes cristallins décrit par le taux de nucléation I et la croissance de ces germes décrite par la vitesse de croissance V .

En présence du dopage Carbone, la taille des grains cristallins est réduite. Or nous avons montré précédemment que ce dopage Carbone ralentit la cinétique de cristallisation. On peut donc conclure que le Carbone pourrait avoir deux effets possibles sur la cristallisation du GST, bloquer la nucléation ou ralentir la croissance.

Par ailleurs, le Carbone peut être considéré comme une impureté dans la phase de GST qui pourrait favoriser la nucléation hétérogène en volume et augmenter le taux de nucléation. On peut donc penser que le dopage Carbone entraîne une diminution de la vitesse de croissance du GST. Ceci entraîne un ralentissement du mécanisme de cristallisation et donc une diminution de la taille des nuclei formés.

Ainsi, le dopage Carbone entraîne la disparition de la phase HCP du GST au profit de sa phase CFC. De plus, il entraîne une diminution de la taille des domaines cristallins formés, qui est corrélée à la présence de Carbone dans ces domaines cristallins. Nous pensons que le Carbone va ainsi ralentir la croissance des grains cristallins, ce qui entraîne une diminution de la taille des domaines cristallins dans le matériau GST-C.

III. Effet de la couche d'encapsulation de Titane sur le matériau à changement de phase dopé Carbone

III.1 Amélioration de l'adhérence du matériau à changement de phase

Les dispositifs PCRAM connaissent des problèmes de décollement ou de délamination des matériaux utilisés en raison de la faible adhérence du matériau à changement de phase avec certains matériaux environnants. On peut citer par exemple l'interface entre le PCM et la couche de SiO_2 sur laquelle il est majoritairement déposé, ainsi que l'interface entre le PCM et la couche de TiN utilisée comme barrière à la diffusion entre ce matériau et le métal de l'électrode supérieure. Si des zones de décollement apparaissent, elles peuvent se propager jusqu'à atteindre l'interface entre le matériau à changement de phase et le plug. Ceci risque d'endommager le contact électrique et entraîner une défaillance prématurée de la cellule mémoire.

Une étude réalisée au sein du laboratoire a montré que l'ajout d'une couche de Titane permet d'améliorer l'adhérence entre le matériau à changement de phase et la couche de TiN [141]. C'est la raison pour laquelle le Titane est un matériau communément utilisé au contact du matériau à changement de phase avec l'électrode supérieure afin de consolider les interfaces et d'optimiser la stabilité mécanique des dispositifs PCARM via les liaisons Ti-Te qui se forment à l'interface des deux couches. [142] [143]

Dans le cas des dispositifs étudiés ici, nous utilisons le Titane comme couche d'encapsulation du matériau à changement de phase. (Figure 80)

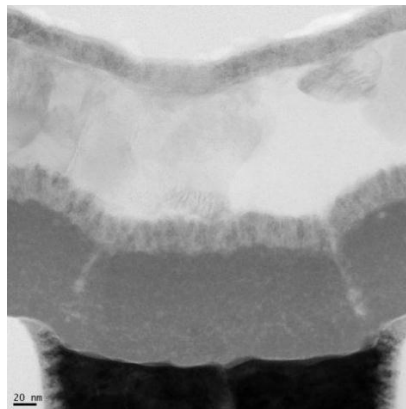


Figure 80 : Image obtenue par TEM d'une structure PCRAM comportant du GST-C15% encapsulée par une couche de Titane de 10 nm d'épaisseur.

III.2 Effet de la couche de Titane sur la stabilité thermique de la phase amorphe

III.2.1 Suivi de la température de cristallisation

Des dépôts pleine tranche de GST, GST-C15%, GeTe et GeTe-C7% encapsulés par une couche de Titane d'épaisseur variable ont été réalisés. Les mesures de réflectivité et de résistivité en fonction de la température montrent que la présence de la couche de Titane n'a pas d'impact sur la température de cristallisation du matériau en phase amorphe pur (GST ou GeTe) et ce pour différentes épaisseurs (Figure 81). En revanche, lorsque le matériau comporte un dopage Carbone (GST-C15%, GeTe-C7%), la température de cristallisation augmente avec l'épaisseur de la couche de Titane (Figure 82).

Ainsi, l'effet combiné du dopage Carbone et de la couche de Titane permet d'augmenter la température de cristallisation du matériau à changement de phase, en dépassant les 350°C pour le GST et pour le GeTe. Ce double effet améliore la stabilité thermique des phases amorphes du GST et du GeTe.

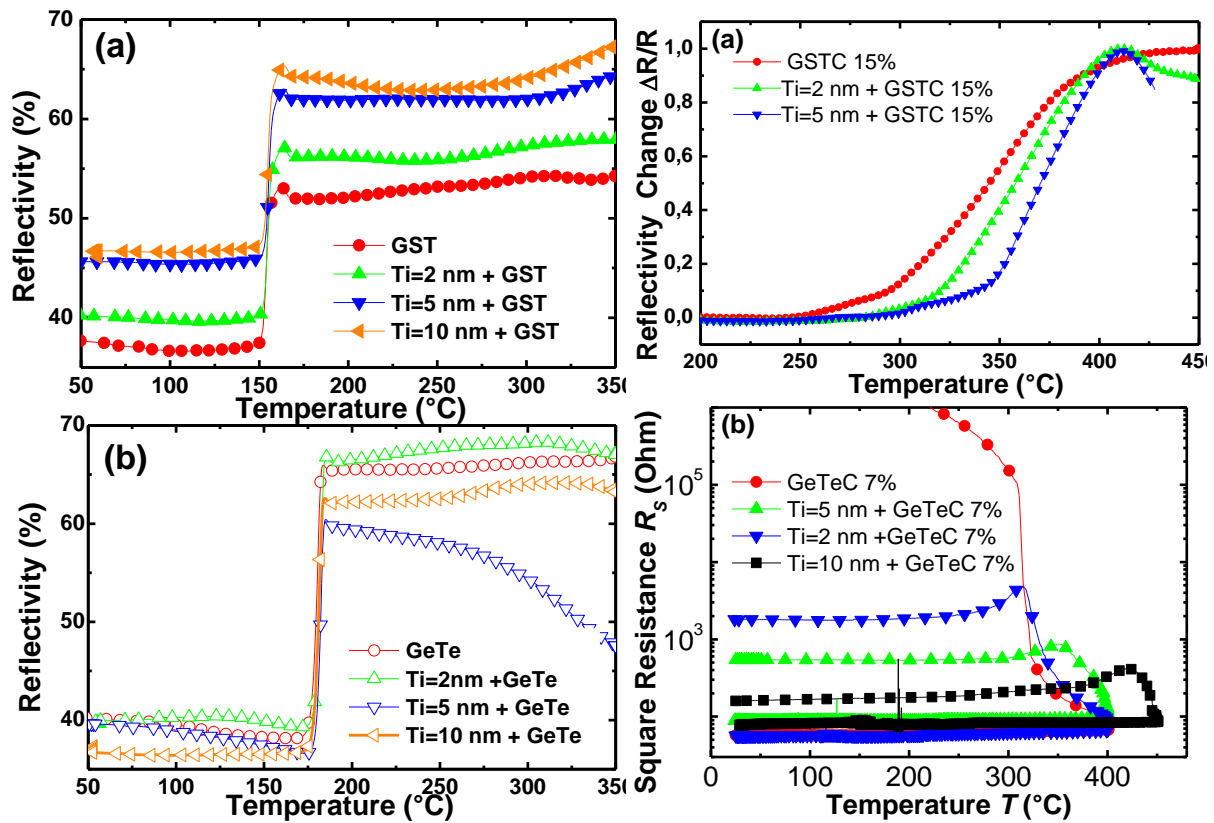


Figure 81 : Mesure de réflectivité sur GST (a) et GeTe (b) pour différentes épaisseurs de Titane (0, 2, 5 et 10 nm).

Figure 82 : Impact de l'encapsulation par une couche de Titane sur la température de cristallisation du GST-C15% (a) et du GeTe-C7% (b) pour différentes épaisseurs de Titane (0, 2, 5 et 10 nm).

III.2.2 Explication de l'amélioration de la stabilité thermique en présence de dopage Carbone et d'une couche d'encapsulation de Titane

Afin de comprendre l'amélioration de la stabilité thermique des couches de GST-C et de GeTe-C en présence de la couche d'encapsulation de Titane, nous avons analysé des dispositifs PCRAM fabriqués au LETI, présentés au I.3, utilisant le GST-C15% comme matériau actif avec et sans couche de Titane.

Ces dispositifs ont été observés par Microscopie Electronique à Transmission (TEM) et analysés par Spectroscopie des pertes d'énergie, nommée EELS (Electron Energy Loss Spectroscopy). Dans cette technique, l'échantillon est exposé à un faisceau d'électrons dont l'énergie cinétique est située dans une plage relativement étroite. Certains de ces électrons seront soumis à des interactions inélastiques avec l'échantillon, ce qui signifie qu'ils perdront de l'énergie et que leurs trajectoires subiront une déflexion faible et aléatoire.

En analysant le spectre des pertes en énergie, on peut estimer la composition élémentaire de l'échantillon et la proportion des divers éléments.

Ainsi nous avons obtenu les cartographies chimiques des éléments Sb, Te, Ti et C dans les dispositifs à base de GST-C15% et GST-C15% encapsulé par une couche de 5 nm de Titane (Figure 83), après un recuit thermique de 400°C pendant 2 minutes. Ce recuit permet de reproduire le recuit utilisé en industrie en fin de production des plaques (Back End Of Line). Pour le dispositif à base de GST-C15% sans couche d'encapsulation de Titane, on observe une composition homogène des couches de GST-C15% et de l'élément Titane présent dans la couche de TiN.

En revanche, dans le dispositif à base de GST-C15% encapsulé par une couche de Titane, on observe une diffusion du Titane à travers la couche de matériau à changement de phase ainsi qu'une répartition non uniforme des éléments chimiques présents. Alors que l'Antimoine garde la même répartition que dans le dispositif sans Titane, le Tellure semble migrer vers l'interface avec le Titane. Comme nous l'avons déjà mentionné, le Tellure qui migre à l'interface de la couche de Titane va établir des liaisons Ti-Te responsables de l'amélioration de l'adhérence de l'empilement. De plus, le Titane ayant diffusé à travers la couche de GST-C, on obtient une zone supérieure riche en Ti-Te. Quant au Carbone, celui-ci migre à proximité du plug.

On obtient ainsi deux zones de compositions différentes dans la couche du matériau à changement de phase : une couche supérieure en contact avec la couche de Titane enrichie en Titane et en Tellure et une zone active située au-dessus du plug en Tungstène enrichie en Carbone et en Germanium.

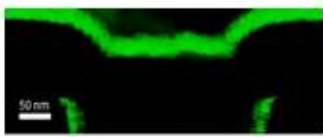
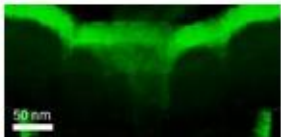


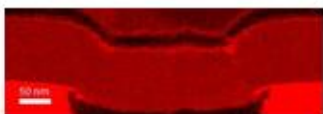



	Dispositif à base de GST-C15%	Dispositif à base de GST-C15%+ Ti= 5nm
Titane		
Tellure		
Antimoine		
Carbone		

Figure 83: Cartographies EELS des concentrations des éléments Titane, Tellure, Antimoine et Carbone présents dans les dispositifs PCRAM à base de GST-C15% sans (gauche) ou avec une couche d'encapsulation de Titane de 5 nm d'épaisseur (droite), obtenues après un recuit de 400°C 2 minutes.

En résumé, les couches actives des dispositifs LETI constitués de GST-C ou de GeTe-C encapsulés par une couche de Titane connaissent une ségrégation des éléments chimiques qui mène à la formation d'une zone active particulièrement riche en Carbone. Or nous avons montré au II que le dopage Carbone améliore la stabilité thermique des phases amorphes du GST et du GeTe par l'augmentation de leur température de cristallisation et le ralentissement de leur vitesse de cristallisation. La présence accrue de Carbone dans la zone active contribue donc à la stabilisation de la phase amorphe.

IV. Effet combiné du dopage Carbone et de la couche d'encapsulation de Titane pour conserver l'information lors de l'étape de soudure

IV.1 Développement de la procédure SETMIN pour le pré-codage

L'utilisation du dopage Carbone combiné à la couche d'encapsulation de Titane dans des cellules mémoires à changement de phase à base de GST ou GeTe a permis d'améliorer la rétention de ces structures. Par ailleurs, une des étapes critiques que doit surmonter la technologie des PCRAM est la soudure. Pour certaines applications embarquées, il est nécessaire de stocker les informations sur la matrice mémoire (pré-codage) avant de procéder à la soudure de la puce mémoire sur la carte électronique comportant le circuit logique programmable pour des raisons de confidentialité.

Pour cela, nous avons testé les performances de dispositifs à base de GST-C et comportant une couche de Titane afin de savoir s'ils peuvent constituer une solution à la problématique de la soudure.

Les dispositifs testés ayant été fabriqués au LETI, ils ont été soumis à une température maximale de 200°C au cours de leur fabrication. Or dans la fabrication industrielle des PCRAM, un recuit de 400°C est effectué au cours des étapes de Back End Of Line. Afin de reproduire cette étape, nous avons effectué un recuit de 400°C pendant 2 minutes sur les dispositifs à tester et on considérera que cette étape est incluse dans la fabrication.

Les dispositifs à base de GST-C15% et comportant une couche de Titane de 5 nm d'épaisseur présentent en sortie de fabrication un état hautement résistif (~ 800 MOhms). Suite au recuit de 400°C pendant 2 minutes, on maintient un état résistif élevé (~ 20 kOhms).

Afin d'utiliser les dispositifs décrits précédemment pour le pré-codage, nous avons développé une procédure optimisée de programmation électrique, appelée SETMIN, qui permet d'obtenir un état d'information très faiblement résistif (~ 1 kOhm). En effet, en utilisant une succession d'impulsions électriques de 4 V d'amplitude, 10 μ s de palier, 1 μ s de montée et 10 μ s de descente, nous avons pu atteindre une résistance de quelques kilo-Ohms, qui, de plus, est plus faible que celle obtenue en utilisant du GST-C15% sans Titane (Figure 84).

L'utilisation de ces dispositifs à base de GST-C15% et comportant une couche de Titane de 5 nm d'épaisseur nous permet d'obtenir deux états d'informations distincts avec un écart de résistances élevé (facteur 10). Le premier état correspond à celui des dispositifs en sortie de fabrication, tandis que le second état est celui obtenu après l'application de la procédure SETMIN.

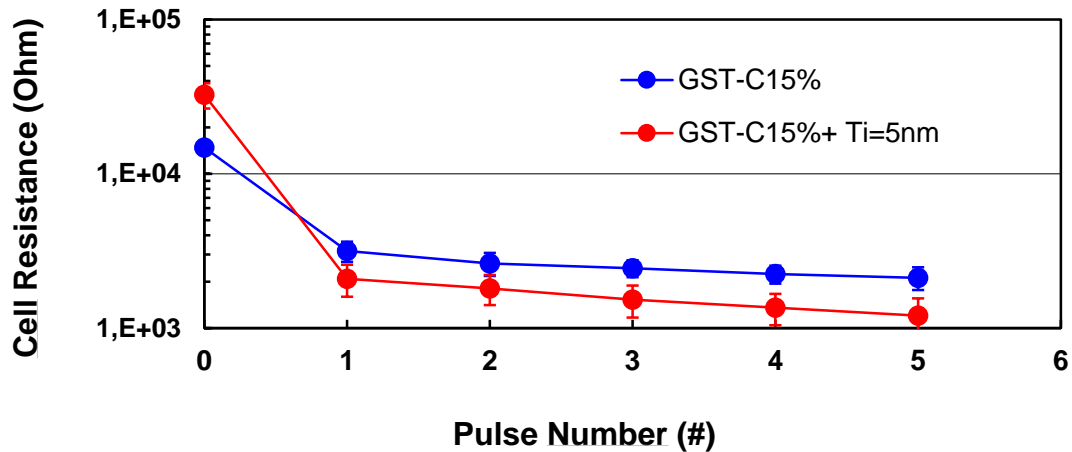


Figure 84: Evolution de la résistance en fonction du nombre d'impulsions électriques utilisées dans la procédure SETMIN afin d'atteindre un état de basse résistance dans les dispositifs PCRAM à base de GST-C15% et de GST-C15% encapsulé par une couche de Titane de 5 nm d'épaisseur.

IV.2 Performances électriques de dispositifs à base de GST-C15% encapsulé par une couche de Titane

Les dispositifs à base de GST-C15% encapsulé par une couche de Titane de 5 nm d'épaisseur ont été sélectionnés pour étudier leurs performances électriques ainsi que leur stabilité thermique dans les conditions du procédé industriel de soldering. Ces structures permettent de coder deux états d'informations distincts présentant des états résistifs avec un écart élevé, en comparaison avec les dispositifs qui ne comportent pas la couche d'encapsulation de Titane. On note que les dispositifs utilisant une couche de Titane de 10 nm d'épaisseur ne sont pas fonctionnels, probablement à cause de la diffusion trop importante de Titane dans la couche de matériau à changement de phase (GST-C15%) qui change de stœchiométrie au niveau de la région active.

IV.2.1 Caractéristiques de programmation

En sortie de fabrication et suite au recuit de type BEOL (400°C pendant 2 minutes), les dispositifs à base de GST-C15% et comportant une couche de Titane de 5 nm d'épaisseur présentent une résistance d'environ 20 kOhms. En ce qui concerne les dispositifs à base de GST, ceux-ci présentent une résistance très faible parce que le matériau à changement de phase a été soumis à une température supérieure à sa température de cristallisation (environ 150°C).

Afin d'obtenir les courbes caractéristiques R-V pour les différents dispositifs étudiés, nous avons appliqué la procédure SETMIN décrite précédemment suivie d'une procédure de programmation décrite sur la Figure 85. Cette procédure est constituée d'une succession d'impulsions avec des amplitudes et des temps de montée et de descente optimisés.

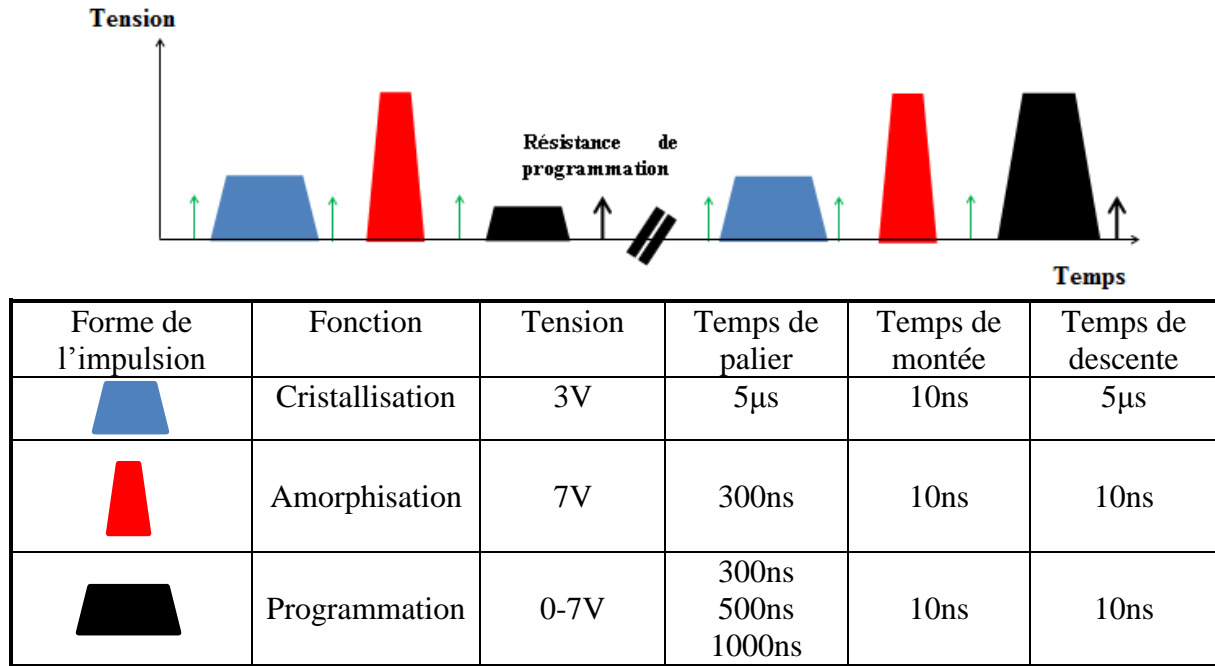


Figure 85 : Procédure électrique employée pour caractériser les dispositifs à base de GST-C15% encapsulés par 5 nm de Titane et description des impulsions utilisées dans la procédure électrique de caractérisation.

L'opération de programmation que nous avons utilisée est la répétition d'une procédure élémentaire constituée d'une impulsion de cristallisation portant la cellule dans l'état SET suivie d'une impulsion d'amorphisation la portant dans l'état RESET puis d'une impulsion de programmation. Les impulsions de programmation ont des amplitudes croissantes de 0 à 7 V.

Chaque point des courbes obtenues, représentées sur la

Figure 86, correspond à la résistance atteinte par le dispositif à la fin d'une procédure élémentaire appliquée. Cette résistance à champ faible est mesurée après l'impulsion de programmation tandis que le courant et la tension associés sont mesurés à la fin de cette même impulsion.

Les trois courbes de programmation correspondantes aux dispositifs contenant du GST-C ont été obtenues pour des temps de programmations respectifs de 300 ns, 500 ns et 1000 ns. En revanche, le dispositif de référence à base de GST a été programmé avec un temps de 300 ns.

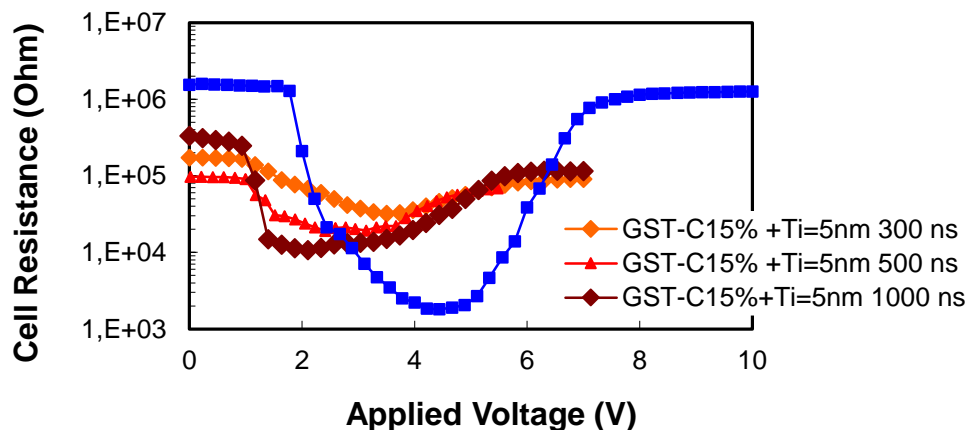


Figure 86 : Comparaison des courbes de programmation de dispositifs à base de GST-C15%+ Ti=5nm et de dispositifs de référence à base de GST pour différents temps de programmation après le recuit BEOL.

Les dispositifs optimisés à base de GST-C15% encapsulé par une couche de 5 nm de Titane montrent une cinétique de cristallisation plus lente que celle des dispositifs de référence à base de GST. En effet, les dispositifs de référence ont besoin d'un temps de programmation de seulement 300 ns pour obtenir une fenêtre de programmation de 3 ordres de grandeur tandis que nos dispositifs optimisés nécessitent un temps de programmation de 1000 ns pour obtenir une fenêtre de programmation d'un ordre de grandeur.

De plus, pour comparer les cinétiques de cristallisation de ces dispositifs avec celles des dispositifs à base de GST, nous avons suivi l'évolution de leurs résistances en fonction des durées des impulsions de programmation de 3 V d'amplitude (Figure 87). Les résultats confirment un ralentissement de la cristallisation pour les dispositifs à base de GST-C15% encapsulés par la couche de Titane de 5 nm d'épaisseur, ce qui concorde avec l'effet d'interface mentionné au **chapitre II**.

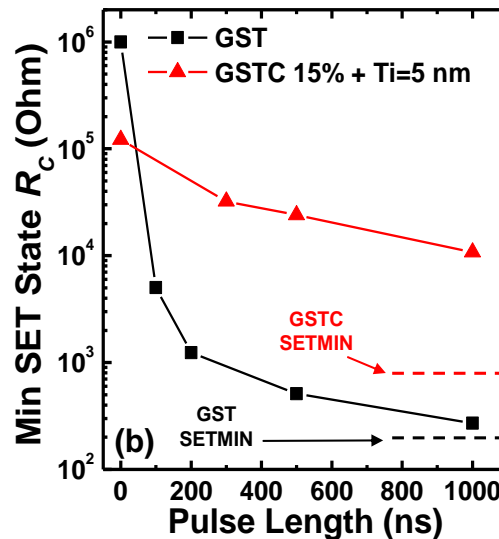


Figure 87 : Evolution de la résistance en fonction de la longueur d'impulsion de programmation.

Par ailleurs, afin d'évaluer le courant de programmation des dispositifs à base de GST-C15% encapsulé par une couche de 5 nm de Titane, nous avons appliqué d'abord la procédure SETMIN décrite au IV.1 qui les amène dans un état très faiblement résistif. Nous avons ensuite procédé à l'opération de programmation décrite sur la Figure 88 (a).

Les caractéristiques représentant l'évolution de la résistance en fonction du courant de nos dispositifs optimisés sont comparées avec celles des dispositifs de référence. Les dispositifs optimisés présentent une réduction d'environ 30% du courant de programmation en comparaison avec les dispositifs de référence à base de GST (Figure 88 (b)). Cette réduction de I_{Reset} est due au dopage Carbone. [135]

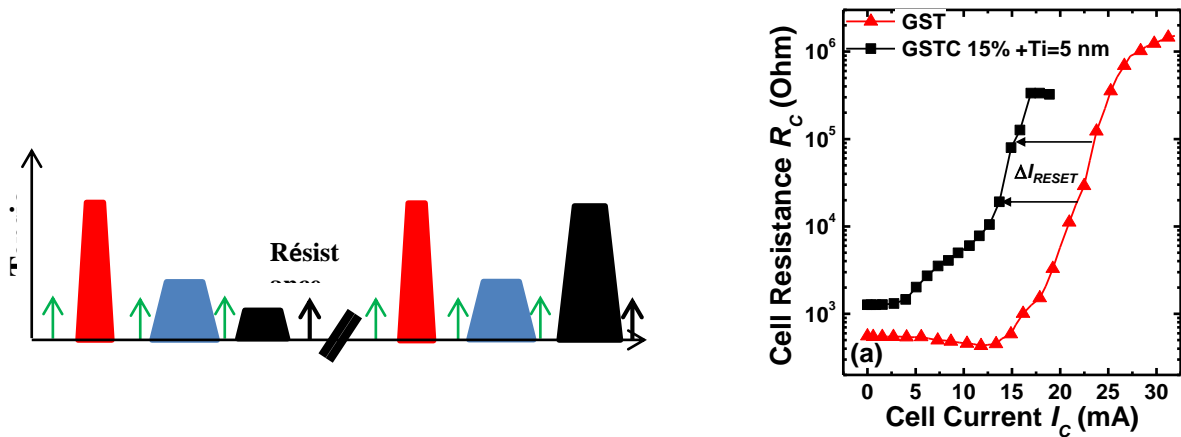


Figure 88 : Fonctionnalité des dispositifs après la procédure SETMIN: (a) Procédure de programmation des dispositifs, (b) Evolution de la résistance en fonction du courant dans les dispositifs.

De plus, les dispositifs à base de GST-C15% encapsulés par une couche de Titane de 5 nm d'épaisseur sont fonctionnels dans les deux états de pré-programmation : l'état hautement résistif obtenu après BEOL et l'état faiblement résistif obtenu suite au SETMIN.

IV.2.2 Rétention à 300°C

Après avoir vérifié la fonctionnalité des dispositifs à base de GST-C15% avec une couche d'encapsulation de Titane de 5 nm d'épaisseur, nous avons voulu déterminer les capacités de rétention de ces dispositifs (Figure 89). Nous avons donc effectué des mesures de rétention sur les trois types de dispositifs à base de GST-C15% et utilisant une épaisseur variable de Titane. Ces dispositifs ont été fabriqués avec les procédés LETI utilisant une température maximale de 200°C.

Nous avons suivi l'évolution de la résistance de ces dispositifs placés à 300°C et se trouvant dans un état hautement résistif en fin de fabrication. Nous constatons que pour les dispositifs sans Titane, la résistance chute au bout de 1000 secondes, tandis qu'en présence de Titane, la rétention est améliorée d'un facteur 10. Pour les dispositifs comportant 10 nm de Titane, on observe une forte dispersion des résistances.

Les dispositifs comportant une couche de Titane de 5nm d'épaisseur présentent une capacité de rétention améliorée par rapport aux dispositifs sans Titane, avec un temps de rétention à 300°C de 10^4 secondes donc 10 fois plus grand que celui des dispositifs sans Titane.

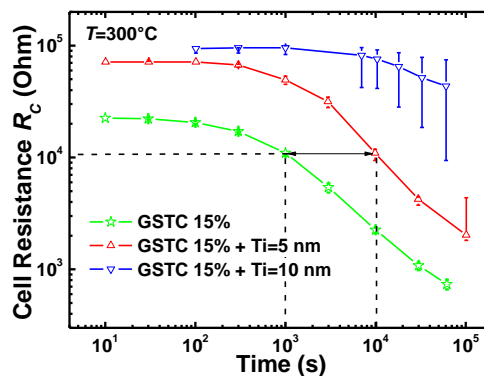


Figure 89 : Stabilité thermique des dispositifs PCRAM à base de GST-C15% avec ou sans couche d'encapsulation de Titane après dépôt.

IV.2.3 Endurance des cellules et programmation après cyclage

Après avoir estimé les capacités de rétention de nos structures optimisées, nous avons caractérisé l'endurance de ces dispositifs. Nous concluons que 10^8 cycles d'écriture/ effacement peuvent être effectués sans dégrader la fenêtre de programmation (Figure 90).

De plus, un test de fonctionnalité a été effectué sur un dispositif optimisé après 10^7 cycles. Celui-ci montre que le dispositif est encore fonctionnel et garde une fenêtre de programmation de 10^2 (Figure 91).

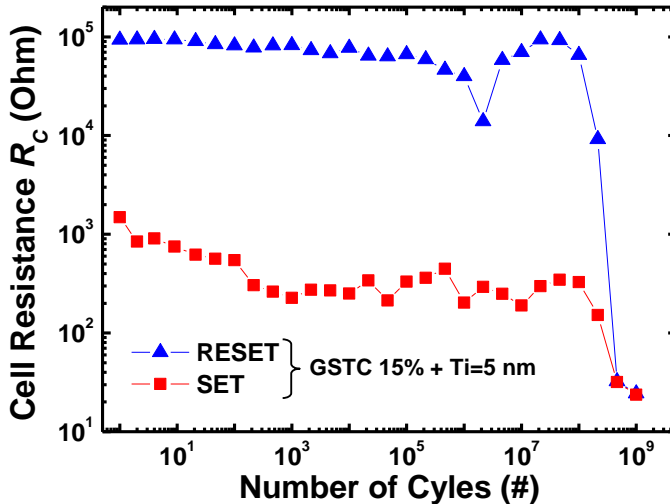


Figure 90 : Endurance de dispositifs à base de GST-C 15% encapsulé par une couche de 5 nm de Titane.

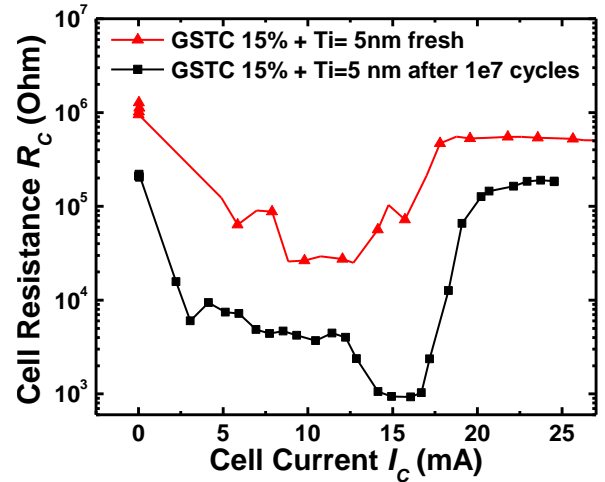


Figure 91 : Caractéristiques de programmation avant et après endurance.

IV.3 Développement de la technique de pré-codage compatible avec l'étape de soudure

Comme nous l'avons expliqué au IV.1, l'utilisation des PCRAM dans certaines applications embarquées est entravée par la perte d'informations au cours du recuit de soudure. En effet, l'état RESET du GST standard n'étant pas stable dans les conditions thermiques de la soudure, s'il passe à l'état SET, l'information est perdue. Par ailleurs, il existe des codes de correction utilisés au niveau des matrices pour sauver l'information. Une nouvelle technique de pré-codage permettant d'assurer la rétention des données après le procédé de soudure a été présentée dans la littérature [144]. Cette méthode utilise deux états SET pour pré-coder les informations grâce au développement d'une opération de cristallisation qui permet d'obtenir des grains cristallins de plus grande taille et donc de décroître la résistance de la phase cristalline. Elle ouvre le champ à la recherche de solutions à la problématique de soudure, que ce soit par le développement de nouveaux matériaux ou de nouveaux algorithmes.

Pour cela, nous avons pensé à utiliser les dispositifs optimisés à base de GST-C15% et comportant une couche de Titane de 5 nm d'épaisseur, testés au IV.2, et nous avons développé une nouvelle technique de pré-codage (Figure 92).

Ces dispositifs se trouvent à l'état hautement résistif (HR) en sortie de fabrication, même après le recuit thermique de 400°C du BEOL. Une partie de ces dispositifs est gardée dans cet état noté « état 0 », l'autre partie sera programmée à l'état faiblement résistif (BR) noté « état 1 » par l'application de la procédure SETMIN (présentée au IV.1).

Ces deux types de dispositifs sont stables sous le recuit de soudure de 260°C. En effet, les dispositifs de l'état 0 ont déjà été soumis au recuit du BEOL de 400°C pendant 2 minutes. Les autres dispositifs de l'état 1 sont complètement cristallins et donc stables sous le recuit thermique de soudure. Ainsi, les états d'information programmés 0 et 1 sont stables suite à ce recuit de soudure.

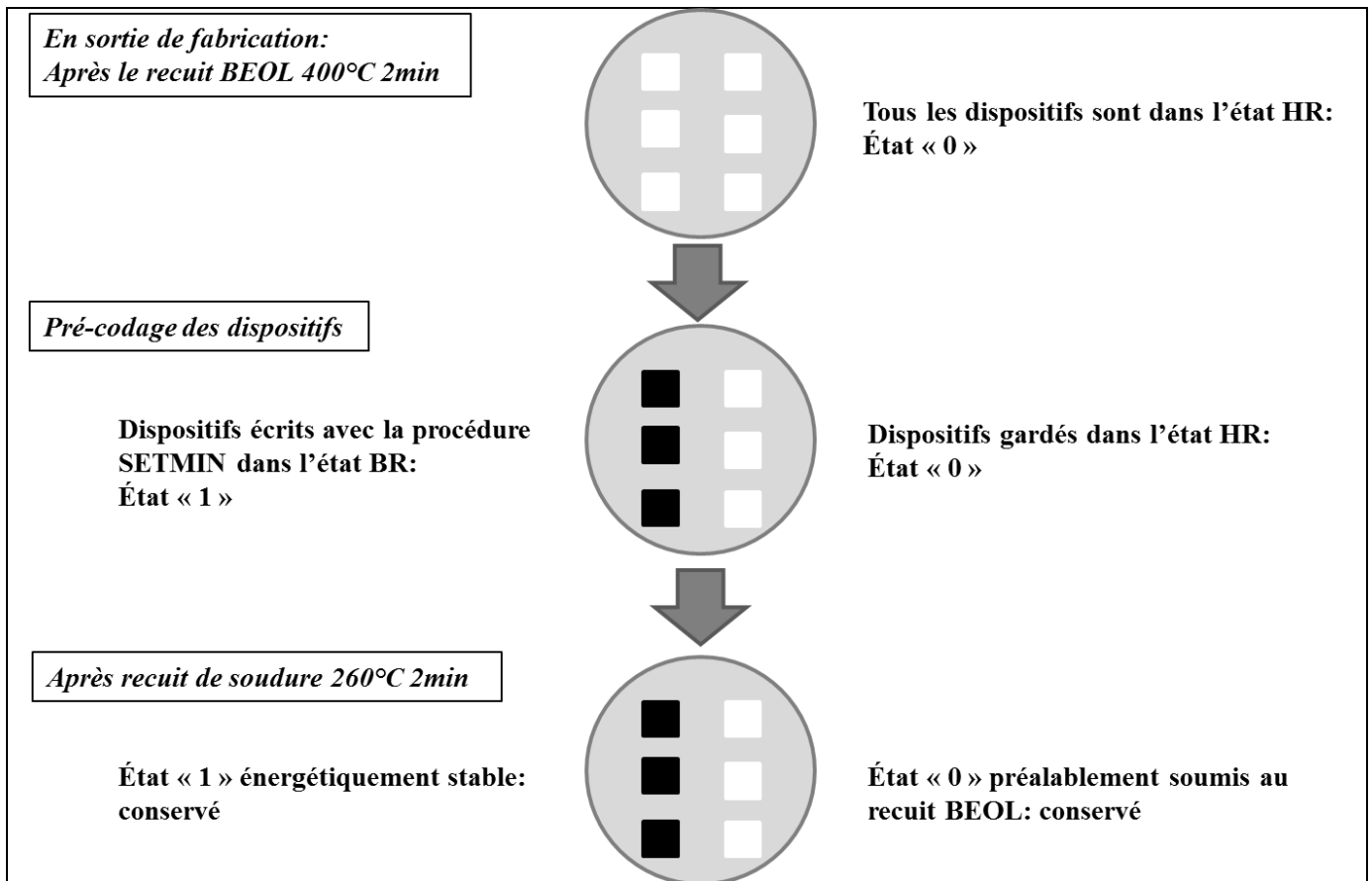


Figure 92: Méthode de pré-codage proposée pour stocker les informations sur la matrice mémoire lors de l'étape de soudure de la puce mémoire.

IV.3.1 Application de la méthode de pré-codage sur les dispositifs à base de GST-C15% encapsulé par une couche de Titane

Les dispositifs optimisés à base de GST-C15% encapsulé par une couche de 5 nm de Titane ont permis le pré-codage de deux états d'informations distincts. Il nous reste à vérifier la stabilité thermique de ces deux états lors de l'étape de soudure de la matrice mémoire sur une carte électronique. Pour cela, nous appliquons à ces dispositifs optimisés un recuit thermique de 260°C pendant 2 minutes (Figure 93) pour reproduire le budget thermique appliqué aux dispositifs PCRAM pendant l'étape de soudure (« Soldering Pb-free »).

Nous constatons sur la Figure 94 qu'avant le recuit thermique de soudure, les valeurs des résistances des états d'informations notés 0 (haute résistance) et 1 (basse résistance) sont bien distinctes avec un écart d'un ordre de grandeur. Après le recuit de soudure, les deux distributions de résistances sont un peu modifiées donc l'écart entre les résistances est réduit mais il demeure suffisant pour assurer la distinction entre les deux états programmés.

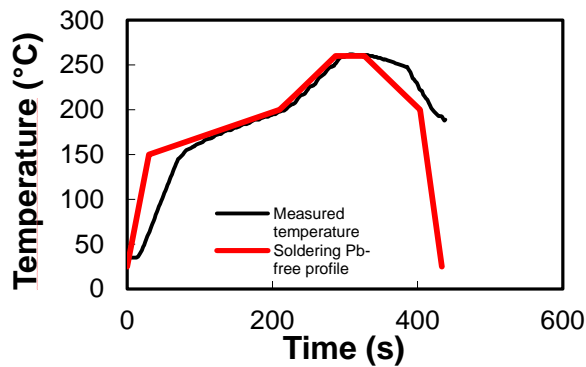


Figure 93 : Profils de température du recuit de soudure utilisés: le profil demandé en rouge et le profil réel en noir.

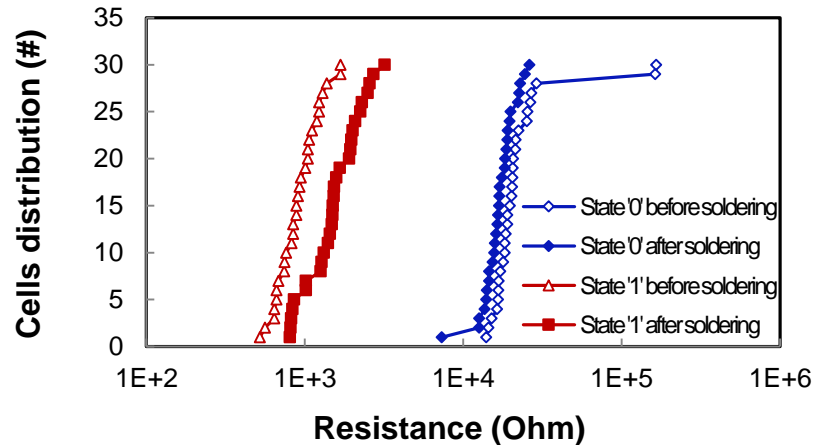


Figure 94 : Evolution des résistances de dispositifs à base de GST-C15% + Ti=5 nm lors de l'étape de soudure de la matrice mémoire sur une carte électronique « soldeing ».

De plus, les niveaux de résistances moyens des deux états d'informations programmés gardent un écart d'environ un ordre de grandeur après le recuit de soudure. (Figure 95)

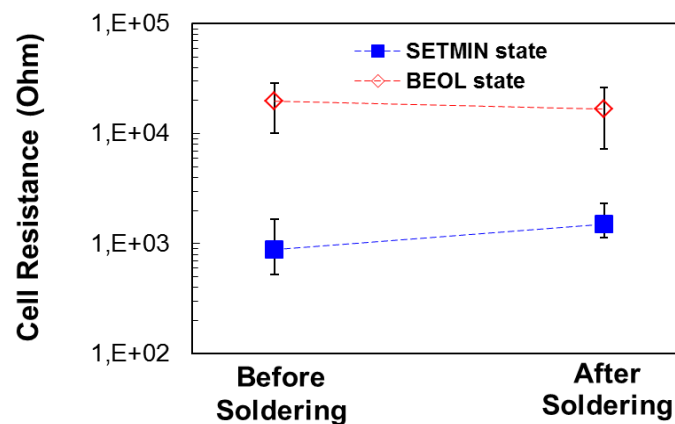


Figure 95 : Niveaux de résistances moyens des deux états d'information programmés sur des dispositifs à base de GST-C15% + Ti=5nm avant et après soudure.

Ainsi, nous avons montré que les dispositifs à base de GST-C15% et comportant une couche de Titane de 5 nm d'épaisseur constituent une solution à la problématique de la soudure. Nous avons également testé la stabilité des deux états d'informations pré-codés au cours du temps. Nous avons donc suivi l'évolution de résistance des dispositifs optimisés pré-programmés dans l'état haute résistance (état 0) et basse résistance (état 1). (Figure 96).

On rappelle que le phénomène de dérive des résistances est décrit par une loi de puissance qui exprime la résistance R à un instant t en fonction de la résistance initiale R_0 mesurée au temps t_0 et du « coefficient de drift » noté ν :

$$R = R_0 (t/t_0)^\nu \quad (\text{III.5})$$

Nous constatons que les deux états d'informations pré-programmés présentent des coefficients de drift très faibles. Cependant, l'état faiblement résistif est moins stable que l'état hautement résistif, ce qui concorde avec les résultats de stabilité des deux états au recuit de soudure. L'état faiblement résistif est moins stable que l'état hautement résistif que ce soit dans les conditions du recuit de soudure ou dans le temps.

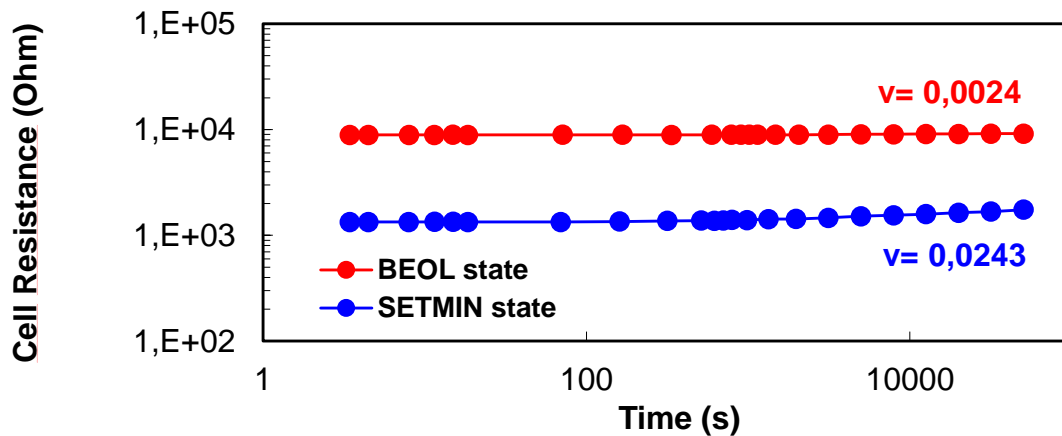


Figure 96 : Evolution des résistances des états d'informations pré-codés sur des dispositifs à base de GST-C15% + Ti=5 nm au cours du temps.

En conclusion, le développement de la procédure de recuit électrique nommée SETMIN couplée avec la nouvelle technique de pré-codage nous ont permis d'utiliser les dispositifs à base de GST-C15% et comportant une couche de Titane de 5 nm d'épaisseur pour pré-coder deux états d'informations distincts et séparés par un écart de résistances d'un ordre de grandeur. Ces deux états pré-codés ont montré une stabilité satisfaisante dans les conditions du recuit de soudure.

De plus, les dispositifs utilisés montrent de bonnes performances électriques. En effet, ils présentent un courant de programmation réduit par rapport aux dispositifs à base de GST standard, avec une fenêtre de programmation de deux ordres de grandeur, ainsi que de bonnes propriétés de rétention et d'endurance.

Ainsi, ces dispositifs optimisés constituent une solution à l'étape critique de la soudure. Ils peuvent être intégrés dans des matrices mémoires pour être programmés puis soudés sur les cartes électroniques de manière fiable.

Toutefois, pour rendre cette méthode prometteuse, il est souhaitable d'avoir un écart plus important entre les valeurs de résistances des deux états de dispositifs avant la soudure.

Pour cela, il convient d'augmenter la température de cristallisation du matériau à changement de phase. C'est pourquoi nous nous sommes intéressés à une autre solution utilisant comme matériau à changement de phase du GeTe-C15% encapsulé par une couche de Titane qui présente une température de cristallisation élevée comme l'ont montré les mesures présentées précédemment (Figure 73 et Figure 75).

IV.3.2 Application de la méthode de pré-codage sur les dispositifs à base de GeTe-C15% encapsulé par une couche de Titane

L'utilisation combinée du dopage Carbone dans le GeTe et d'une couche d'encapsulation de Titane a permis d'augmenter la température de cristallisation du GeTe pour approcher le budget thermique du BEOL qui est de 400°C (Figure 74).

Nous avons testé les performances électriques de dispositifs à base de GeTe-C15% encapsulé par une couche de 5 nm de Titane, en utilisant la procédure décrite sur la Figure 85. Les courbes représentées sur la Figure 97 ont été obtenues pour des impulsions de programmation de 1 μ s de longueur.

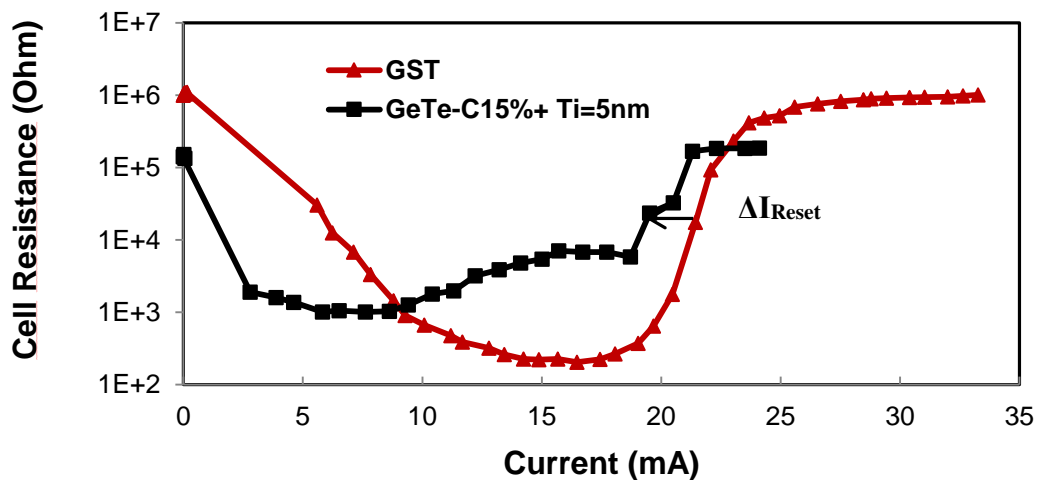


Figure 97 : Caractéristiques R-I des dispositifs PCRAM à base de GeTe-C15% + Ti=5 nm et de dispositifs de référence obtenus pour des impulsions de programmation de 1 μ s de longueur.

Les dispositifs à base de GeTe-C15% encapsulé par une couche de 5 nm de Titane présentent un courant de programmation d'environ 20 mA et une fenêtre de programmation de deux ordres de grandeur. On observe également une réduction du courant de programmation de ces dispositifs par rapport aux dispositifs de référence à base de GST.

Par ailleurs, nous avons testé différents budgets thermiques proches du recuit BEOL (400°C pendant 2 minutes) afin de déterminer la température optimale à laquelle les dispositifs vierges peuvent être soumis tout en gardant un état hautement résistif. Nous avons opté pour un recuit de 360°C pendant 2 minutes. Celui-ci permet de programmer les dispositifs dans un état hautement résistif d'environ 200 kOhms. Ensuite, grâce à la procédure SETMIN optimisée présentée précédemment, nous avons pu programmer certains dispositifs dans un état faiblement résistif de quelques kiloOhms.

Ces deux états d'informations sont séparés par un écart de résistance moyen d'un ordre de grandeur. Cependant, les distributions de résistances des deux états pré-codés présentent une dispersion importante (Figure 98).

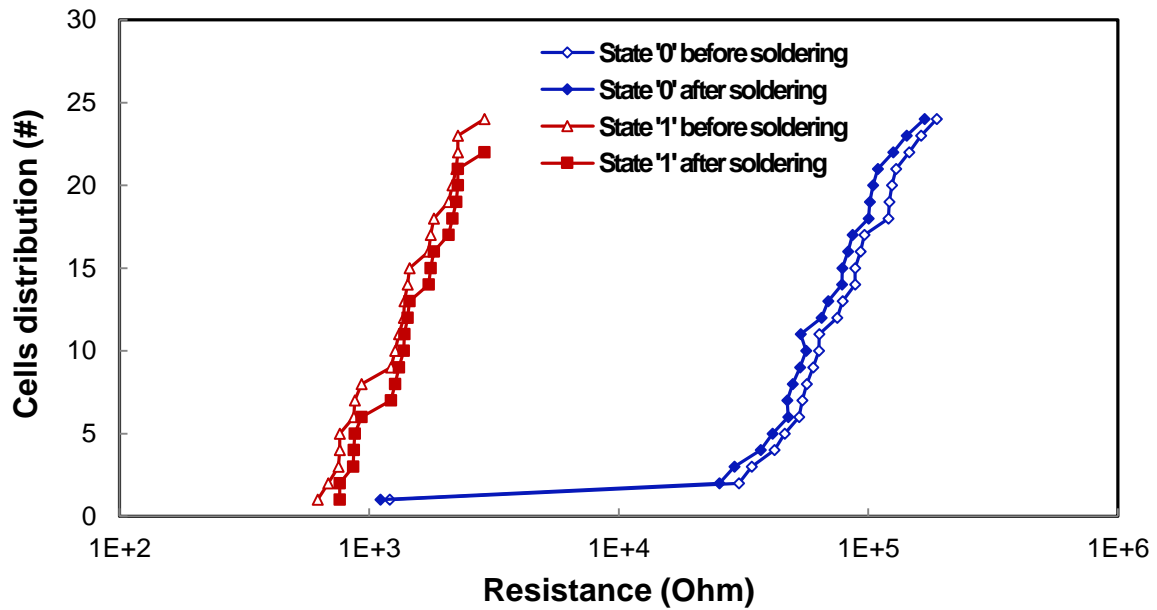


Figure 98 : Evolution des résistances de dispositifs à base de GeTe-C15% + Ti=5 nm lors de l'étape de soudure de la matrice mémoire sur une carte électronique « soldering ».

Les deux types de dispositifs ont été testés électriquement et présentent un courant de programmation d'environ 20 mA et une fenêtre de programmation de deux ordres de grandeur. De plus, des mesures de l'évolution des résistances au cours du temps ont montré que les deux états pré-programmés sont stables au cours du temps avec un coefficient de drift moyen de 0.02.

Ainsi, Ce matériau présente un bon potentiel pour le pré-codage des informations. Cependant, une forte dispersion des résistances des dispositifs testés remet en cause la qualité du matériau déposé et laisse entrevoir une nécessité d'optimisation de la technologie et du matériau utilisé afin de mieux exploiter le potentiel que présente ce type de structure pour l'opération de pré-codage.

Conclusion du chapitre III

Nous avons montré au cours de cette étude que l'incorporation de Carbone dans le GST ou dans le GeTe combinée avec l'encapsulation par une couche de Titane permet d'augmenter la température de cristallisation de ces matériaux à changement de phase de manière significative. D'autre part, le développement de la procédure de recuit électrique SETMIN nous a permis de parvenir à programmer des dispositifs LETI dans deux états de résistances séparés par plus d'un ordre de grandeur et stables au cours du temps. Ces deux états permettent de stocker une information et de la conserver lors de l'étape de soudure de la matrice mémoire sur la carte électronique. Les dispositifs utilisant du GST-C15% encapsulé par une couche de Titane de 5nm d'épaisseur représentent une solution prometteuse pour le pré-stockage d'informations exigé par l'application des cartes sécurisées (« Secure Smart-Card »).

Des dispositifs à base de GeTe-C15% encapsulé par une couche de Titane de 5nm d'épaisseur ont également été testés. Ceux-ci ont pu être programmés dans deux états de résistances séparés par deux ordres de grandeur. Cependant, une forte dispersion des résistances des dispositifs testés remet en cause la qualité du matériau déposé.

Afin d'améliorer cette solution, on peut envisager d'optimiser la concentration en Carbone dans le GeTe ainsi que l'épaisseur de la couche d'encapsulation, tout en veillant à obtenir des films de bonne qualité. On peut également envisager d'incorporer un dopage de Titane dans les matrices de GST et GeTe. De plus, une meilleure compréhension physique de l'impact du Titane sur le matériau à changement de phase est nécessaire pour savoir pourquoi les atomes de Carbone sont repoussés près du plug en présence de Titane, et comment les atomes de Titane augmentent la température de cristallisation du matériau dopé Carbone.

Cependant, la fabrication industrielle des mémoires non volatiles inclut une étape de test de fonctionnalité nommé « EWS » (pour « Electrical Wafer Sort ») de toutes les cellules mémoires de la matrice avant pré-codage et packaging. Cette étape n'est pas réalisable avec notre solution de pré-codage parce qu'elle utilise une propriété de la phase amorphe as-fab qui correspond à un état hautement résistif obtenu après recuit BEOL et vierge électriquement. Pour dépasser cette difficulté, il faut choisir un matériau qui possède une température de cristallisation plus élevée tout en gardant de bonnes performances électriques. Pour cela, il est possible de combiner les deux aspects présentés dans le **chapitre II**, c'est-à-dire modifier la stœchiométrie du matériau $\text{Ge}_2\text{Sb}_2\text{Te}_5$ et utiliser un dopage optimisé afin d'améliorer la stabilité thermique de la phase amorphe. Cette solution a fait l'objet d'une étude qui sera présentée dans le **chapitre IV**.

Références bibliographiques du chapitre III

- [133] Beneventi, G.B. ; Gourvest, E. ; Fantini, A. ; Perniola, L. ; Sousa, V. ; Maitrejean, S. ; Bastien, J.C. ; Bastard, A. ; Fargeix, A. ; Hyot, B. ; Jahan, C. ; Nodin, J.F. ; Persico, A. ; Blachier, D. ; Toffoli, A. ; Loubriat, S. ; Roule, A. ; Lhostis, S. ; Feldis, H. ; Reimbold, G. ; Billon, T. ; De Salvo, B. ; Larcher, L. ; Pavan, P. ; Bensahel, D. ; Mazoyer, P. ; Annunziata, R. ; Boulanger, F. On Carbon doping to improve GeTe-based Phase-Change Memory data retention at high temperature, Memory Workshop (IMW), 2010 IEEE International , DOI: 10.1109/IMW.2010.5488328, Page(s): 1- 4, 2010.
- [134] G. Betti Beneventi, L. Perniola, V. Sousa, E. Gourvest, S. Maitrejean, J.C.Bastien, A. Bastard, B. Hyot, A. Fargeix, C. Jahan, J.F. Nodin, A. Persico, A. Fantini, D. Blachier, A. Toffoli, S. Loubriat, A. Roule, S. Lhostis, H. Feldis, G. Reimbold, T. Billon, B. De Salvo, L. Larcher, P. Pavan, D. Bensahel, P. Mazoyer, R. Annunziata, P. Zuliani, and F. Boulanger. Carbon-doped GeTe: a promising material for phase-change memories. Solid-State Electronics, 6566(0):197-204, November 2011.
- [135] Q. Hubert et al., “Lowering the Reset Current and Power Consumption of Phase-Change Memories with Carbon-Doped Ge₂Sb₂Te₅”, Proc. of IMW, 2012, pp. 190-194.
- [136] M. Micoulaut, J.-Y. Raty, C. Otjacques, C. Bichara, Understanding amorphous phase-change materials from the viewpoint of Maxwell rigidity, Phys. Rev. B 81, 174206, 2010.
- [137] G. E. Ghezzi, J. Y. Raty, S. Maitrejean, A. Roule, E. Elkaim, and F. Hippert. Effect of carbon doping on the structure of amorphous GeTe phase change material. Applied Physics Letters, 99(15):151906, 2011.
- [138] J-Y. Raty, P. Noe, G. E. Ghezzi, S. Maitrejean, C. Bichara, and F. Hippert. Vibrational properties and stabilization mechanism of the doped GeTe phase change material amorphous phase. Phys. Rev. Lett. B88, 014203, 2013.
- [139] P. Noe, J. Y. Raty, G. E. Ghezzi, F. Hippert, E. Souchier, L. Perniola, V. Sousa, A. Persico, E. Hena, M. Tessaïre, C. Bichara, and S. Maitrejean. Effect of dopant incorporation in phase change material. EPCOS 2012 Proceedings, 2012.
- [140] I. Friedrich, V. Weidenhof, W. Njoroge, P. Franz and M. Wuttig, “Structural transformations of Ge₂Sb₂Te₅ films studied by electrical resistance measurements”, Journal of Applied Physics, vol. 87, no. 9, pp. 4130–4134, 2000.
- [141] S. Loubriat, D. Muyard et al. GeTe Phase Change Material and Ti based electrode: study of thermal stability and adhesion. Microelectronic engineering. Vol. 88, issue 5, pp. 817-821, 2011.
- [142] S. Loubriat, D. Muyard et al. Electrical Behavior of Phase-Change Memory Cells based on GeTe. Microelectronic engineering.
- [143] K. N. Chen et al., “Thermal stress effects of Ge₂Sb₂Te₅ phase change material: Irreversible modification with Ti adhesion layers and segregation of Te”, Microel. Eng., 85 (2008) 2346-2349.
- [144] Lung, H.L. ; Breitwisch, M. ; Wu, J.Y. ; Pei-Ying Du ; Zhu, Y. ; Lee, M.H. ; Shih, Y.H. ; Lai, E.K. ; Dasaka, R. ; Wang, T.Y. ; Chen, C.F. ; Cheek, R. ; Schrott, A. ; Joseph, E. ; Cheng, H.Y. ; Raoux, S. ; Lam, C. A method to maintain phase-change memory pre-coding data retention after high temperature solder bonding process in embedded systems. VLSI Technology (VLSIT), 2011 Symposium on, Page(s): 98 – 99, 2011.

Chapitre IV :

Fiabilité des alliages de GST enrichis en
Ge : analyse du « drift » par étude du
bruit à basses fréquences

Résumé du chapitre IV

Les mémoires PCRAM doivent améliorer deux propriétés importantes afin de prétendre aux applications embarquées : la rétention à haute température et la stabilité des données dans les conditions du Soldering. Pour cela, différentes stratégies ont été testées, notamment la modification de la stœchiométrie et l'utilisation du dopage, comme nous l'avons présenté dans le **chapitre II**.

En particulier, l'étude de composés GST enrichis en Ge a permis de montrer que le matériau GST-Ge45%-N4% est très prometteur en raison des performances que présentent les dispositifs utilisant ce matériau. En particulier, la rétention de l'état RESET de ces dispositifs est la meilleure présentée dans la littérature avec 210°C 10 ans. De plus, les deux états SET et RESET sont stables dans les conditions du recuit de soudure. Cependant, ces dispositifs présentent une certaine instabilité de l'état SET en comparaison avec les dispositifs à base de GST. [145]

Par ailleurs, la stabilité des états programmés est un critère de fiabilité déterminant notamment pour les cellules mémoires multi-niveaux [146]. Il est nécessaire de comprendre les mécanismes mis en jeu dans la stabilité des états de programmation SET et RESET afin de satisfaire ce critère.

Dans ce chapitre, nous allons voir tout d'abord les propriétés de conduction des états SET et RESET des matériaux à changement de phase. Ensuite, nous nous intéresserons à l'analyse des origines physiques des effets de dérive de résistances de ces états via des mesures de bruit à basses fréquences.

I. Propriétés de conduction de l'état RESET

I.1 Caractéristiques électriques de l'état RESET

D'un point de vue électrique, l'état RESET est caractérisé par des résistances élevées, généralement entre 200 k Ω et quelques M Ω . Cependant, la caractéristique I-V représentant le courant de programmation en fonction de la tension appliquée change brusquement à la tension V_{TH} nommée tension de transition électronique ; la conductivité du dispositif devient alors comparable à celle de l'état SET. La Figure 99 représente les courbes I-V de dispositifs à base de GST, la tension V_{TH} vaut environ 1.2V.

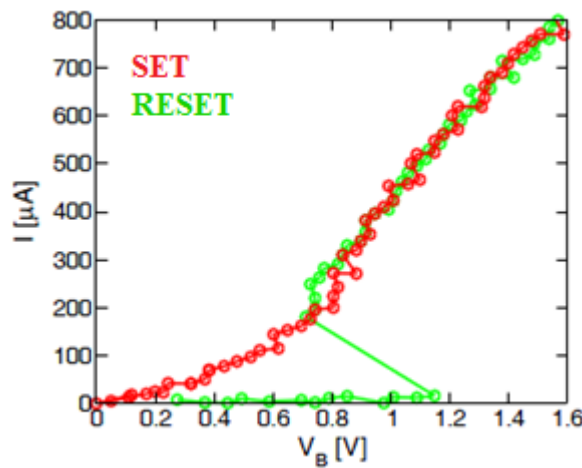


Figure 99 : Les caractéristiques I-V des états SET et RESET de dispositifs PCRAM à base de $\text{Ge}_2\text{Sb}_2\text{Te}_5$. [147]

Afin de comprendre la conduction de la phase amorphe, il est nécessaire de considérer deux cas : l'état isolant nommé OFF pour les tensions inférieures à V_{TH} et l'état conducteur nommé ON atteint suite à la transition électronique qui a lieu à la tension V_{TH} .

Toutes les mesures et les modèles qui seront présentés dans cette partie ont été réalisés sur les dispositifs à base de $\text{Ge}_2\text{Sb}_2\text{Te}_5$.

I.2 Conduction de la phase amorphe

I.2.1 Structure de bande

Lorsque le dispositif est programmé à l'état RESET, le matériau à changement de phase se trouve dans sa phase amorphe. Cette phase thermodynamiquement instable est caractérisée par une structure atomique désordonnée et des potentiels locaux non périodiques.

En effet, les modèles développés pour décrire la structure électronique du matériau amorphe GST montrent que le haut de la bande de valence est déformé en raison de la présence de porteurs de charges dus au Tellure ainsi que des défauts de structure présents le long des chaînes Te-Te [148]. Ces « pièges » génèrent une grande densité d'états électroniques localisés avec une distribution aléatoire en termes de localisation et d'énergie. Il s'agit de pièges neutres (10^{20} - 10^{21} cm $^{-3}$) ou d'états donneurs ou accepteurs (10^{18} - 10^{19} cm $^{-3}$). [149] (Figure 100)

Les bandes de valence et de conduction ne sont pas séparées par un écart bien défini (Figure 100). Ainsi, les niveaux d'énergies E'_c et E'_v sont mobiles.

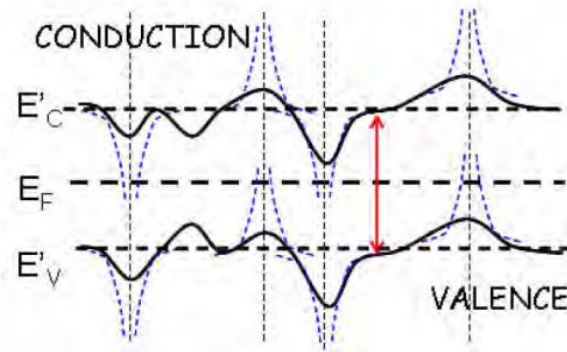


Figure 100: Structure électronique d'un semi-conducteur amorphe obtenu par un modèle qui considère des niveaux d'énergie E'_c et E'_v mobiles. [149]

La différence d'énergie entre ces niveaux E'_c et E'_v définit la « mobilité du gap » qui contrôle les propriétés de conduction c'est-à-dire la résistivité électrique et l'énergie d'activation de la conduction. Cette dernière correspond à la pente du courant I en fonction de $1/kT$. Elle reflète la différence d'énergie entre le niveau de Fermi E_F et le bas de la bande de conduction E'_c .

I.2.2 Matériau amorphe isolant

Dans le cas où le matériau amorphe est dans son état OFF, son énergie d'activation de la conduction décroît lorsque la tension appliquée augmente ($V < V_{TH}$). La conduction est donc favorisée. Ceci signifie que la conduction est assurée par des centres de Coulomb puisque leurs niveaux de potentiels peuvent être abaissés par l'application d'un champ électrique. (Figure 101)

Le modèle développé par Ielmini [150] permet de calculer les profils de potentiels entre différents pièges en les considérant comme des potentiels de Coulomb. Dans ce modèle, le niveau de Fermi E_F est placé à mi-gap et la conduction est dominée par le déplacement des porteurs entre les états localisés situés dans la bande interdite (théorie de Poole-Frenkel). Ce transfert des porteurs peut se faire soit par émission thermique soit par effet tunnel à travers la barrière d'énergie.

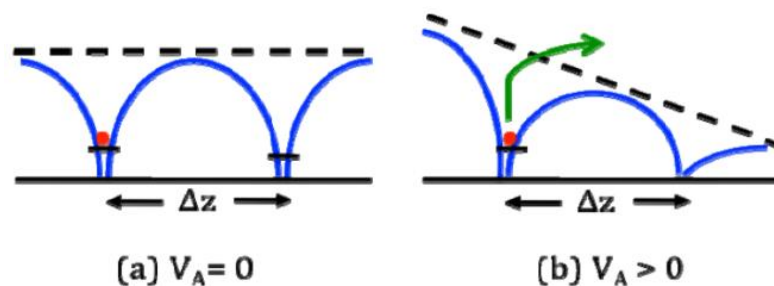


Figure 101 : Profils de potentiels entre deux états localisés d'énergie en fonction de la tension appliquée. Une tension positive entraîne l'abaissement de la barrière d'énergie.

Ce modèle permet d'exprimer le courant I en fonction de la tension V appliquée au matériau amorphe selon la formule suivante [150]:

$$I = 2qAN_T \frac{\Delta z}{\tau_0} \exp\left[-\frac{E_c - E_F}{k_B T}\right] \sinh\left[\frac{qV}{k_B T} \frac{\Delta z}{2u_a}\right] \quad (\text{IV.1})$$

Avec q la charge élémentaire, A la section du dispositif, τ_0 le temps de déplacement des porteurs entre pièges, N_T la densité d'états de Coulomb entre le niveau de Fermi E_F et le bas de la bande de conduction E_c , Δz la distance moyenne entre eux et u_a l'épaisseur du matériau amorphe.

Dans le cas des faibles tensions, la formule (IV.1) décrit le transport ohmique à champ faible par la résistance suivante [150]:

$$R = \frac{k_B T \tau_0 u_a}{q^2 A N_T \Delta z^2} \exp\left[\frac{E_c - E_F}{k_B T}\right] = R_0 \exp\left(\frac{E_A}{k_B T}\right) \quad (\text{IV.2})$$

Avec R_0 le facteur pré-exponentiel et $E_A = E_c - E_F$ l'énergie d'activation de la conduction.

D'après le modèle de Poole-Frenkel, le niveau E_F est situé à mi-gap et la grandeur E_A est considérée comme constante. Dans ce cas, la résistance est considérée comme une fonction linéaire de l'épaisseur du matériau amorphe actif. Or, les mesures ne valident pas cette relation et montrent simplement que la résistance des dispositifs est une fonction croissante de l'épaisseur du matériau amorphe actif. Il est donc possible de programmer les dispositifs à différents états résistifs en maîtrisant l'épaisseur du matériau amorphe qu'ils comportent à l'aide d'impulsions électriques adaptées.

Les mesures de résistance en fonction de la température pour différents états résistifs montrent une différence dans leurs énergies d'activation de la conduction (Figure 102).

Pour rendre compte de cet effet, Ielmini a proposé un modèle noté DPF (pour « Distributed Poole-Frenkel ») [151] qui considère que les barrières d'énergie à dépasser pour permettre le transport des porteurs présentent une distribution aléatoire entre les pièges en raison du désordre chimique et structural de la phase amorphe. La Figure 103 montre que ce modèle permet d'ajuster la variation d'énergie d'activation en fonction de la résistance initiale.

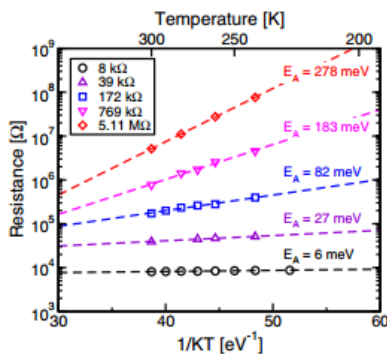


Figure 102 : Tracé d'Arrhenius de la résistance mesurée pour différents états résistifs. La pente représente l'énergie d'activation de la conduction. [151]

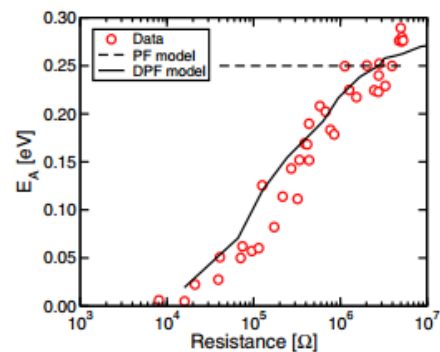


Figure 103 : Evolution de l'énergie d'activation de la conduction E_A mesurée et calculée en fonction de la résistance. Le modèle proposé permet d'ajuster les valeurs. [151]

Pour expliquer cette dépendance de l'énergie d'activation de la conduction en fonction de la résistance programmée, le matériau amorphe a été modélisé par un système composé de différents éléments résistifs dont les énergies d'activation de la conduction E_i sont aléatoirement réparties. Par conséquent, le courant ne circule pas de manière uniforme dans la couche mais va suivre les éléments résistifs de plus faibles résistances (nommés chemins de percolation) donc ceux qui possèdent les énergies d'activation de la conduction les plus faibles. [149]

Lorsque l'épaisseur de la région amorphe diminue, la probabilité de trouver un chemin de percolation de faible résistance le long des états localisés de faibles barrières d'énergie E_i augmente. Cet effet confirmé par les simulations entraîne une diminution de l'énergie d'activation de la conduction E_A . [151]

I.2.3 Transition électronique vers l'état conducteur

Lorsque le champ électrique appliqué au matériau à changement de phase approche de la condition critique (tension de seuil), un processus instable a lieu. Il mène à une augmentation brutale de la conductivité.

Cette transition électronique qui permet le passage du matériau amorphe à l'état ON est décrite par l'instabilité du courant et de la tension due à l'excitation électronique sous l'effet de champs électriques élevés. Plusieurs mécanismes de conduction non ohmique ont été présentés dans la littérature afin d'expliquer cette transition [152]. Le mécanisme le plus communément admis est la conduction de type Poolee-Frenkel à fort champ électrique.

Pour les faibles tensions, le transport de type Poolee-Frenkel permet de maintenir l'équilibre de la distribution énergétique des électrons et un niveau de Fermi spécifique (Figure 104(a)). Lorsque le champ électrique est suffisamment élevé, les électrons vont connaître un gain en énergie significatif qui va augmenter leur mobilité. Ceci peut être décrit comme un mécanisme d'injection qui a lieu entre les états localisés de faible énergie et les états de haute énergie (Figure 104(b)). De plus, l'application d'un champ électrique élevé entraîne la diminution de la barrière de potentiel pour l'émission thermique. Ces deux effets conjoints sont à l'origine de l'augmentation de la conductivité.

Par ailleurs, le gain en énergie des électrons entraîne un déséquilibre dans leur distribution énergétique. De plus, certains électrons n'ayant pas vu de gain en énergie, une partie du matériau reste à l'état OFF (Figure 104(c)). Ceci entraîne une non-uniformité du champ électrique sur toute l'épaisseur du matériau amorphe : en effet, pour maintenir le même courant, le champ électrique doit être très élevé dans la partie d'état OFF dans laquelle la distribution énergétique est quasi-uniforme ; en revanche, il doit être très faible dans la partie d'état ON dans laquelle les électrons sont dans un état énergétique élevé. La chute du champ électrique à l'interface entre la partie OFF et la partie ON est à l'origine de la rupture de pente de la caractéristique I-V du matériau amorphe à la tension de seuil. [150]

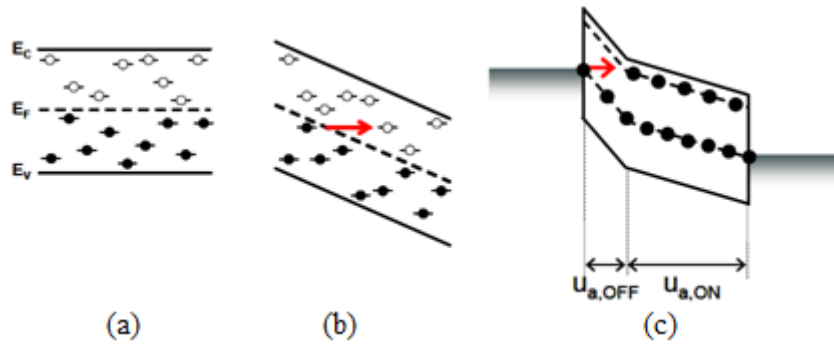


Figure 104 : Schéma du processus d'injection responsable de la transition électronique de la phase amorphe qui a lieu à champ électrique élevé : la distribution d'énergies des électrons est uniforme sous champ faible (a) et devient non uniforme sous champ fort en raison du gain en énergie des électrons (b) qui entraîne une non-uniformité électrique et la formation de deux parties dans le matériau amorphe : une partie OFF et une partie ON (c). [147]

I.3 Dérive de la résistance de l'état RESET et mécanismes mis en jeu

I.3.1 Instabilité de la phase amorphe : la relaxation structurale

I.3.1.1 Description des effets électriques observés

Suite à l'application d'une impulsion de RESET, la tension de seuil V_{TH} nécessaire pour permettre la transition électronique du volume amorphe augmente avec le temps. De plus, le dispositif PCRAM programmé dans un état de haute résistance connaît une augmentation au cours du temps (Figure 105) selon la loi en puissance suivante [153] [154] :

$$R(t) = R_0 \left(\frac{t}{t_0} \right)^\nu \quad (\text{IV.3})$$

Avec R_0 une résistance de référence mesurée au temps t_0 et ν le coefficient de drift.

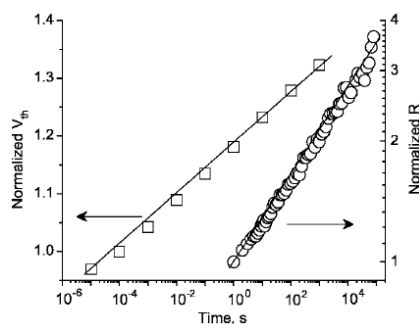


Figure 105 : Evolution de la tension V_{TH} et de la résistance en fonction du temps suite à l'opération de RESET. Les valeurs sont normalisées respectivement à $t= 0.1\text{ms}$ et $t= 2\text{s}$. [155]

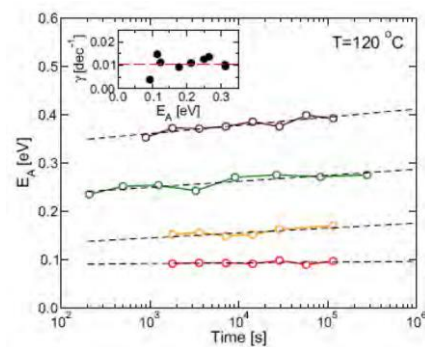


Figure 106 : Evolution de l'énergie d'activation de conduction en fonction du temps sous un recuit de 120°C . [149]

La dérive de la tension de seuil ainsi que celle de la résistance (Figure 105) sont dues à l'effet de la relaxation structurale de la phase amorphe métastable. Il s'agit de changements structuraux qui ont lieu à courte distance pour minimiser l'énergie libre au sein du matériau amorphe, telle que la relaxation de liaisons faibles ou déformées.

Par ailleurs, nous avons vu précédemment que l'énergie d'activation de la conduction est variable en fonction de la résistance programmée (Figure 102). De façon similaire, la relaxation structurale entraîne l'augmentation de l'énergie d'activation de la conduction en fonction du temps selon une loi de puissance (Figure 106). Ceci est dû à la modification des barrières d'énergie locales des différents éléments résistifs qui le composent.

I.3.1.2 Description de la relaxation structurale

La relaxation de la phase amorphe vers un état plus stable s'accompagne d'une émission thermique à travers une barrière d'énergie E_{RS} . Ainsi, le temps caractéristique moyen de la relaxation noté τ_{RS} dépend de la température et suit la loi d'Arrhenius suivante [154]:

$$\tau_{RS} = \tau_0 e^{\frac{E_{RS}}{k_B T}} \quad (IV.4)$$

Avec τ_0 la constante de temps associée à la vibration atomique et E_{RS} l'énergie d'activation de la relaxation structurale.

Il a été montré que la dérive de la résistance dépend du courant de lecture et de la température. En revanche, elle ne dépend pas du champ électrique appliqué. [154]

Un modèle développé par Ielmini a permis de mettre en évidence la signification physique du coefficient de drift. [156] En effet, le paramètre v mesuré en suivant l'évolution de la résistance en fonction du temps dépend des conditions expérimentales. De plus, la variation de l'énergie de gap du système peut être accélérée par des recuits thermiques et dépend de la température de lecture c'est-à-dire la température à laquelle sont effectuées les mesures de résistance.

Lorsque la température de lecture est égale à la température de recuit, le coefficient de drift à un instant t est donné par la relation suivante :

$$v(t) = \frac{\Delta E_A}{\Delta E_{RS}} = \frac{E_A(t) - E_A(t_0)}{E_{RS}(t) - E_{RS}(t_0)} \quad (IV.5)$$

Avec t_0 un temps de référence.

Dans ce cas, le coefficient de drift est égal au ratio entre les augmentations des énergies d'activation de la conduction ΔE_A et de la relaxation structurale ΔE_{RS} .

Lorsque la température de lecture est différente de la température de recuit, la relation précédente comporte un facteur multiplicatif qui prend en compte la dépendance en température du phénomène.

Ainsi, pour une température donnée, le coefficient de drift est fonction de la variation de l'énergie d'activation de la conduction. Ce résultat est conforme avec les mesures expérimentales montrant l'augmentation de v avec l'augmentation de la résistance et de l'énergie d'activation de la conduction au cours du temps (Figure 107). De plus, les mesures montrent que v varie linéairement avec E_c .

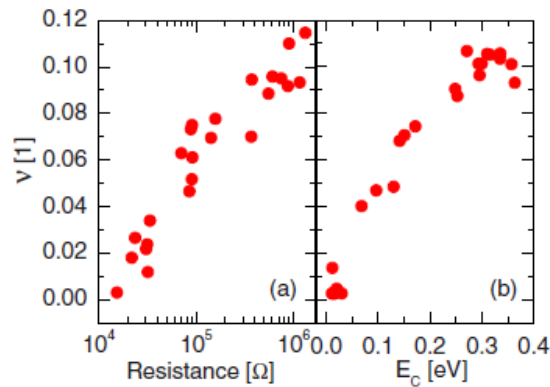


Figure 107 : Variation du coefficient de drift v en fonction de la résistance initiale (a) et de l'énergie d'activation de la conduction E_c (b), obtenue expérimentalement. [156]

En conclusion, le coefficient de drift dépend du ratio entre les augmentations des énergies d'activation de la conduction ΔE_A et de la relaxation structurale ΔE_{RS} . Cette relation entre l'énergie d'activation de la conduction et la résistance est due à la nature désordonnée du chalcogénure amorphe qui présente différentes énergies de gap (E_A) localisées et distribuées de manière aléatoire dans le volume.

De plus, le coefficient de drift dépend du matériau à changement de phase employé. La Figure 108 montre les coefficients de drift de l'état RESET obtenus pour différents matériaux publiés par le LETI. Il apparaît clairement que les matériaux incorporant des dopants ou utilisant une stoechiométrie différente des matériaux standards (GST et GeTe) présentent des coefficients de drift de l'état RESET plus élevés.

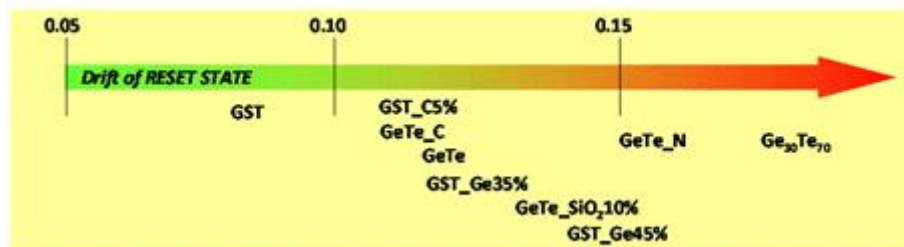


Figure 108 : Coefficients de drift de l'état RESET obtenus pour différents matériaux publiés par le LETI.

I.3.2 Modélisation

La relaxation structurale de la phase amorphe est responsable de la dérive de la tension de seuil et de la résistance des mémoires à changement de phase dans l'état RESET. Plusieurs théories ont été proposées pour en expliquer les causes physiques.

I.3.2.1 Modèle de Ielmini

Le modèle de Ielmini [154] évoqué précédemment explique la relaxation structurale par le passage des défauts ou « traps » dans des états plus stables sous l'effet d'une excitation thermique à travers une barrière d'énergie E_{RS} , dans un système à double niveaux DWP (Figure 109). Ceci entraîne la diminution de la concentration des défauts qui représentent les états localisés responsables de la conduction du matériau amorphe. On obtient ainsi une diminution

de la conduction et donc une augmentation de la résistance au cours du temps.

La diminution du nombre de défauts est contrôlée par le processus d'émission thermique et la distribution énergétique des défauts. Le phénomène d'annihilation des défauts est activé en température. [157]

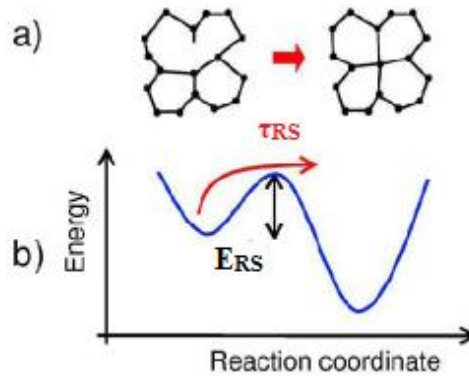


Figure 109 : Modèle cinétique de la relaxation structurale dans les matériaux amorphes : annihilation des états métastables (a) par excitation thermique dans le système DWP. [154]

Par ailleurs, le modèle de Ielmini [154] affirme que la relaxation structurale nécessite l'excitation d'électrons situés sur les atomes faiblement liés de la structure amorphe. Cette excitation permet leur passage des états métastables vers les états libres de la bande de conduction. En revanche, la cristallisation fait appel à une excitation massive des électrons de la bande de valence vers la bande de conduction (Figure 110). Ceci explique pourquoi l'énergie d'activation de la cristallisation est plus élevée que celle de la relaxation structurale.

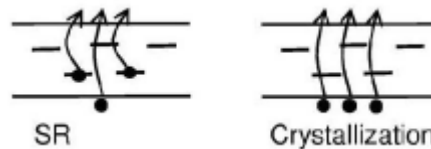


Figure 110 : Schéma électronique des mécanismes de relaxation structurale et de cristallisation qui explique la différence de leurs énergies d'activation.

I.3.2.2 Modèle de Pirovano

A l'inverse du modèle de Ielmini, le modèle de Pirovano [148] montre que les dérives de V_{TH} et de R_{OFF} sont corrélées à la dynamique des défauts (ou « traps ») présents dans le matériau amorphe.

En effet, la déformation du haut de la bande de valence du matériau amorphe GST (décrite au I.2.1) entraîne la génération de paires de défauts chargés donneur/ accepteur qui impactent la densité des porteurs dans la phase (Figure 111). De plus, la génération de défauts va diminuer le nombre de porteurs et donc réduire la conduction.

Par ailleurs, lorsque la densité des paires donneur/ accepteur augmente, le niveau de Fermi E_F est modifié pour approcher le mi-gap (Figure 112) et les grandeurs V_{TH} et de R_{OFF} augmentent.

La variation de R_{OFF} est donc liée à la dynamique des traps qui influencent la concentration des porteurs de charges.

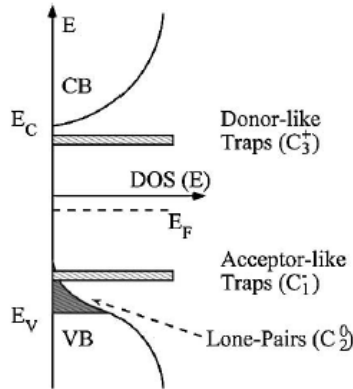


Figure 111 : Schéma de la structure de bande du matériau amorphe $\text{Ge}_2\text{Sb}_2\text{Te}_5$ qui comporte des états localisés donneur/accepteur. [148]

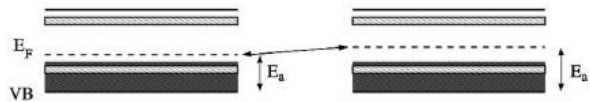


Figure 112 : Modèle de bandes du matériau amorphe avant et après relaxation structurale. Le niveau de Fermi est augmenté en raison de la formation de paires de défauts donneur/accepteur. [148]

I.3.2.3 Modèle de Karpov

Le modèle de Karpov [155] décrit la structure atomique désordonnée et métastable de l'amorphe par un système dit « à double niveaux » c'est-à-dire qui présente un double puits de potentiels (ou DWP pour « double-well potentials »), comme le montre la Figure 109. Cette approche étant purement physique, elle n'évoque pas de mécanismes électroniques comme celle de Pirovano.

Les atomes peuvent basculer entre deux configurations différentes qui correspondent aux énergies minimales du système DWP. Le désordre structural de la phase amorphe se traduit alors par les fluctuations de la hauteur des barrières et la différence entre les énergies minimales. Ce modèle a permis de donner des expressions analytiques de la dérive temporelle des grandeurs V_{TH} et de R_{OFF} . Il évoque deux mécanismes microscopiques possibles pour la relaxation structurale : la variation de la densité du matériau et l'évacuation de contraintes mécaniques générés au cours du changement de phase.

I.3.2.4 Modèle de Jino Im

Enfin, l'étude de Jino Im [158] a montré que le changement de densité qui a lieu lors de la transformation de phase entraîne une contrainte résiduelle au sein du matériau amorphe. Ceci donne lieu à une diminution de l'énergie de gap et une augmentation des états localisés d'énergie dans ce gap. Le GST amorphe a donc une meilleure conduction lorsqu'il est sous contraintes. Par ailleurs, la cristallisation est accélérée sous l'effet des contraintes.

La contrainte compressive due à la différence de densité entre les phases cristalline et amorphe peut être évacuée par la formation et la croissance de nuclei au sein du matériau amorphe. Ainsi, le courant qui circule dans le matériau est réduit ce qui mène à l'augmentation de la résistance.

Ce modèle met en évidence deux processus qui ont lieu au sein du matériau amorphe : la dérive de la résistance et la cristallisation (Figure 113). En effet, l'évacuation du stress interne du matériau amorphe a lieu via la formation de nuclei qui entraîne l'augmentation de la résistance.

Ensuite, les nuclei vont croître jusqu'à amener le matériau dans un état cristallin, ce qui entraîne la chute de la résistance.

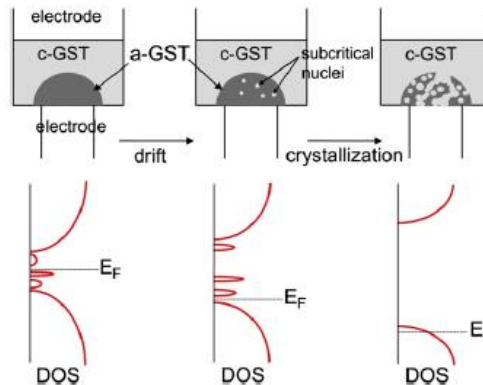


Figure 113 : Schéma représentant les deux processus qui ont lieu au sein du matériau amorphe : la dérive de la résistance et la cristallisation. [158]

Une étude récente réalisée par Ciocchini [159] a mis en évidence l'existence de ces deux processus de drift et de cristallisation pour les dispositifs à l'état SET comme pour les dispositifs RESET.

Dans ce travail, nous avons choisi d'analyser nos résultats à la lumière du modèle de Ielmini qui constitue une référence dans le domaine des propriétés de conduction des matériaux chalcogénures.

II. Propriétés de conduction de l'état SET

II.1 Caractéristiques électriques de l'état SET

Lorsque le matériau à changement de phase se trouve dans sa phase cristalline, le dispositif est dans son état SET faiblement résistif. Cependant, la caractéristique I-V représentant le courant de programmation en fonction de la tension appliquée (Figure 99) montre un comportement non linéaire. En effet, le dispositif SET connaît une transition entre deux régimes : celui des faibles courants pour lequel la résistance est faible (notée R_{SET}) et celui des courants élevés pour lequel la résistance est plus élevée (notée R_{ON}).

II.2 Conduction de la phase cristalline

Les études des propriétés de conduction de la phase cristalline des matériaux chalcogénures ont montré qu'ils se comportent comme des semi-conducteur de type p, avec une très forte concentration de trous. (Figure 114)

Comme nous l'avons vu précédemment, le matériau $\text{Ge}_2\text{Sb}_2\text{Te}_5$ peut se présenter sous deux formes cristallines : la structure hexagonale HCP ou la structure cubique à faces centrées CFC. La différence des propriétés de conduction entre les différents arrangements atomiques est contrôlée par la quantité de lacunes dans le matériau (ou « excess vacancies »). [160]

La structure hexagonale du GST est caractérisée par une concentration de trous d'environ $3 \times 10^{20} \text{ cm}^{-3}$ et par une mobilité d'environ $30 \text{ cm}^2/\text{Vs}$ [161]. La présence accrue de lacunes dans l'arrangement du Ge et/ou du Sb dans la structure cristalline entraîne la présence de défauts à un niveau d'énergie proche de la bande de valence. Ceci entraîne un chevauchement et une déformation du haut de la bande de valence. La conduction finale d'un tel semi-conducteur très fortement dopé p est quasi-métallique. Pour des températures élevées, proches de la température de fusion, une grande concentration de trous passe dans la bande de conduction participant ainsi à la conduction finale.

La structure cubique CFC du GST présente une conductivité électrique de type p, avec un niveau de Fermi proche de la bande de valence. Elle présente de nombreux trous qui peuvent donner lieu à des niveaux d'énergie de défauts près de la bande de valence. Par conséquent, la conduction de ce matériau est de type semi-conducteur. A température élevée, le nombre d'électrons impliqués dans la conduction est élevé et donc la résistivité finale du matériau est faible. [162]

Dans les deux structures cristallines, le régime non linéaire observé sur la caractéristique I-V est attribué aux effets thermiques ainsi qu'aux effets du champ électrique au sein du matériau. En effet, l'augmentation de la température augmente la concentration des porteurs de charges via la génération thermique dans le gap du semi-conducteur, tandis que l'application de champs électriques entraîne l'augmentation de la concentration et de la mobilité des porteurs sous l'effet de l'ionisation d'impact et de la conduction de Poole-Frenkel. [163]

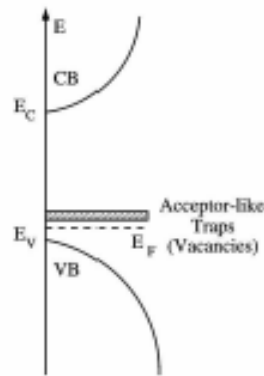


Figure 114 : Diagramme de bandes de la phase cristalline du $\text{Ge}_2\text{Sb}_2\text{Te}_5$ assimilée à un semi-conducteur de type p. [164]

II.3 Dérive de la résistance de l'état SET

II.3.1 Dispositifs à base de $\text{Ge}_2\text{Sb}_2\text{Te}_5$

Lorsque le dispositif est programmé dans un état SET, il présente une résistance faible. Nous avons vu précédemment que le coefficient de drift mesuré sur les dispositifs à base de $\text{Ge}_2\text{Sb}_2\text{Te}_5$ est d'autant plus grand que leurs résistances sont élevées. Les résistances faibles donnent donc de faibles coefficients de drift. La Figure 115 montre l'évolution des résistances des états SET et RESET de tels dispositifs. L'état RESET présente un coefficient de drift d'environ 0.11, tandis que l'état SET est quasiment stable dans le temps.

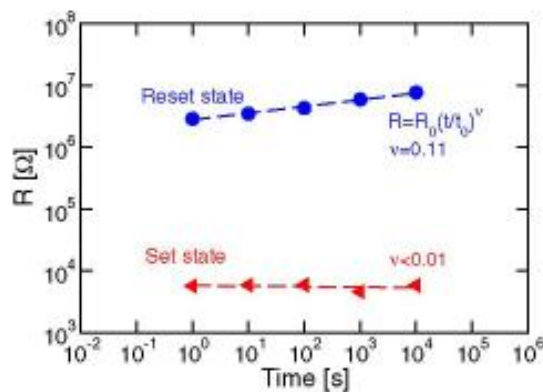


Figure 115 : Evolution de résistance en fonction du temps pour les états SET et RESET de dispositifs à base de $\text{Ge}_2\text{Sb}_2\text{Te}_5$. [154]

II.3.2 Dispositifs à base de matériaux optimisés

La recherche de nouveaux matériaux pour atteindre les performances requises par les applications industrielles a mené à l'utilisation de dopage ou de nouvelles compositions de matériaux. Ces matériaux permettent d'obtenir des températures de cristallisations élevées et améliorent ainsi les propriétés de rétention à haute température ainsi que la stabilité des données programmées dans les conditions du recuit thermique de soudure.

Cependant, ces matériaux optimisés génèrent une instabilité des états faiblement résistifs (SET) et donc une augmentation des coefficients de drift.

Par exemple, les dispositifs PCRAM à base de GST-C15%+Ti=5nm étudiés dans le **chapitre III** montrent des coefficients de drift différents pour les deux états faiblement résistifs programmés. L'état le plus faiblement résistif nommé SETMIN présente un coefficient de drift d'environ 0.024 alors que celui de l'état SET vaut 0.00243. En ce qui concerne le GeTe-C5%, son coefficient de drift est de 0.011. Tous ces matériaux présentent des coefficients de drift plus élevés que ceux mesurés sur les dispositifs de référence à base de $\text{Ge}_2\text{Sb}_2\text{Te}_5$ inférieur à 0.01. [154]

Par ailleurs, le développement de nouveaux matériaux à changement de phase à base de GST enrichi en Ge a permis d'améliorer la stabilité thermique (rétention) de l'état hautement résistif RESET et d'atteindre une rétention de 10 ans à plus de 180°C. Cet effet est dû à la ségrégation de Ge-cubique dans la phase amorphe ; ce processus étant fortement énergivore, il va entraîner l'amélioration de la rétention thermique du dispositif pour une augmentation du taux de Ge dans la phase.

De plus, ces matériaux garantissent la stabilité des états programmés au cours du procédé de soudure. Cependant, ils présentent une certaine instabilité temporelle nommée « drift » (liée à la relaxation structurale) de l'état faiblement résistif SET. [165]

La Figure 116 montre l'évolution de différents états de résistances pour les dispositifs à base de GST et de GST enrichi en Ge. Pour les deux types de dispositifs, les coefficients de drift augmentent avec l'état de résistance programmé. En revanche, les dispositifs à base de GST-Ge35% présentent des coefficients de drift plus élevés que ceux des dispositifs de référence pour les différents états programmés.

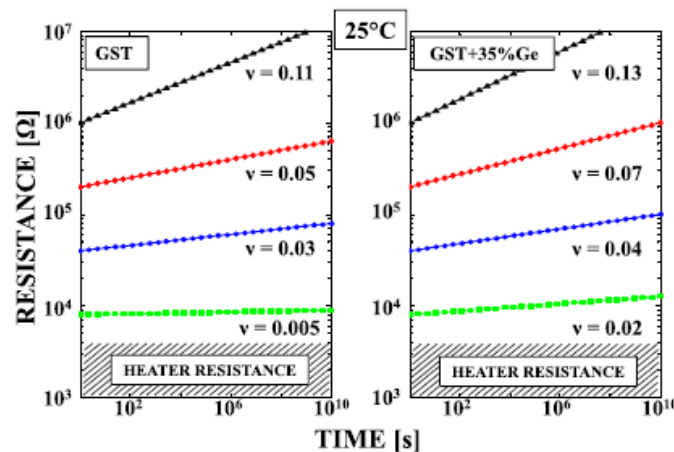


Figure 116 : Evolution de différents états de résistances pour les dispositifs à base de GST et de GST-Ge35% en fonction du temps. La dérive de la résistance est plus importante pour le GST-Ge35% et elle augmente lorsque la résistance programmée est élevée. [166]

L'utilisation combinée de matériaux à base de GST enrichi en Ge et de dopage en Azote ou en Carbone a permis d'améliorer la rétention thermique des dispositifs [145]. En revanche, les dispositifs fabriqués à partir de ces matériaux optimisés présentent des coefficients de drift plus élevés que ceux des dispositifs de référence pour les états faiblement résistifs, comme le montre la Figure 117. Ces états de résistances ont été obtenus avec une succession d'impulsions électriques d'amplitude décroissante et d'une durée totale de 15 μs .

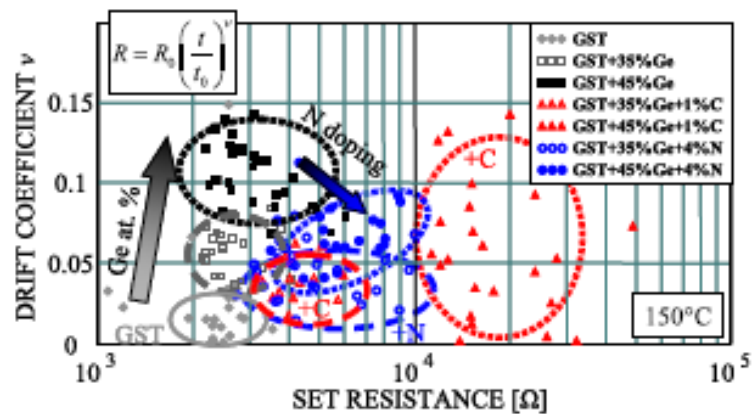


Figure 117 : Evolution des coefficients de drift en fonction de la résistance pour des dispositifs PCRAM programmés dans des états faiblement résistifs utilisant différents matériaux à changement de phase, mesurés à 150°C. [166]

Afin de déterminer les mécanismes physiques mis en jeu dans la dérive de la résistance de l'état SET, nous nous sommes focalisés sur le matériau GST-Ge45%-N4%.

III. Etude des dispositifs PCRAM à base de GST-Ge45%-N4%

III.1 Description des dispositifs

Ces dispositifs fabriqués en partenariat avec STMicroelectronics sont constitués d'une couche de 70 nm d'épaisseur de GST-Ge45% incorporant un dopage Azote de 4%. Cette couche a été déposée à température ambiante par la pulvérisation simultanée d'une cible de GST pur et d'une cible de Ge pur en présence d'un gaz réactif d'Azote.

Le matériau à changement de phase à base de GST-Ge45%-N4% est intégré dans une structure de type « Wall », présentée dans le **chapitre I** et montrée sur la Figure 118. L'élément résistif ou « Wall » a une hauteur de quelques dizaines de nanomètres, une épaisseur de quelques nanomètres et une longueur de quelques centaines de nanomètres.

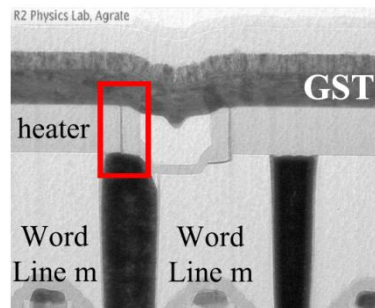


Figure 118 : Photographie TEM de dispositifs PCRAM de type « Wall ». [165]

III.2 Performances des dispositifs

Les dispositifs à base de GST-Ge45%-N4% permettent d'atteindre un temps de rétention de 10ans à 210°C tandis que les dispositifs à base de GST-Ge45% montrent une rétention de 10ans à 208°C. L'introduction du dopage Azote dans les alliages de GST enrichi en Ge permet donc d'améliorer la rétention des dispositifs PCRAM. Cet effet est dû à la formation de liaisons Ge-N dans la matrice cristalline qui empêche la cristallisation du Ge. [167]

Cependant, ce dopage Azote entraîne une réduction de la vitesse de cristallisation ainsi que l'augmentation de la résistivité de la phase cristalline [145]. De plus, la résistance de l'état SET de ces dispositifs tend à augmenter avec le temps et présente un coefficient de drift plus élevé que celui des dispositifs à base de GST (figure 15). Les performances de ces dispositifs sont décrites plus en détails dans les publications [145] et [166].

En particulier, Nous avons développé une procédure de programmation nommée R-SET qui sera présentée au III.3.1.3 et qui permet de programmer les dispositifs à base de GST-Ge45%-N4% dans un état faiblement résistif noté LRS. Avec une procédure spécifique nommée RESET (présentée au III.3.1.3), on peut programmer les dispositifs dans un état de haute résistance noté HRS.

On obtient ainsi deux états de résistance distincts et stables dans les conditions du recuit de soudure comme le montre la

Figure 119.

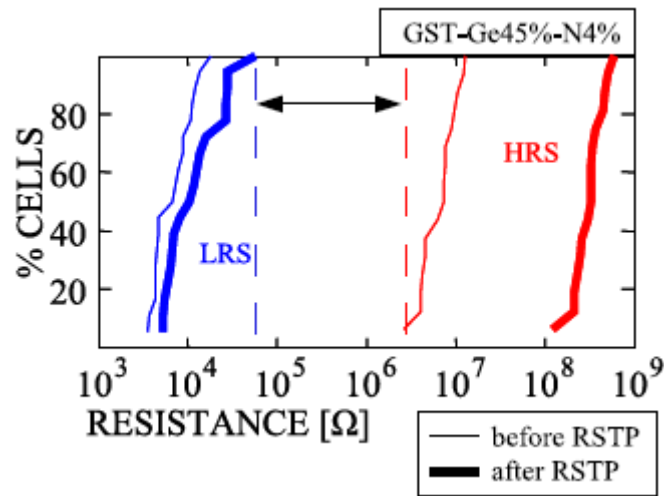


Figure 119 : Distribution des résistances de dispositifs à base de GST-Ge45%-N4% programmés dans les états de faible résistance LRS et de haute résistance HRS. Une fenêtre de deux ordres de grandeurs sépare ces états après le recuit de soudure nommé RSTP. [145]

III.3 Dérive de la résistance des états SET et RESET

III.3.1 Programmation de différents états résistifs

III.3.1.1 Etats faiblement résistifs

Les dispositifs sont programmés à l'état SET à l'aide d'une impulsion électrique de 1.4 V d'amplitude, 300 ns de palier, 200 ns de temps de montée et 1 μ s de temps de descente. Pour être programmés dans un état de résistance plus faible que celui de l'état SET, les dispositifs sont soumis à une succession de 20 impulsions électriques d'amplitudes décroissantes de 3 à 0 V avec un temps de palier de 300 ns et des temps de montée et de descente de 5 ns. Ainsi, l'état obtenu nommé SETMIN nécessite un temps de programmation supérieur à 15 μ s et ne répond pas aux exigences industrielles.

Une procédure optimisée nommée R-SET a été développée afin d'atteindre une résistance faible tout en utilisant un temps de programmation raisonnable. Elle est constituée de l'enchaînement d'une impulsion de RESET et d'une impulsion de SET. L'impulsion de RESET est caractérisée par une amplitude de 3 V, 300 ns de temps de palier et 5 ns de temps de montée et de descente. L'impulsion de SET est celle décrite précédemment dans la procédure SET.

III.3.1.2 Etat fortement résistif

Les dispositifs sont programmés à l'état RESET à l'aide d'une succession de 20 impulsions électriques d'amplitudes croissantes de 0 à 3V avec un temps de palier de 300ns et des temps de montée et de descente de 5ns. La résistance obtenue est de l'ordre de quelques MOhms.

III.3.1.3 Schéma des procédures utilisées et résistances obtenues

Les procédures utilisées pour programmer les différents états de résistances décrits précédemment sont schématisées sur la Figure 120.

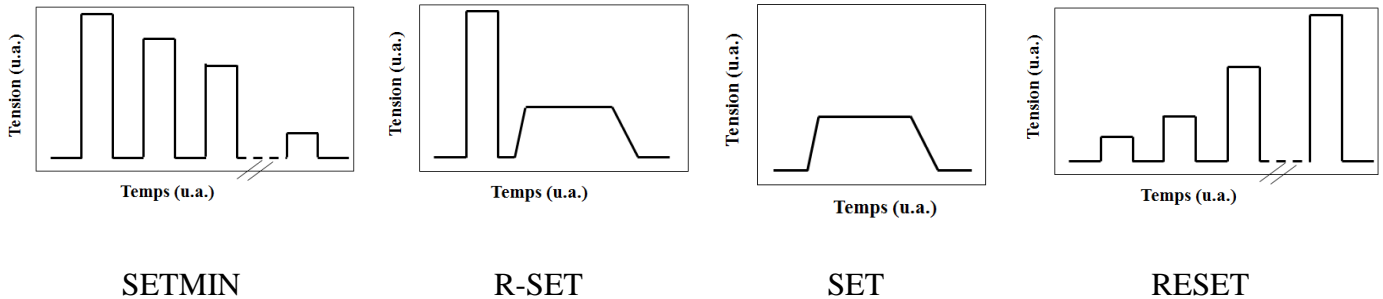


Figure 120 : Procédures électriques utilisées pour programmer les différents états de résistances.

Les résistances programmées à l'aide de ces procédures sont représentées sur la Figure 121. Les différents états programmés sont rangés par ordre croissant de leurs résistances moyennes: SETMIN, R-SET, SET et RESET. Cependant, on observe une dispersion importante des résistances pour les états programmés faiblement résistifs qui entraîne un recouvrement des distributions de leurs résistances.

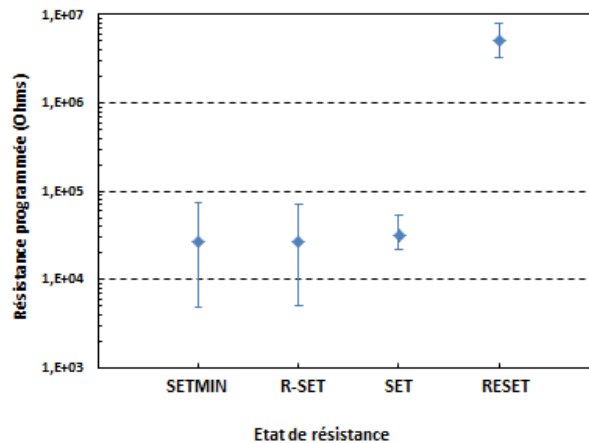


Figure 121 : Résistances des différents états programmés SETMIN, R-SET, SET et RESET.

III.3.2 Dérive des résistances programmées

Afin d'évaluer la dérive des résistances des différents états programmés, nous avons comparé les résistances des dispositifs mesurées juste après les procédures de programmation (Figure 121) à celles obtenues après un recuit thermique de 1 heure à 150°C qui a pour but d'accélérer la dérive des résistances. Nous avons ensuite calculé les ratios entre la résistance obtenue après drift et la résistance programmée (Figure 122) ainsi que les coefficients de drift donnés par l'évolution de la résistance pour les différents états programmés (Figure 123). Les figures suivantes montrent une augmentation du ratio caractéristique de la dérive de résistance ainsi que celle du coefficient de drift lorsque la résistance programmée augmente. De plus, ce ratio est plus grand pour l'état RESET que pour les états faiblement résistifs.

En effet, la résistance de l'état RESET est multipliée par 20 après drift tandis que les résistances des autres états sont multipliées par des facteurs plus petits que 10.

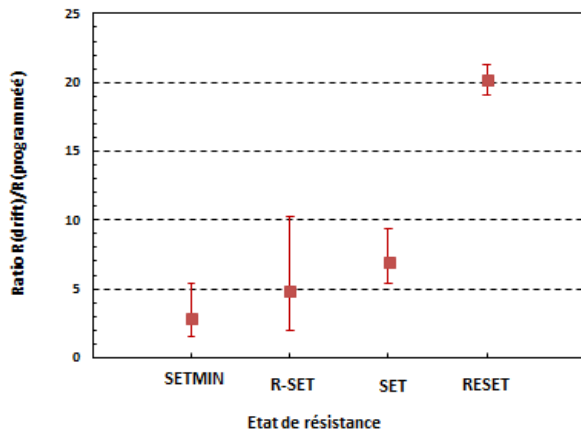


Figure 122 : Comparaison des ratios de la résistance obtenue après drift et de la résistance programmée pour les différents états programmés.

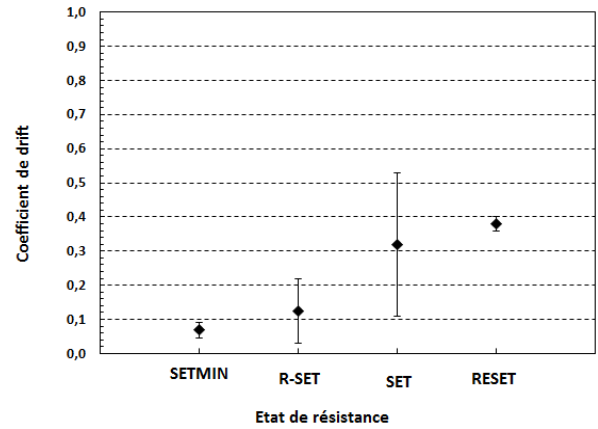


Figure 123 : Comparaison des coefficients de drift pour les différents états programmés.

Pour déterminer les mécanismes physiques mis en jeu dans le phénomène de dérive de la résistance de ces différents états programmés, nous avons réalisé des mesures de bruit à basses fréquences. En effet, l'étude du bruit constitue un moyen pour accéder aux mécanismes de conduction qui ont lieu au sein du matériau.

III.4 Mesures de bruit à basses fréquences

III.4.1 Définition mathématique du bruit

Le bruit dans les dispositifs électroniques correspond à des perturbations spontanées et aléatoires qui affectent leur signal électrique. Il s'agit de perturbations inhérentes au dispositif qui ne proviennent pas de sources externes et qui entraînent des fluctuations aléatoires du signal électronique, comme l'illustre la Figure 124.

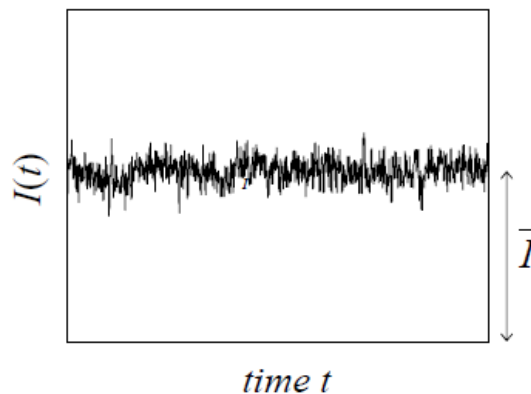


Figure 124 : Fluctuations du courant en fonction du temps. [168]

Le bruit dans le dispositif peut s'exprimer de la façon suivante :

$$I(t) = \bar{I} + i_n(t) \quad (\text{IV.5})$$

Avec \bar{I} le courant moyen et $i_n(t)$ la fluctuation aléatoire du courant. La valeur de i_n est aléatoire en chaque point de temps t .

Pour décrire le bruit, on doit donc utiliser des valeurs moyennes calculées sur des gammes de temps données. En pratique, l'étude du bruit est basée sur des méthodes mathématiques tirées des lois de probabilités qui permettent de définir correctement des valeurs moyennes pour les variables aléatoires. Généralement, on caractérise le bruit en utilisant la fonction mathématique de Transformée de Fourier qui permet de passer du domaine temporel au domaine fréquentiel.

On décrit le bruit par sa densité spectrale de puissance (DSP) notée S_I et définie pour chaque fréquence f par le théorème de Wiener-Kintchine comme suit :

$$S_I(f) = 4 \int_0^\infty \overline{I(t)I(t+T)} \cos(2\pi fT) dT \quad (\text{IV.6})$$

Le terme $\overline{I(t)I(t+T)}$ constitue le facteur d'autocorrélation et T le temps de corrélation donnés par la relation suivante :

$$\overline{I(t)I(t+T)} = \lim_{\tau \rightarrow \infty} \frac{1}{\tau} \int_0^\tau I(t)I(t+T) dt \quad (\text{IV.7})$$

Ainsi, la densité spectrale de puissance du bruit informe sur la manière avec laquelle la puissance du bruit est distribuée en fréquence.

Le bruit à basses fréquences constitue un moyen d'investigation des propriétés de conduction à l'échelle microscopique du matériau chalcogénure. Il est couramment utilisé pour comprendre les mécanismes de transport qui ont lieu au sein du matériau à changement de phase dans ses phases cristalline ou amorphe [169]. Il a également contribué à la compréhension de la relaxation structurale de la phase amorphe [170].

De plus, le bruit informe sur la qualité du matériau en termes de défauts. D'après le modèle de Ielmini, le bruit d'un matériau de volume V est proportionnel au nombre de défauts N_T qu'il contient et inversement proportionnel à son volume V : [171]

$$S_I \propto \frac{N_T}{V} \quad (\text{IV.8})$$

Pour les phases amorphes et cristallines, les caractéristiques électriques I-V publiées dans la littérature montrent l'existence de deux régimes : un régime linéaire ohmique pour les faibles champs appliqués et une augmentation exponentielle pour les champs électriques élevés, comme le montre la Figure 125. Pour les mesures de bruit, on se place en régime linéaire. Pour cela, on utilise des tensions inférieures à la tension de seuil.

Afin de comparer des spectres de bruit, il faut considérer le bruit normalisé sur une gamme de tensions appliquées pour une fréquence de mesure donnée. Ce dernier est donné pour chaque tension appliquée par le quotient du bruit mesuré par le carré du courant soit $\frac{S_I}{I^2}$. De plus, le bruit normalisé est une fonction linéaire du courant et une fonction constante de la tension. La Figure 126 montre le bruit normalisé calculé à 1 Hz en fonction de la tension pour des phases amorphes et polycristalline de GST présenté par la littérature. Un écart de deux ordres de grandeur sépare les signatures de bruit des deux phases dans cette étude.

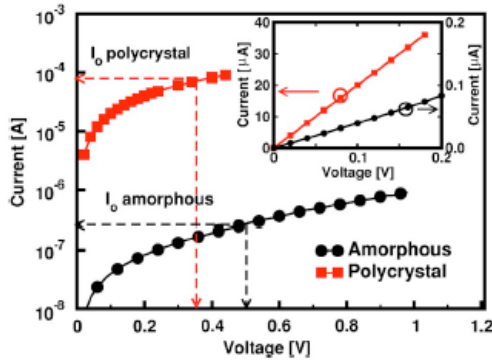


Figure 125 : Caractéristiques électriques I-V des phases amorphe et polycristalline du GST avec un régime linéaire pour les faibles tensions. [169]

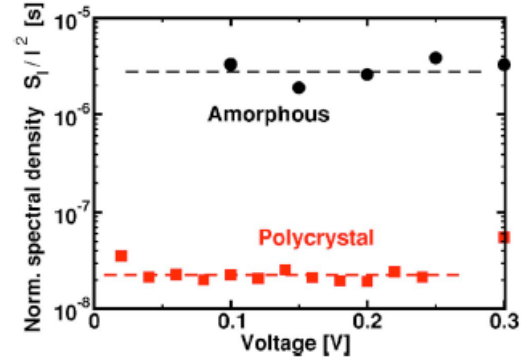


Figure 126 : Comparaison des bruits normalisés à 1 Hz des phases amorphe et polycristalline du GST. [169]

Il est important de noter que le bruit mesuré pour la fluctuation d'une grandeur donnée peut être normalisée par rapport au carré de cette grandeur. Ainsi, le bruit normalisé à une fréquence f est donné par:

$$\frac{S_I(f)}{I^2} = \frac{S_V(f)}{V^2} = \frac{S_R(f)}{R^2} = \frac{S_G(f)}{G^2} \quad (\text{IV.9})$$

Avec I le courant, V la tension, R la résistance et G la conductance du dispositif électronique étudié.

III.4.2 Description du banc de mesures de bruit

Pour effectuer les mesures de fluctuation de courant, on utilise un système constitué d'un amplificateur opérationnel programmable de type PBA2 et d'un analyseur de spectres dynamique. Ce système nommé 3PNMS est intégré dans un banc de mesures sous pointes qui permet d'obtenir des caractéristiques statiques I-V ainsi que le bruit des dispositifs. (Figure 127)

Le dispositif est placé en série avec le circuit constitué d'un générateur de tension continue et de l'amplificateur PBA2. Le générateur permet d'appliquer au dispositif des tensions DC de faibles amplitudes qui vont entraîner le passage d'un courant électrique à travers le dispositif. Ce courant est amplifié puis mesuré en utilisant le gain déclenché par l'amplificateur. La lecture du courant pour chaque tension appliquée permet d'obtenir la caractéristique électrique I-V. Ensuite, en chaque point de la droite I-V, l'analyseur de spectres va effectuer les traitements

mathématiques nécessaires en utilisant 32 chronogrammes $I(t)$ pour transformer les fluctuations du courant avec le temps en spectres fréquentiels du bruit pour chaque tension appliquée. Le banc de mesures utilisé présente une sensibilité de 10^{-9} A en courant et de 10^{-25} A²/Hz en DSP de bruit.

Pour les dispositifs PCRAM étudiés ici, nous nous sommes placés en régime ohmique et nous nous sommes limités à une gamme de tensions comprises entre 0 et 0.3 V. Les spectres ont été calculés sur la gamme de fréquence de 10 Hz à 10 kHz.

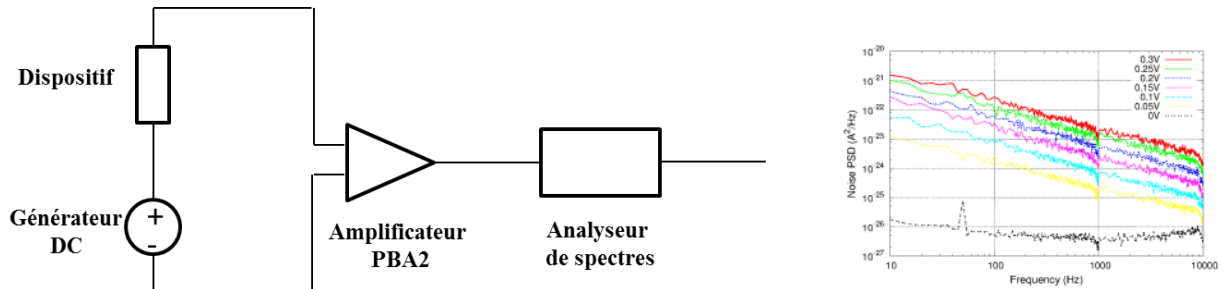


Figure 127 : Schéma du banc de mesures de bruit qui permet d'obtenir des spectres de densité spectrale de puissance en fréquences pour chaque tension appliquée.

III.4.3 Bruit des différents états programmés

III.4.3.1 Comparaison de la densité spectrale de puissance du bruit des différents états programmés

Les mesures de bruit sur les différents dispositifs programmés ont permis d'obtenir les densités spectrales de puissance pour la gamme de tension de 0 à 0.3 V avec un pas de 0.05 V. Les Figure 128 et Figure 129 montrent respectivement la caractéristique I-V d'un dispositif RESET ainsi que les spectres de DSP de bruit obtenus pour chaque point de cette caractéristique.

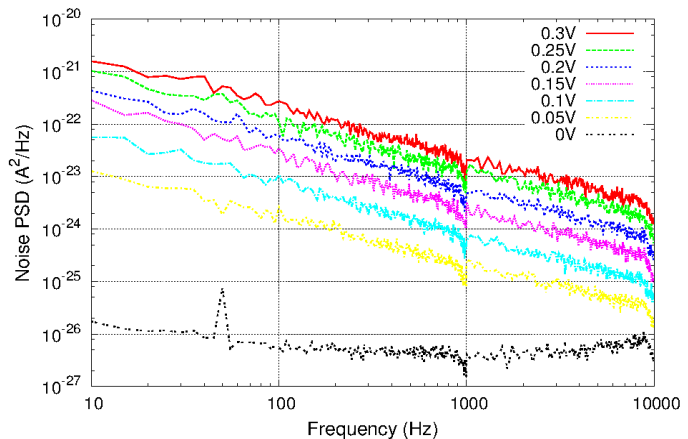
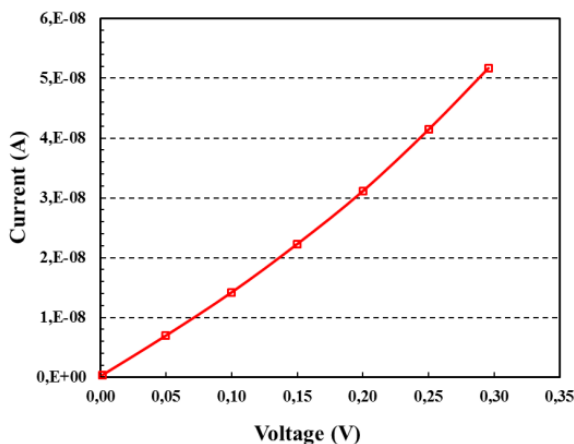


Figure 128 : Caractéristique statique I-V d'un dispositif à base de GST-Ge45%-N4% programmé à l'état RESET.

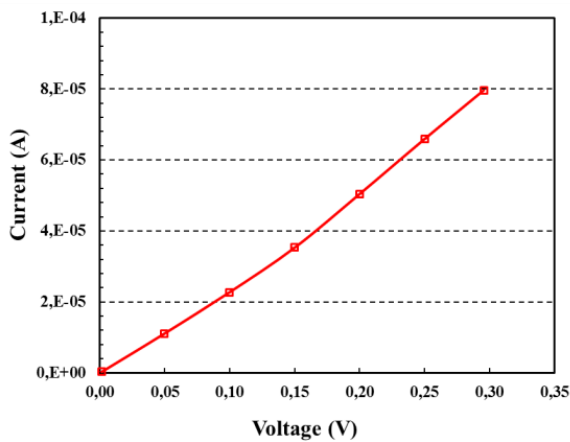


Figure 130 : Caractéristique statique I-V d'un dispositif à base de GST-Ge45%-N4% programmé à l'état SETMIN.

Figure 129 : Densité spectrale de puissance du bruit en fonction de la fréquence pour différentes tensions appliquées au dispositif RESET.

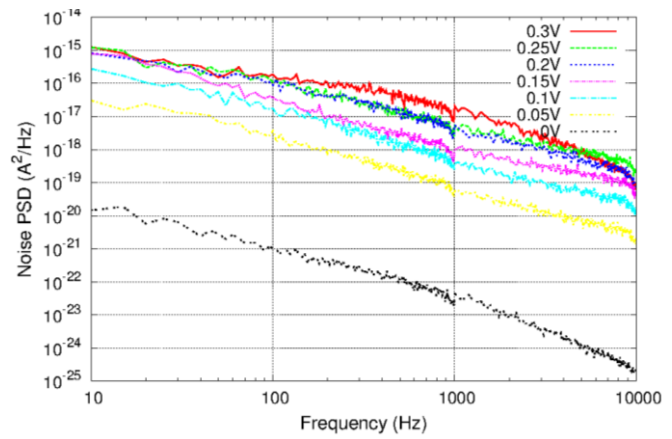


Figure 131 : Densité spectrale de puissance du bruit en fonction de la fréquence pour différentes tensions appliquées au dispositif SETMIN.

Les spectres DSP du bruit de ce dispositif SETMIN ne présentent pas une parfaite dépendance en $1/f$. Ils sont constitués de la somme de deux contributions : une signature en $1/f$ et une autre contribution qui est différente en fonction de la tension appliquée. D'autres dispositifs programmés à l'état SETMIN présentent des spectres en $1/f^\gamma$ avec des coefficients γ variant autour de 1. Ces spectres concordent avec certains travaux de la littérature estimant le coefficient γ des états faiblement résistifs à 1.1. [172]

En ce qui concerne les états R-SET et SET, certains dispositifs présentent des spectres en $1/f$ et d'autres présentent des spectres composés de la somme d'un signal en $1/f$ et d'un signal en $1/f^2$.

III.4.3.2 Interprétation des signaux de bruit obtenus pour les différents états programmés

Les spectres représentant la densité spectrale de puissance du courant en fonction de la fréquence pour les dispositifs de fortes résistances (RESET) et pour quelques dispositifs de basses résistances (SETMIN) montrent un comportement en $1/f$. Cette caractéristique en $1/f$ peut être expliquée par la superposition de plusieurs contributions Lorentziennes individuelles en $1/f^2$ qui correspondent aux signatures des défauts présents dans le matériau. [173] Le phénomène de bruit est dit collectif.

En ce qui concerne l'état RESET, le matériau amorphe comporte des défauts dont les temps caractéristiques présentent une distribution étendue. La somme des différentes contributions de ces défauts entraîne un spectre global en $1/f$. [170]

En ce qui concerne les états de résistances intermédiaires entre SETMIN et RESET, les spectres présentés dans la littérature montrent des « bosses » qui affectent la caractéristique en $1/f$. Ceci est relié au faible nombre de contributions Lorentziennes qui entraîne une distribution de temps caractéristiques étroite et qui est à l'origine de la perte du comportement en $1/f$. [170]

Dans le cas où le spectre DSP comporte une composante en $1/f^2$, celle-ci est considérée comme la contribution du signal du bruit télégraphique (ou « Random Telegraph Noise »). Il s'agit d'un signal en créneau (à double niveaux) et correspond à la fluctuation structurale d'un défaut bistable. [170]

En conclusion de notre étude, l'état RESET présente des spectres de bruit en $1/f$ parfait. En revanche, les différents états de faibles résistances programmés SETMIN, R-SET et SET présentent différents types de spectres. Certains spectres ont une signature en $1/f$ alors que d'autres sont composés de différentes contributions. Nous attribuons cette dispersion des spectres de bruit à la dispersion des résistances programmées pour chaque état étudié. En effet, les valeurs moyennes des résistances de ces états sont distinctes ; en revanche, les distributions des résistances se recouvrent (Figure 121). Ceci est lié à la morphologie de la couche du matériau à changement de phase obtenu pour chaque dispositif programmé c'est-à-dire la non uniformité de composition ainsi que la structure granulaire différente.

III.4.3.3 Origines physiques du bruit en $1/f$

La conductivité σ d'un matériau semi-conducteur extrinsèque est donnée par la relation suivante :

$$\sigma = q \cdot n \cdot \mu \quad (\text{IV.10})$$

Avec q la charge élémentaire, μ la mobilité n la densité de porteurs libres.

La fluctuation du courant qui est à l'origine du bruit peut avoir deux causes : la fluctuation de la densité de porteurs δn ou la fluctuation de leur mobilité $\delta \mu$.

$$\delta \sigma = \frac{d\sigma}{dn} \delta n = q\mu \delta n \quad (\text{IV.11})$$

$$\delta \sigma = \frac{d\sigma}{d\mu} \delta \mu = qn \delta \mu \quad (\text{IV.12})$$

III.4.3.3.1 Fluctuation de la mobilité

En considérant que la fluctuation de la mobilité est à l'origine du bruit $1/f$, Hooge a exprimé la fluctuation de la mobilité d'un porteur de charge comme suit : [174]

$$\frac{S_{\mu}(f)}{\mu^2} = \frac{\alpha}{f} \quad (\text{IV.13})$$

Avec α le paramètre de Hooge considérée comme une constante qui vaut $2 \cdot 10^{-3}$.

Dans le cas d'un échantillon homogène comportant N porteurs de charges dont les mobilités fluctuent indépendamment les uns des autres, le bruit est décrit par la relation empirique de Hooge suivante :

$$\frac{S_{\mu}(f)}{\mu^2} = \frac{\alpha}{N f} \quad (\text{IV.14})$$

III.4.3.3.2 Fluctuation de la densité

Comme nous l'avons mentionné au I.3.2, les matériaux chalcogénures amorphes sont caractérisés par une structure atomique à double puits de potentiels DWP. Les transitions atomiques entre ces deux niveaux peuvent affecter le niveau énergétique des électrons en modifiant ainsi leur localisation. Ceci aura un impact sur le nombre de porteurs libres dans le matériau. De plus, cette modulation de la densité dépend de la température et du courant. [175]

III.4.3.3.3 Génération-recombinaison

Dans le cas où le semi-conducteur est en contact avec un oxyde, les porteurs de charges du semi-conducteur peuvent être captés par les pièges de l'oxyde situés à l'interface semi-conducteur-oxyde. Ce mécanisme dit de génération-recombinaison a lieu uniquement en présence d'états de surface qui peuvent être près de l'interface ou en contact avec le semi-conducteur. Ce sont ces états de surface qui constituent une source de bruit. [174] (Modèle de Mc Whorter)

III.4.3.4 Comparaison du bruit normalisé des états programmés SETMIN et RESET

Afin de comparer les mesures de bruit obtenues pour les dispositifs à base de GST-Ge45%-N4% programmés dans les états SETMIN et RESET, nous avons calculé le bruit normalisé pour tous les dispositifs à chaque tension appliquée pour la fréquence de 10Hz. Ensuite, nous avons calculé le bruit normalisé moyen des états SETMIN et RESET de ces dispositifs ainsi que ceux des dispositifs de référence à base de GST. (

Figure 132)

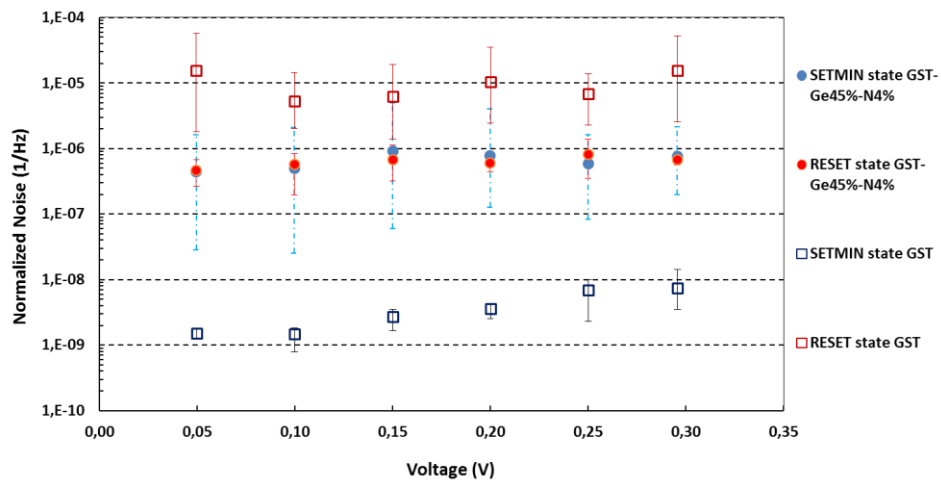


Figure 132 : Comparaison du bruit normalisé à 10 Hz des états programmés SETMIN et RESET pour les dispositifs à base de GST et GST-Ge45%-N4%.

Pour les dispositifs à base de GST-Ge45%-N4%, le bruit normalisé des états SETMIN et RESET se recouvrent. En revanche, pour les dispositifs à base de GST, un écart d'environ trois ordres de grandeur sépare le bruit normalisé des états SETMIN et RESET, ce qui concorde avec la littérature [172].

De plus, l'état SETMIN du GST enrichi en Ge présente un bruit normalisé plus élevé que celui de la référence GST. En revanche, l'état RESET du GST enrichi en Ge présente un bruit normalisé plus faible que celui de la référence GST.

Par ailleurs, le bruit normalisé des états R-SET et SET des dispositifs à base de GST-Ge45%-N4% est du même ordre de grandeur que celui des états SETMIN et RESET. Les différents états résistifs présentent donc un bruit normalisé constant sur la gamme de fréquences choisie.

III.4.3.5 Morphologie des phases des différents états étudiés

Afin de connaître la morphologie du matériau à changement de phase pour les différents états de programmation, des images TEM ont été réalisées sur des dispositifs programmés dans les états SETMIN, R-SET, SET et RESET (Figure 133).

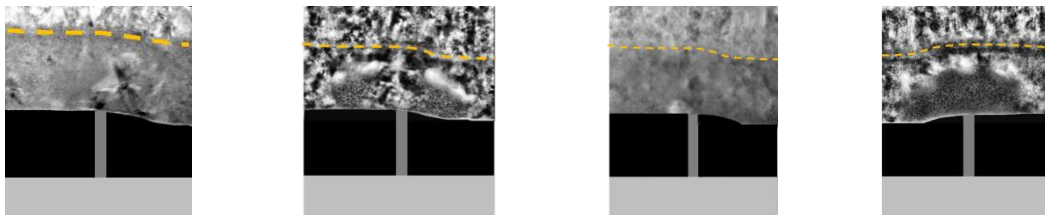


Figure 133 : Images TEM montrant la morphologie de la couche de matériau GST-Ge45%-N4% pour des dispositifs programmés consécutivement dans les états SETMIN, R-SET, SET et RESET.

Des clichés de diffraction électronique locaux ont également été réalisés sur ces dispositifs afin de déterminer leur structure granulaire. La

Figure 134, la Figure 135 et la

Figure 136 montrent respectivement les résultats pour le dispositif RESET, R-SET et SETMIN. Dans chaque cas, les clichés de diffraction ont été effectués en deux points de la couche de matériau à changement de phase situés dans des zones qui présentent des contrastes différents.

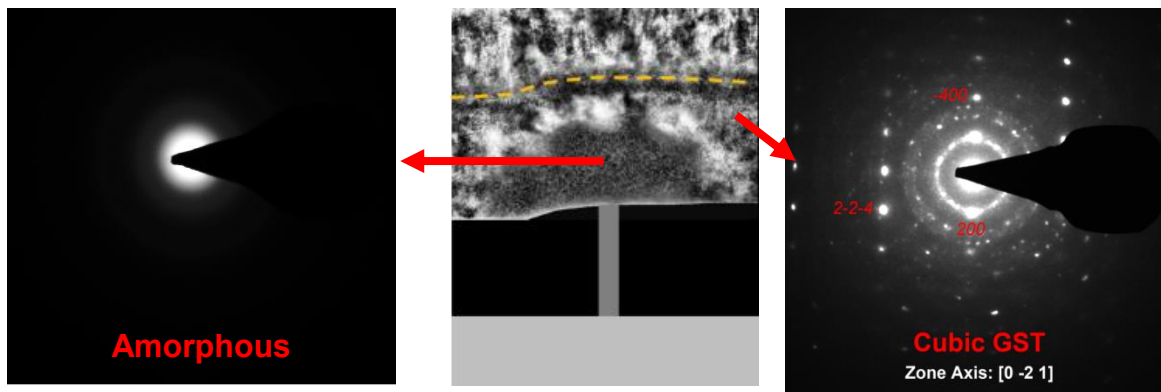


Figure 134 : Clichés de diffraction électronique obtenus en deux points du matériau à changement de phase d'un dispositif RESET. Un dôme amorphe est entouré de cristallin cubique.

L'analyse des images TEM et des clichés de diffraction de la Figure 134 montrent que le matériau à changement de phase du dispositif RESET est constitué d'un dôme complètement amorphe et homogène situé au-dessus du « Wall » et entouré de matériau GST cristallin cubique.

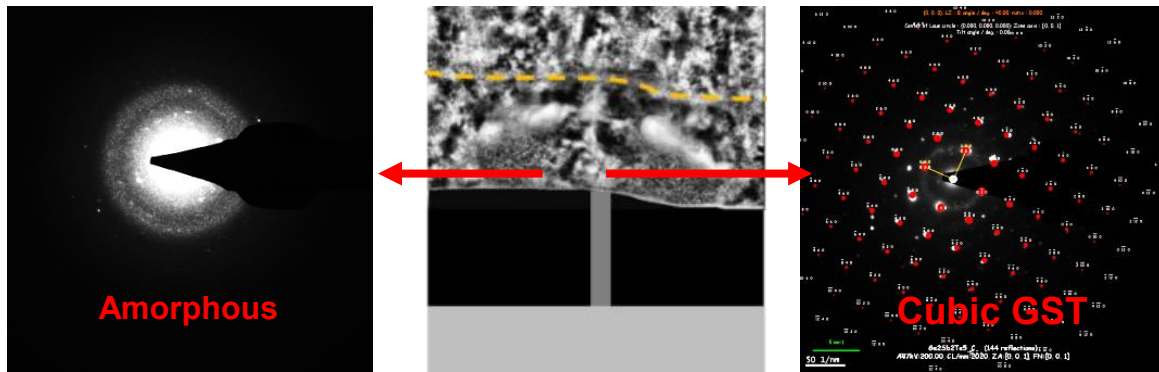


Figure 135 : Clichés de diffraction électronique obtenus en deux points du matériau à changement de phase d'un dispositif R-SET. Une colonne cristalline traverse le dôme amorphe.

Ainsi, la Figure 135 montre que le dispositif R-SET est constitué d'une colonne cristalline située au-dessus du « Wall » et traversant le dôme amorphe.

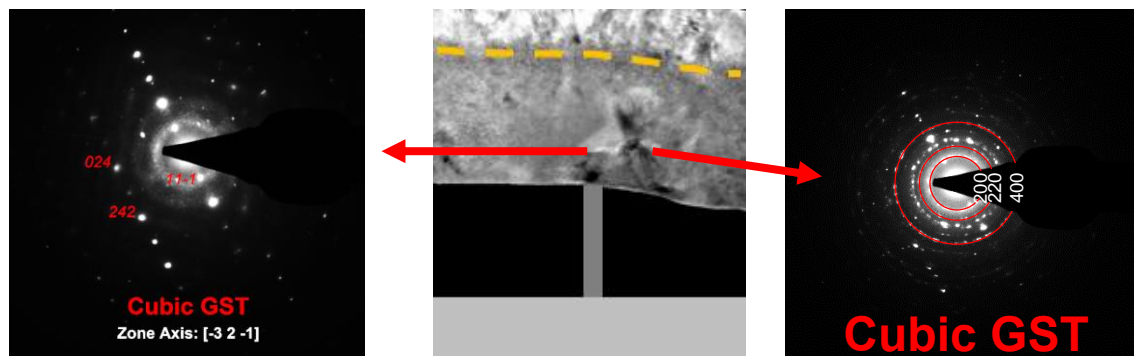


Figure 136 : Clichés de diffraction électronique obtenus en deux points du matériau à changement de phase d'un dispositif SETMIN. Le matériau est complètement cristallin.

La

Figure 136 montre que dans le cas du dispositif SETMIN, le matériau à changement de phase est totalement cristallin. Le même résultat est obtenu pour le dispositif SET. En revanche, on observe des grains cristallins globalement plus gros dans le cas du SETMIN.

III.5 Mesures du bruit pour l'étude du drift

III.5.1 Conditions d'étude

Afin d'explorer les mécanismes mis en jeu dans le phénomène de dérive des résistances, nous avons réalisé les mesures de bruit sur les dispositifs à base de GST-Ge45%-N4% programmés dans les états de résistances décrits au III.3.1 dans deux cas : juste après programmation et après recuit thermique de 150°C pendant 1 heure.

Pour l'état programmé RESET, nous avons vu au III.3.2 que la résistance a augmenté suite au recuit thermique réalisé. Le courant dans le dispositif est donc affecté et la caractéristique I-V est modifiée (Figure 137). De plus, les spectres DSP de bruit obtenus après drift (Figure 138) sont différents en comparaison avec les spectres obtenus avant drift (Figure 129).

Ainsi, même s'ils présentent le même comportement en $1/f$ représentatif d'un mécanisme de conduction global, les niveaux de bruit mesurés avant et après drift pour l'état RESET sont différents.

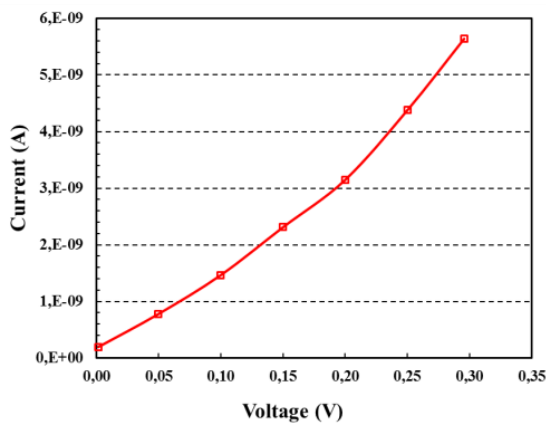


Figure 137 : Caractéristique statique I-V d'un dispositif à base de GST-Ge45%-N4% à l'état RESET après drift.

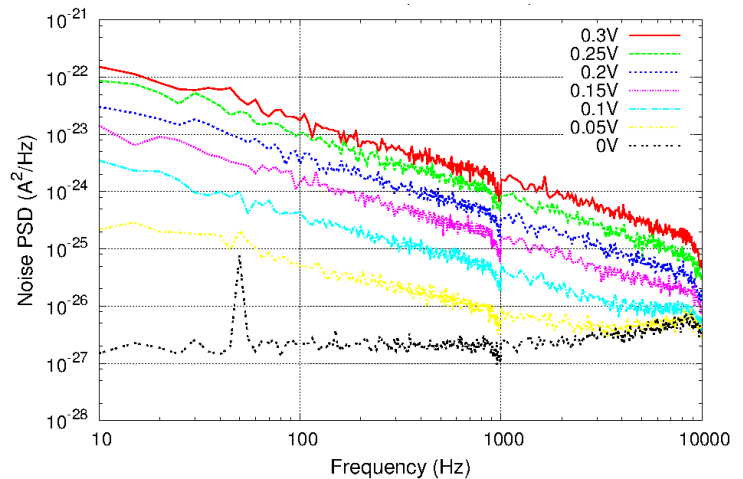


Figure 138 : Densité spectrale de puissance du bruit en fonction de la fréquence pour différentes tensions appliquées au dispositif RESET après drift.

A partir des spectres obtenus, nous avons comparé le bruit normalisé pour les différentes fréquences 10 Hz, 100 Hz, 500 Hz, 1000 Hz et 9000 Hz afin de déterminer l'évolution du bruit normalisé au cours du drift. Ce dernier augmente pour toutes les fréquences. Par conséquent, on choisit de limiter l'étude du phénomène de dérive de la résistance à la fréquence 10 Hz. (Figure 139)

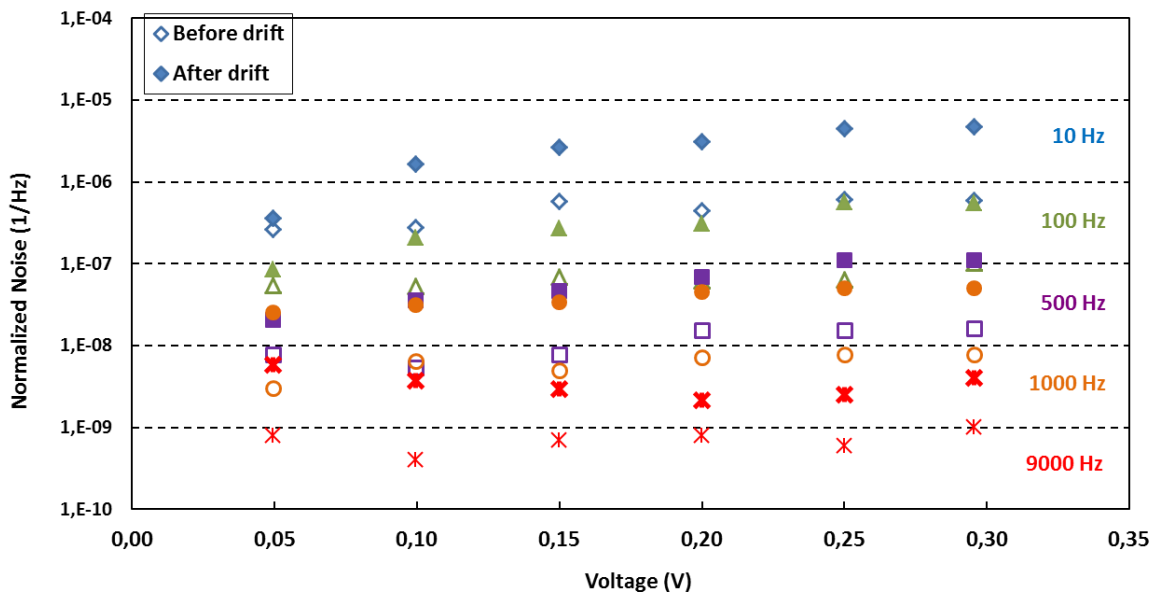


Figure 139 : Comparaison des niveaux de bruit normalisé de dispositifs à base de GST-Ge45%-N4% avant et après le phénomène de drift pour différentes fréquences : 10 Hz, 100 Hz, 500 Hz, 1000 Hz et 9000 Hz.

III.5.2 Evolution du bruit normalisé au cours du drift

III.5.2.1 Etats SETMIN et RESET

Nous avons comparé la distribution du bruit normalisé moyen calculé à 10 Hz des dispositifs à base de GST-Ge45%-N4% programmés dans les états SETMIN et RESET avant et après le phénomène de drift accéléré par le recuit thermique de 150°C 1 heure.

Les distributions des niveaux de bruit normalisé des différents dispositifs pour chaque état considéré présentent une dispersion d'une étendue d'environ un ordre de grandeur.

De plus, les distributions des niveaux de bruit des états SETMIN et RESET avant drift se recouvrent, ce qui confirme la tendance observée sur les valeurs moyennes représentées sur la

Figure 132 .

Cependant, les tendances d'évolution de ces niveaux de bruit au cours du drift sont claires. La Figure 140 montre que le bruit normalisé diminue pour l'état SETMIN et qu'il augmente pour l'état RESET.

L'augmentation du bruit normalisé de l'état RESET concorde avec les résultats de la littérature [171] [172] tandis que la diminution du bruit normalisé du SET est montrée pour la première fois avec notre étude.

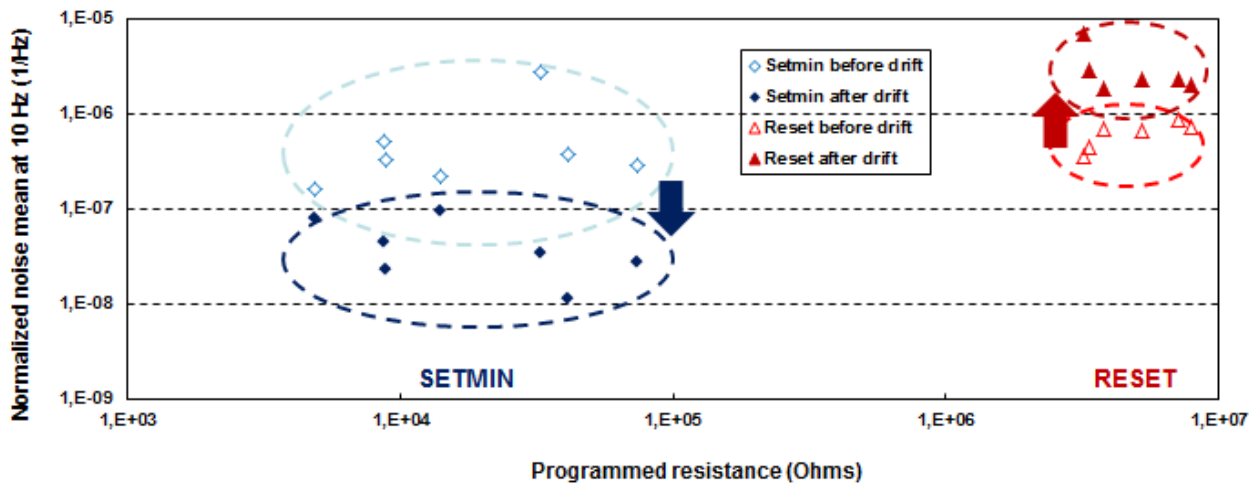


Figure 140 : Bruit normalisé moyen à 10 Hz de dispositifs à base de GST-Ge45%-N4% programmés dans les états SETMIN et RESET avant et drift.

III.5.2.2 Etats SETMIN, R-SET, SET et RESET

Pour comparer l'évolution des différents états étudiés, nous avons calculé pour chaque état programmé le ratio entre le bruit normalisé à 10 Hz mesuré après drift et celui mesuré après programmation. La Figure 141 montre des ratios inférieurs à 1 pour les dispositifs SETMIN et supérieurs à 1 pour les dispositifs RESET. Les ratios des dispositifs R-SET et SET présentent une grande dispersion avec une majorité des points inférieurs à 1.

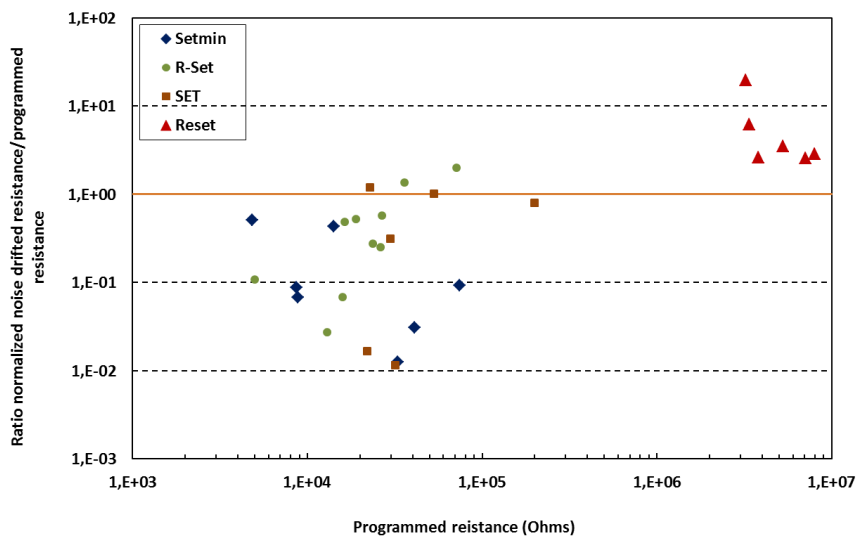


Figure 141 : Ratio entre les bruit normalisés moyens à 10 Hz avant et après drift de dispositifs à base de GST-Ge45%-N4% programmés dans les états SETMIN, R-SET, SET et RESET.

Ainsi, on confirme que le bruit normalisé de l'état SETMIN diminue après drift alors que celui de l'état RESET augmente. Les états R-SET et SET présentent quant à eux des comportements variables en bruit normalisé.

III.5.2.3 Modèles physiques proposés pour expliquer l'évolution du bruit au cours du phénomène de drift pour les différents états résistifs

III.5.2.3.1 Evolution du bruit

La Figure 142 montre que le ratio entre le bruit normalisé moyen à 10 Hz après drift et celui avant drift est supérieur à 1 pour l'état RESET et inférieur à 1 pour les états de faibles résistances SETMIN, R-SET et SET. Le phénomène de drift entraîne donc l'augmentation du bruit normalisé moyen pour l'état RESET et sa diminution pour les états SETMIN, R-SET et SET, comme le montre la Figure 142.

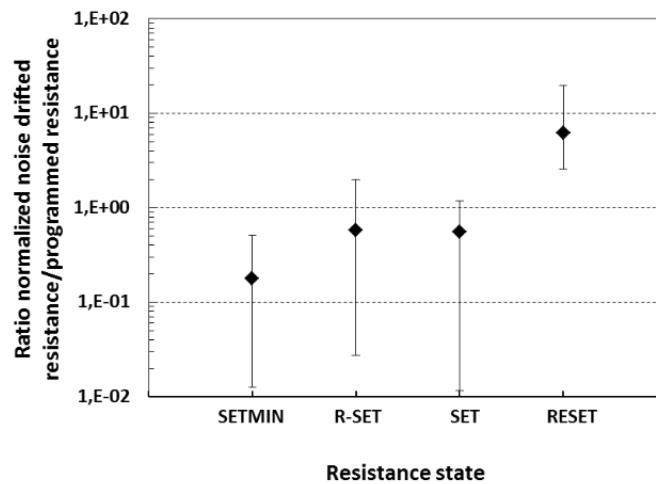


Figure 142 : Comparaison des ratios entre le bruit normalisé moyen à 10Hz avant drift et celui après drift pour les états SETMIN, R-SET, SET et RESET.

III.5.2.3.2 Etat RESET

D'après le modèle de Poole-Frenkel, la conduction dans le matériau amorphe est assurée par les pièges et défauts nommés « traps ». Le courant est donc proportionnel au nombre de traps N_T . [157]

Fantini et son équipe ont développé un modèle analytique sur le bruit à basses fréquences dans les dispositifs PCRAM qui a permis d'exprimer la densité spectrale de puissance du bruit en fonction du nombre de traps. Cette relation montre que S_I est proportionnel à N_T . [172]

Ainsi, les grandeurs I et S_I étant proportionnelles à N_T , le bruit normalisé S_I / I^2 est lui inversement proportionnel à N_T . Ceci est compatible avec la loi de Hooge qui considère que le bruit normalisé d'un matériau homogène (ici l'amorphe) est inversement proportionnel au nombre de porteurs de charges (ici inversement proportionnel au nombre de défauts).

Cette relation permet d'interpréter les mesures de bruit des états RESET présentées sur la Figure 132. Les dispositifs RESET à base de GST-Ge45%-N4% présentent un bruit normalisé plus faible que celui des dispositifs RESET à base de GST. Comme les deux types de dispositifs ont la même structure, les volumes de matériaux actifs considérés sont les mêmes. On peut conclure que le matériau GST-Ge45%-N4% comporte plus de défauts que le matériau GST lorsqu'ils sont en phase amorphes.

D'après le modèle cinétique de Ielmini, la dérive de la résistance de l'état RESET est due à la relaxation structurale dans les matériaux amorphes qui se manifeste par l'annihilation des états métastables (traps) par excitation thermique dans le système DWP. Ainsi, au cours du drift activé par le recuit thermique de 150°C 1 heure, le nombre de traps N_T diminue.

Ceci entraîne une diminution du courant I et donc une augmentation de la résistance du dispositif RESET. De plus, ceci implique l'augmentation du bruit normalisé S_I/I^2 .

Ainsi, ce modèle permet d'expliquer que la relaxation structurale de la phase amorphe entraîne une augmentation de la résistance du dispositif RESET et de son bruit normalisé. Le phénomène de drift de la phase amorphe est dû à l'élimination de défauts dans le matériau.

III.5.2.3.3 Etats SETMIN, R-SET et SET

Afin d'interpréter les mesures de bruit obtenues pour les dispositifs SETMIN, R-SET et SET, nous avons proposé une modélisation morphologique basé sur les images TEM et une modélisation électrique des matériaux actifs de ces dispositifs.

Modélisation morphologique :

D'après les images TEM illustrées par la Figure 133, le matériau à changement de phase pour les états SETMIN et SET est constitué de grains cristallins entourés de joints de grains amorphes. En ce qui concerne l'état R-SET, le matériau actif est constitué d'une colonne cristalline entourée de régions amorphes.

Suite au recuit thermique de 150°C 1heure réalisé pour accélérer le phénomène de drift, la relaxation structurale des régions amorphes entraîne une augmentation de la résistance de ces zones. Ceci va impacter la résistance globale des dispositifs qui va elle aussi augmenter.

Pour les dispositifs programmés à l'état SETMIN et à l'état SET, le matériau à changement de phase peut être modélisé par un réseau de grains cristallins séparés par des interfaces amorphes (joints de grains) comme l'illustre la Figure 143. Les dispositifs programmés à l'état R-SET sont modélisés par un chemin cristallin entouré de zones amorphes comme l'illustre la Figure 144. Dans les deux cas, le matériau est composé de cristallin et d'amorphe.

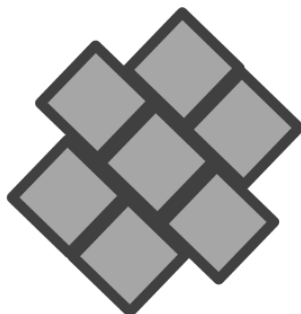


Figure 143 : Schéma du matériau à changement de phase dans les dispositifs SETMIN et SET.



Figure 144 : Schéma du matériau à changement de phase dans les dispositifs R-SET.

Modélisation électrique :

Les deux morphologies de phase illustrées sur la Figure 143 et la Figure 144 peuvent être modélisées de manière simplifiée par les circuits électriques suivants (Figure 145, Figure 146) :

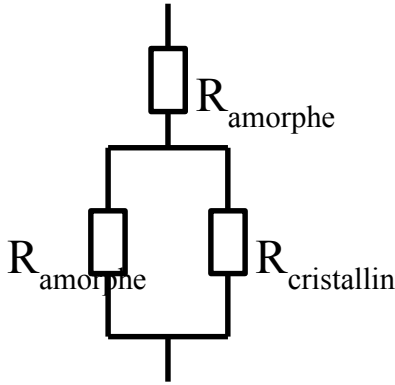


Figure 145 : Schéma électrique du matériau à changement de phase dans les dispositifs SETMIN et SET.

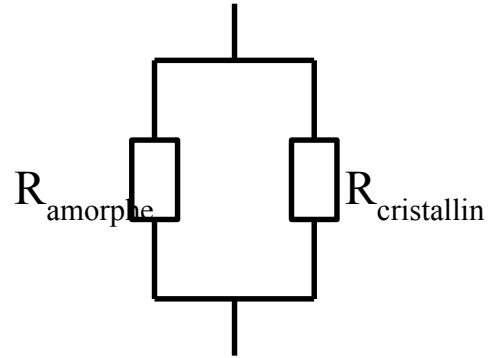


Figure 146 : Schéma électrique du matériau à changement de phase dans les dispositifs R-SET.

Dans le cas des dispositifs SETMIN et SET, la résistance est donnée par la relation suivante :

$$R_{SETMIN/SET} = R_{amorphe} + \frac{1}{\frac{1}{R_{cristallin}} + \frac{1}{R_{amorphe}}} \quad (IV.15)$$

Dans le cas des dispositifs R- SET, la résistance est donnée par la relation suivante :

$$R_{R-SET} = \frac{1}{\frac{1}{R_{cristallin}} + \frac{1}{R_{amorphe}}} \quad (IV.16)$$

La résistance du cristallin étant négligeable devant celle de l'amorphe, la conduction aura lieu majoritairement dans les zones cristallines pour les différents états SETMIN, R-SET et SET.

Modélisation physique :

Le modèle développé par Ciocchini pour expliquer l'instabilité des états SET et RESET des dispositifs PCRAM à base de GST enrichi en Ge interprète le drift de l'état SET comme le résultat de la relaxation structurale des régions désordonnées situées au niveau des joints de grains entre les grains cristallins ou dans des régions confinées le long des chemins de percolation. [159]

Pour les états SETMIN, R-SET et SET, le matériau à changement de phase étant composé de cristallin et d'amorphe, son bruit doit être la somme de deux contributions : l'une due aux grains cristallins et l'autre due aux régions amorphes résiduelles.

➤ Etat SETMIN :

Si on s'intéresse à l'évolution du bruit normalisé de l'état SETMIN, ce dernier diminue au cours du drift. Or, d'après le modèle de Ielmini, le bruit normalisé des régions amorphes augmente après le drift en raison de la relaxation structurale. Par conséquent, le bruit normalisé des grains cristallins diminue au cours du drift de manière très significative. De plus, la contribution du cristallin au bruit normalisé de l'état SETMIN est prédominante par rapport à celle de l'amorphe.

Le matériau étant non homogène, on va considérer des mécanismes de conduction parallèles afin d'expliquer la diminution du bruit de la partie cristalline du matériau. Plus précisément, les grains cristallins sont assimilés à des semi-conducteurs de type p avec une conduction semi-métallique et les zones amorphes désordonnées entourant ces grains cristallins sont considérées comme des sources de bruit comportant un certain nombre de défauts N_T . D'après le modèle de fluctuation du nombre de porteurs, les porteurs responsables de la conduction dans les grains cristallins qui passent à proximité des zones désordonnées peuvent être captés par les traps présents dans ces zones par processus de capture-émission, dit mécanisme de génération-recombinaison, tout en respectant la neutralité de la charge globale dans le cristal. Ceci entraîne une fluctuation du nombre de porteurs dans le cristallin par influence électrostatique des traps présents dans l'amorphe. [176] Il en résulte une fluctuation de la conduction dans le cristal.

Ainsi, le bruit normalisé du cristallin de volume $V_{\text{cristallin}}$ est proportionnel au nombre de défauts N_T dans l'amorphe résiduel qui l'entoure:

$$\left(\frac{S_I}{I^2}\right)_{\text{cristallin}} \propto \frac{N_{T \text{ amorphe}}}{V_{\text{cristallin}}} \quad (\text{IV.17})$$

Durant la relaxation structurale des régions amorphes résiduelles, la diminution du nombre de traps dans ces régions abaisse la densité de traps situés aux interfaces des grains cristallins. Par conséquent, la fluctuation du nombre de porteurs dans les grains cristallins diminue et le bruit normalisé du cristallin diminue aussi.

En conclusion, le bruit à basses fréquences de l'état SETMIN est dominé par le bruit de la partie cristalline du matériau. Ce dernier est dû aux perturbations électrostatiques du cristallin par les défauts d'interface qui sont présents dans les zones amorphes résiduelles et qui influencent le nombre de porteurs dans le cristallin par mécanisme de génération-recombinaison.

Cette relation permet d'interpréter les mesures de bruit des états SETMIN présentées sur la

Figure 132. Les dispositifs SETMIN à base de GST-Ge45%-N4% présentent un bruit normalisé plus élevé que celui des dispositifs SETMIN à base de GST. Ceci est dû au fait que les résidus amorphes présents dans le matériau GST-Ge45%-N4% comportent plus de défauts que les régions amorphes présentes dans le matériau GST lorsque les dispositifs sont à l'état SETMIN.

Par ailleurs, la relaxation structurale des régions amorphes résiduelles dans le matériau à changement de phase des dispositifs SETMIN entraîne la diminution du nombre de traps dans ces résidus et donc la diminution des perturbations électrostatiques exercées sur les grains cristallins. Ceci est à l'origine de la diminution du bruit normalisé de ces gains cristallins.

➤ Etats R-SET et SET :

Si on s'intéresse à l'évolution du bruit normalisé des états R-SET et SET, ce dernier diminue en valeur moyenne au cours du drift. En revanche, la distribution des points des différents dispositifs programmés montre une dispersion des résultats (Figure 141). On observe pour la majorité de ces dispositifs une diminution de leur bruit normalisé au cours du drift. Cependant, quelques dispositifs présentent une augmentation de leur bruit normalisé au cours du drift. Comme nous l'avons évoqué précédemment, le bruit normalisé des états R-SET et SET comme celui de l'état SETMIN est composé de deux contribution : une contribution de la partie cristalline et une autre de la partie amorphe résiduelle.

Nous avons montré que le bruit normalisé du cristallin au cours du drift diminue alors que celui de l'amorphe augmente. Le bruit résultant de la somme de ces deux contributions présentera l'évolution de la partie prédominante.

Par ailleurs, les volumes des zones amorphes et des zones cristallines varient entre les dispositifs, ce qui impacte les bruits normalisés relatifs à chaque partie. Ainsi, on comprend que l'évolution du bruit normalisé des états R-SET et SET au cours du drift va dépendre de la compétition entre les évolutions des deux composantes amorphe et cristalline. Ceci explique la dispersion des points observée.

En conclusion, nous avons observé la dérive de la résistance des différents états résistifs SETMIN, R-SET et SET due à la relaxation structurale de l'amorphe résiduel dans les matériaux actifs. Nous avons confirmé l'augmentation du bruit normalisé de l'état RESET avec la diminution du nombre de traps. De plus, nous avons montré pour la première fois la diminution du bruit normalisé des états faiblement résistifs ainsi que l'influence majeure des défauts d'interfaces sur le bruit à basses fréquences de ces états faiblement résistifs, apportant ainsi une nouvelle preuve indépendante de la validité du modèle de Ciocchini. [159]

En effet, les défauts d'interface constituent des sources de bruit dans les grains cristallins et agissent selon le mécanisme de génération-recombinaison, contrairement à l'amorphe pour lequel le bruit est principalement dû au volume.

De plus, la modélisation électrique des états SETMIN, R-SET et SET permet de confirmer la contribution du cristallin au bruit global de ces états. En effet, sans cette contribution, le bruit normalisé de ces états aurait une signature en bruit normalisé de l'amorphe et donc augmenterait au cours du drift.

Conclusion du chapitre IV

Les états résistifs programmés des dispositifs PCRAM sont liés à l'état du matériau à changement de phase qu'ils comportent. Lorsque le dispositif est programmé dans un état hautement résistif, le matériau PCM est dans sa phase amorphe désordonnée et instable. La conduction est alors assurée par les défauts. Cette conduction est affectée par la relaxation structurale de la phase amorphe, qui est à l'origine du drift de l'état RESET.

Trois voies d'explication ont été proposées pour la relaxation structurale qui est à l'origine du phénomène de la dérive de la résistance de l'état RESET des dispositifs PCRAM :

- En adoptant le modèle de conduction de Poole-Frenkel dans le matériau amorphe, la conduction est assurée par les défauts et les porteurs de charges se déplacent de défaut en défaut. Par ailleurs, la relaxation structurale entraîne la diminution du nombre de défauts N_T au cours du temps. Ceci va réduire la conduction et augmenter la résistance. Le drift est dû dans ce cas à une annihilation de défauts.
- En considérant la structure de bandes du matériau amorphe, la génération de paires de défauts chargés donneur/ accepteur impactent la densité des porteurs dans la phase. En effet, la génération de défauts va diminuer le nombre de porteurs et donc réduire la conduction. Le drift est dû dans ce cas à une génération de défauts.
- En considérant la réaction de changement de phase, celle-ci s'accompagne de la variation de la densité du matériau qui entraîne une contrainte résiduelle dans le matériau amorphe. L'évacuation de cette contrainte par la formation de nuclei va diminuer la conduction du matériau et donc augmenter la résistance du dispositif.

Lorsque le dispositif est programmé dans un état faiblement résistif, le matériau PCM est dans sa phase cristalline et se comporte comme un semi-conducteur extrinsèque dopé p. La résistance de l'état SET connaît une augmentation dans le temps pour des dispositifs basés sur des matériaux optimisés. Pour étudier ce phénomène de drift, nous avons programmé des dispositifs Wall à base de GST-Ge45%-N4% dans différents états de résistances nommés SETMIN, SET et RESET, puis nous avons évalué leur variation de résistance accélérée en température. Nous avons observé que l'état SET présente un drift supérieur à celui des dispositifs de référence à base de GST. Afin de diminuer ce drift, nous avons proposé une nouvelle procédure de programmation optimisée qui permet à ces alliages programmés dans un état faiblement résistif R-SET de répondre aux spécifications.

Afin de comprendre les mécanismes physiques mis en jeu dans ce phénomène de drift, nous avons réalisé une étude du bruit de ces dispositifs programmés dans différents états résistifs. En utilisant le modèle de Ielmini, les mesures de bruit à basses fréquences ont permis de montrer que les fluctuations du courant de l'état RESET sont générées par le volume de la phase amorphe. De plus, le drift de l'état RESET est dû à la relaxation structurale qui entraîne une élimination de défauts et une augmentation du bruit normalisé. En revanche, le bruit de l'état SETMIN est dominé par la partie cristalline présente dans le matériau actif. Les fluctuations de courant dans le cristallin sont générées par les régions amorphes résiduelles qui l'entourent. Ces résidus comportent des défauts qui vont agir sur les porteurs de charges du cristallin se trouvant à leur proximité par influence électrostatique.

De plus, le drift de l'état SET est dû à la relaxation structurale de l'amorphe qui entraîne une diminution des perturbations électrostatiques dans le cristallin et donc une diminution de son bruit normalisé.

Enfin, le drift des états R-SET et SET est lui aussi dû à la relaxation structurale de l'amorphe résiduel dans le matériau actif. De plus, la variation de leur bruit normalisé est dominée soit par celle de l'amorphe soit par celle du cristallin en fonction de leur proportion et leur distribution dans le matériau. Dans ce cas, on a un rapport de force entre la contribution du volume de l'amorphe et la contribution des interfaces zones amorphes/ cristallines dans le bruit global.

Références bibliographiques du chapitre IV

- [145] G. Navarro, Coue, M. et Kioussoglou, A., «Trade-off between SET and data retention performance thanks to innovative materials for phase-change memory,» *Electron Devices Meeting (IEDM)*, pp. 21.5.1-21.5.4, 2013.
- [146] N. Papandreou, Pozidis, H. et Mittelholzer, T., «Drift-Tolerant Multilevel Phase-Change Memory,» *Memory Workshop (IMW)*, pp. 1- 4, 2011.
- [147] D. Ielmini et Lacaita, A. L., «Physical modeling of conduction and switching in chalcogenide glasses,» *EPCOS*, 2007.
- [148] A. Pirovano, A. L. Lacaita et F. Pelizzer, «Low-Field Amorphous State Resistance and Threshold Voltage Drift in Chalcogenide Materials,» *Electron Devices, IEEE transactions on*, vol. 51, pp. 714- 719, 2004.
- [149] D. Ielmini et Lacaita, A. L., «Electrical properties and microscopic structure of amorphous chalcogenides,» *Non-Volatile Memory Technology Symposium (NVMTS)*, pp. 1- 3, 2011.
- [150] D. Ielmini et Zhang, Y., «Analytical model for subthreshold conduction and threshold switching in chalcogenide-based memory devices,» *Journal of Applied Physics*, vol. 102, n° %15, pp. 054517- 054517-13, 2007.
- [151] D. Fugazza, Ielmini, D. et Lavizzari, S., «Distributed-Poole-Frenkel modeling of anomalous resistance scaling and fluctuations in phase-change memory (PCM) devices,» *Electron Device Meeting (IEDM)*, pp. 1- 4, 2009.
- [152] M. Nardone et M. K. I. Simon, «Electrical conduction in chalcogenide glasses of phase change memory,» *Journal of Applied Physics*, vol. 112, n° %1071101, pp. 1- 20, 2012.
- [153] Ielmini, D., Lacaita, A. L. et Mantegazza, D., «Recovery and Drift Dynamics of Resistance and Threshold Voltages in Phase-Change Memories,» *Electron Devices, IEEE Transactions on*, vol. 54, n° %12, pp. 308- 315, 2007.
- [154] D. Ielmini, Lavizzari, S. et Sharma, D., «Physical interpretation, modeling and impact on phase change memory reliability of resistance drift due to chalcogenide structural relaxation,» *Electron Device Meeting (IEDM)*, pp. 939- 742, 2007.
- [155] I. V. Karpov, Mitra, M. et Kau, D., «Fundamental drift in chalcogenide phase change memory,» *Journal of Applied Physics (JAP)*, vol. 102, n° %1124503, 2007.
- [156] M. Boniardi et Ielmini, D., «Physical origin of the resistance drift exponent in amorphous phase change materials,» *Applied Physics Letter (APL)*, vol. 98, n° %1243506, 2011.
- [157] D. Ielmini, Sharma, D. et Lavizzari, S., «Physical mechanism and temperature acceleration of relaxation effects in phase-change memory cells,» *International Reliability Physics Symposium (IRPS), IEEE Transactions on*, pp. 597- 603, 2008.
- [158] J. Im, E. Cho et D. Kim, «A microscopic model for resistance drift in amorphous Ge₂Sb₂Te₅,» *Current Applied Physics*, vol. 11, pp. 82- 84, 2011.
- [159] N. Ciocchini, Palumbo, E. et Borghi, M., «Unified reliability modeling of Ge-rich phase change memory for embedded applications,» *International Electronic Devices Meeting (IEDM), IEEE Transactions on*, pp. 22.1.1- 22.1.4, 2013.
- [160] W. M., Usebrink, D. et Wamwangi, D., «The role of vacancies and local distortions in the design of new phase-change materials,» *Nature Materials*, vol. 6, pp. 122- 128, 2007.
- [161] Bong-Sub Lee, John R. Abelson et Stephen G. Bishop, «Investigation of the optical and electronic properties of Ge₂Sb₂Te₅ phase change material in its amorphous, cubic, and hexagonal phases,» *Journal of Applied Physics (JAP)*, vol. 97, n° %19, p. 093509, 2005.

- [162] A. Pirovani, Lacaita, A.L. et Benevenuti, A., «Electronic switching in phase-change memories,» *Electron Devices, IEEE Transactions on*, vol. 51, n° %13, pp. 452- 459, 2004.
- [163] S. Raoux et M. Wuttig, *Phase Change Materials*, Springer, 2009.
- [164] A. Redaelli, Pirovano, A et Benevenuti, A., «Threshold switching and phase transition numerical models for phase change memory simulations,» *Journal of Applied Physics (JAP)*, vol. 103, n° %1111101, pp. 1- 17, 2008.
- [165] P. Zuliani, Varesi, E. et Palumbo, E., «Overcoming Temperature Limitations in Phase Change Memories With Optimized GexSbyTez,» *Electron Devices, IEEE Transactions on*, vol. 60, n° %112, pp. 4020- 4026, 2013.
- [166] Kiouseloglou, A., Navarro, G. et Sousa, V., «A Novel Programming Technique to Boost low resistance state performance in Ge-rich GST phase-change memory,» *IEEE Transactions on electron devices*, vol. 65, n° %15, pp. 1246- 1254, 2014.
- [167] H. Y. Cheng, J. Y. Wu, R. Cheek et S. Raoux, «A thermally robust phase change memory by engineering the Ge/N concentration in (Ge, N)xSbyTe z phase change material,» *Electron Devices Meeting (IEDM), 2012 IEEE International*, pp. 31.1.1- 31.1.4, 2012.
- [168] M. V. Haartman et M. Östling, *Low Frequency Noise in Advanced MOS Devices*, 2007.
- [169] P. Fantini, Pirovano, A. et Ventrice, D., «Experimental investigation of transport properties in chalcogenide materials through 1/f noise measurements,» *Applied Physics Letter*, vol. 88, n° %1263506, pp. 263506- 263506-3, 2006.
- [170] D. Fugazza, D. Ielmini et S. Lavizzari, «Random telegraph signal noise in phase change memory devices,» *International Reliability Physics Symposium (IRPS), IEEE Transactions on*, pp. 743- 749, 2010.
- [171] G. C. A. F. P. BettiBeneventi, «Analytical model for low-frequency noise in amorphous chalcogenide-based phase-change memoty devices,» *Journal of Applied Physics*, vol. 106, n° %1054506, pp. 1- 8, 2011.
- [172] P. Fantini, Betti Beneventi, G. et Calderoni, A., «Characterization and modelling of low-frequency noise in PCM devices,» *Electron Devices Meeting (IEDM)*, pp. 1-4, 2008.
- [173] P. Dutta et P. Horn, «Low-Frequency fluctuations in solids: 1/f noise,» *Reviews of Modern Physics*, vol. 53, n° %13, pp. 497- 516, 1981.
- [174] F. Hooge et T. V. L. Kleinpenning, «Experimental studies on 1/f noise,» *Reports on Progress in Physics*, vol. 44, pp. 481-530, 1981.
- [175] M. K. V. K. I. Nardone, «Possible mechanisms for 1/f noise in chalcogenide glasses: A theoretical description,» *Physical Review*, vol. 79, n° %1165206, pp. 1- 16, 2009.
- [176] Z. Fang, H. Yu, J. Chroboczek et G. Ghibaudo, «Low-Frequency Noise in Oxide-Based (TiN/HfOx/Pt) Resistive Random Access Memory Cells,» *Electron Devices, IEEE Transactions on*, vol. 59, n° %13, pp. 850- 853, 2012.

Conclusion générale et perspectives

Suite au développement du marché de l'électronique et de la diversité de ses applications, les systèmes électroniques sont devenus complexes et les composants mémoires en sont devenus un des principaux éléments. Ces mémoires doivent montrer de bonnes performances de fonctionnement tout en permettant d'atteindre des capacités de stockage élevées pour un faible coût, ce qui a déclenché une course à la miniaturisation pour les différentes applications stand-alone et embarquées.

Par ailleurs, la miniaturisation de la technologie Flash qui domine le marché avec près de 95% des revenus laisse aujourd'hui entrevoir ses limites parce qu'elle s'accompagne d'une détérioration des performances électriques des cellules mémoires. De plus, elle est confrontée à des contraintes de co-intégration avec la technologie CMOS développée pour le nœud technologique 28nm.

Par conséquent, de nouvelles mémoires alternatives utilisant des matériaux optimisés et des structures innovantes sont développées. Le mécanisme de stockage d'information de ces mémoires émergentes n'utilise plus le piégeage de charges électroniques mais repose sur la commutation réversible entre deux états de résistance. Il s'agit des mémoires dites résistives (ReRAM). Parmi ces dernières, on trouve les mémoires à changement de phase PCRAM qui sont considérées comme l'une des technologies les plus prometteuses pour les futures générations de mémoires non-volatiles. En effet, elles ont montré leur potentiel de remplacer la technologie Flash dans les applications « stand-alone » grâce à leur performances en termes de programmation, d'endurance, de taille et de coût par bit. De plus, il est envisagé de les utiliser pour les applications embarquées ainsi que les applications de type SCM.

La technologie PCRAM est basée sur la transition rapide et réversible du matériau à changement de phase entre un état amorphe hautement résistif et un état cristallin faiblement résistif. Cette transition est obtenue grâce à l'application d'un courant électrique qui va entraîner l'échauffement par effet Joule du matériau jusqu'à déclencher sa cristallisation. La transition inverse est obtenue grâce à l'application d'un courant plus intense qui va entraîner l'échauffement par effet Joule du matériau jusqu'à dépasser sa température de fusion. Ensuite, l'application d'une trempe thermique à la phase liquide permet d'obtenir la phase amorphe. Ainsi, la combinaison des propriétés électriques et thermiques du matériau PCM intégré dans un dispositif PCRAM définit le comportement final de ce dispositif ainsi que sa fiabilité.

Pour faire face à la concurrence des technologies matures ou émergentes, les dispositifs PCRAM doivent améliorer leur fiabilité. Pour cela, il est nécessaire de comprendre les mécanismes physiques mis en jeu lors de leur défaillance afin de proposer des solutions d'amélioration. Dans ce travail de thèse, nous avons identifié les critères de fiabilité des PCRAM ainsi que les mécanismes de défaillances qui les affectent. Ensuite, nous nous sommes focalisés sur quelques critères de fiabilité qui constituent aujourd'hui de vrais challenges que doit relever la technologie PCRAM afin de s'affirmer sur le marché des mémoires. Tout d'abord, elle doit améliorer ses propriétés de rétention de l'état de haute résistance RESET à haute température pour répondre aux spécifications des applications embarquées en particulier l'automobile. Ensuite, elle doit assurer la conservation des données programmées après le recuit de « Soldering » pour les applications « Smart-Card ». Enfin, elle doit assurer la stabilité des données programmées au cours du temps et résoudre le problème du « Drift » de l'état de basse résistance SET pour les applications MLC.

Nous avons donc cherché à développer des dispositifs PCRAM plus performants, en particulier en améliorant leur stabilité temporelle et thermique tout en veillant à améliorer leurs performances électriques notamment en diminuant leurs courants de programmation.

Pour cela, nous avons utilisé deux types d'architectures de structure planaire dans lesquelles le matériau à changement de phase est déposé par pulvérisation cathodique au-dessus d'un élément chauffant. La première architecture utilisée de type « PLUG » a été fabriquée au LETI alors que la deuxième de type « Wall » a été fabriquée en collaboration avec STMicroelectronics. De plus, ces dispositifs intègrent des matériaux à changement de phase optimisés.

Des simulations numériques par éléments finis ont également été effectuées au cours de cette thèse à l'aide du logiciel COMSOL MULTIPHYSICS dans l'objectif d'évaluer la rétention de structures à base de matériaux à changement de phase.

Dans une première étude, nous avons investigué la stabilité de la phase amorphe responsable de la rétention des dispositifs PCRAM. Pour cela, nous nous sommes intéressés aux mécanismes physiques mis en jeu lors de la cristallisation d'un matériau dans une phase liquide qui sont la nucléation de germes cristallins puis leur croissance.

Nous avons choisi un modèle pour la cristallisation du matériau à changement de phase qui prend en compte une nucléation hétérogène en volume et aux interfaces de germes cristallins cubiques. Ceci nous a permis d'identifier les différents facteurs microscopiques qui interviennent dans la cristallisation du matériau PCM. Grâce aux simulations numériques utilisant des plans d'expérience basés sur ces différents facteurs, nous pouvons affirmer que les facteurs qui impactent la cristallisation des matériaux à changement de phase sont les suivants : la température de fusion T_m , la température de transition vitreuse T_g , la chaleur latente de fusion L_f et la grandeur énergétique d'interface $\chi_{int} + 5 \cdot \sigma$. Ceci signifie qu'il est possible d'améliorer la rétention des mémoires à changement de phase en modifiant le matériau à changement de phase qu'elles comportent. Pour ce faire, deux méthodes sont utilisées dans la littérature : la modification de la stœchiométrie du matériau ou l'utilisation du dopage. Ces méthodes ont été employées dans les dispositifs que nous avons développés au cours de cette thèse.

Par ailleurs, différentes études ont mis en évidence l'impact des couches d'interface sur la température de cristallisation du matériau à changement de phase en fonction notamment de son épaisseur. Nous avons donc réalisé une étude sur l'effet d'interface dans le cas de films minces de GST et de GeTe en contact avec des couches d'interfaces en SiO₂, TiN et Ta. Les mesures de réflectivité ont montré que les températures de cristallisation du GST et du GeTe sont plus élevées dans le cas d'une interface en Ta que dans le cas d'interfaces en SiO₂ ou TiN. Les simulations numériques réalisées pour des films minces de GST soumis à une rampe de température nous ont permis de conclure que cet effet de variation de température observé n'est pas seulement corrélé à la nature de la couche d'interface mais que des modifications des films en volume sont à envisager. Deux hypothèses sont à prendre en considération pour expliquer l'effet observé : l'oxydation des couches de PCM ainsi que les contraintes mécaniques des couches d'interfaces qui peuvent modifier les propriétés de cristallisation des matériaux PCM.

Des caractérisations matériaux doivent être réalisées afin de vérifier l'oxydation éventuelle des films de GST et de GeTe utilisant comme matériaux d'interface SiO₂ et TiN. De plus, des simulations numériques peuvent être faites afin de comprendre par quels mécanismes agit l'oxydation superficielle ou volumique sur la cristallisation du matériau à changement de phase.

Conclusion générale et perspectives

Dans une seconde étude, nous avons cherché à améliorer la stabilité thermique de dispositifs PCRAM en particulier lors de l'étape industrielle critique de soudure. Pour cela, nous nous sommes intéressés à des dispositifs de structure PLUG fabriqués au LETI utilisant un dopage Carbone dans la matrice de matériau à changement de phase en GST ou en GeTe, encapsulée par une couche de Titane. Ces matériaux à changement de phase ont été déposés par co-pulvérisation de deux cibles.

Dans ce contexte, nous avons cherché dans un premier temps à déterminer l'effet du dopage Carbone lorsqu'il est incorporé dans une matrice en GST ou GeTe. Différentes mesures ont montré que le dopage Carbone a un fort impact sur la cinétique de la cristallisation. Il entraîne l'augmentation de la température de cristallisation ainsi que le ralentissement de la cristallisation, ce qui signifie qu'il permet d'améliorer la stabilité thermique des phases amorphes. Nous pensons qu'en formant des liaisons fortes, le dopage Carbone augmente la rigidité du matériau dopé, ce qui mène à un ralentissement du processus de cristallisation.

Nous avons ensuite cherché à évaluer l'impact de la couche de Titane utilisée dans les dispositifs entre le matériau PCM et l'électrode supérieure afin d'améliorer leur adhérence. Les mesures montrent que la couche de Titane n'a aucun impact sur la température de cristallisation du GST et du GeTe purs. En revanche, elle entraîne une augmentation de leur température de cristallisation en présence du dopage Carbone. Les images obtenues par TEM-EELS ont permis de mettre en évidence une ségrégation des éléments chimiques dans les couches de GST-C en présence de la couche d'encapsulation en Titane. Ceci mène à la formation d'une zone active particulièrement riche en Carbone qui entraîne la stabilisation de la phase amorphe.

Suite à la caractérisation de la fonctionnalité électrique des dispositifs fabriqués, nous avons choisi les dispositifs utilisant du GST-C15% encapsulé par une couche de Titane de 5nm d'épaisseur afin d'étudier leur compatibilité avec les conditions de Soldering. Par ailleurs, nous avons développé une nouvelle procédure de pré-codage grâce au développement de la procédure de recuit électrique SETMIN. Nous avons ainsi pu parvenir à programmer les dispositifs dans deux états de résistances séparés par plus d'un ordre de grandeur et stables au cours du temps. Ces deux états permettent de stocker une information et de la conserver lors de l'étape de soudure de la matrice mémoire sur la carte électronique. Par conséquent, ces dispositifs représentent une solution prometteuse pour le pré-stockage d'informations exigé par l'application des cartes sécurisées.

En perspective de ce travail, il semble intéressant de fabriquer de nouveaux dispositifs à base de GeTe-C15%+ Ti=5nm en veillant à avoir des dépôts de PCM de bonne qualité et d'étudier la validité de cette solution pour le pré-codage. Il serait aussi judicieux d'étudier l'effet du dopage Titane sur la cristallisation des matériaux GST et GeTe.

Néanmoins, cette technique de pré-codage présente une limitation technique car, s'appuyant sur un état hautement résistif vierge électriquement, elle ne permet pas de pré-tester les dispositifs avant pré-codage. D'où la recherche d'autres solutions, notamment l'étude des matériaux à base de GST enrichis en Ge qui ont été présentés dans la littérature comme des matériaux qui présentent une stabilité thermique de la phase amorphe améliorée par rapport à celle du matériau GST.

Dans la troisième et dernière partie de cette thèse, nous nous sommes intéressés à ces matériaux GST enrichis en Ge intégrés dans des dispositifs de structure Wall et fabriqués par

STMicroelectronics. Ces dispositifs utilisent donc un matériau à changement de phase optimisé combinant l'utilisation d'une nouvelle stœchiométrie et l'incorporation d'un dopage. La composition GST-Ge45%-N4% permet d'atteindre l'une des meilleures performances en rétention présentées dans la littérature. En revanche, elle présente une instabilité temporelle de ses états SET et RESET (Drift) en comparaison avec les dispositifs de référence à base de GST. Contrairement au drift des matériaux hautement résistifs qui est bien connu et pour lequel les mécanismes physiques ont été identifiés, le drift des matériaux faiblement résistifs est un sujet complètement innovant qui représente un vrai verrou technologique pour les nouveaux matériaux à changement de phase alternatifs, en particulier pour le stockage multi-niveaux. Le phénomène de drift étant directement lié à la conduction, nous avons cherché à comprendre les mécanismes de conduction de la phase cristalline et de la phase amorphe des matériaux PCM.

Lorsque le matériau PCM est dans sa phase amorphe désordonnée et instable, la conduction est alors assurée par les défauts. Cette conduction est affectée par la relaxation structurale de la phase amorphe, qui est à l'origine du drift de l'état RESET. Parmi les différents modèles physiques proposés dans la littérature, nous avons choisi le modèle de Ielmini afin d'interpréter nos résultats. Ce dernier considère que la conduction dans le matériau amorphe est de type de Poole-Frenkel. Dans ce cas, la conduction est assurée par les défauts et les porteurs de charges se déplacent de défaut en défaut. Par ailleurs, la relaxation structurale entraîne la diminution du nombre de défauts au cours du temps. Ceci va réduire la conduction et augmenter la résistance. Le drift est dû dans ce cas à une annihilation de défauts.

Lorsque le matériau PCM est dans sa phase cristalline, il se comporte comme un semi-conducteur extrinsèque dopé p. La résistance de l'état SET connaît une augmentation dans le temps pour des dispositifs basés sur des matériaux optimisés. Pour étudier ce phénomène de drift, nous avons programmé les dispositifs Wall à base de GST-Ge45%-N4% dans différents états de résistance nommés SETMIN, SET et RESET, puis nous avons évalué leur variation de résistances accélérée en température (recuit de 1heure à 150°C). Nous avons observé que l'état SET présente un drift supérieur à celui des dispositifs de référence à base de GST. Afin de diminuer ce drift, nous avons proposé une nouvelle procédure de programmation optimisée qui permet de programmer les dispositifs dans un état faiblement résistif nommé R-SET. Cette méthode permet à ces alliages de répondre aux spécifications du marché des mémoires.

Afin de comprendre les mécanismes physiques mis en jeu dans le phénomène de drift, nous avons réalisé une étude du bruit de ces dispositifs programmés dans différents états résistifs. En utilisant le modèle de Ielmini, les mesures de bruit à basses fréquences ont permis de montrer que les fluctuations du courant de l'état RESET sont générées par le volume de la phase amorphe. De plus, le drift de l'état RESET est dû à la relaxation structurale qui entraîne une élimination de défauts et une augmentation du bruit normalisé. En revanche, le bruit de l'état SETMIN est dominé par la partie cristalline présente dans le matériau actif. Les fluctuations de courant dans le cristallin sont générées aux interfaces avec les régions amorphes résiduelles qui l'entourent. Ces résidus comportent des défauts qui vont agir sur les porteurs de charges du cristallin se trouvant à leur proximité par influence électrostatique. De plus, le drift de l'état SET est dû à la relaxation structurale de l'amorphe qui entraîne une diminution des perturbations électrostatiques dans le cristallin et donc une diminution de son bruit normalisé. Enfin, le drift des états R-SET et SET est lui aussi dû à la relaxation structurale de l'amorphe résiduel dans le matériau actif. De plus, la variation de leur bruit normalisé est dominée soit par celle de l'amorphe soit par celle du cristallin en fonction de leur proportion et leur distribution

dans le matériau. Dans ce cas, on a un rapport de force entre la contribution du volume de l'amorphe et la contribution des interfaces zones amorphes/cristallines dans le bruit global.

En perspective de cette étude de bruit, il semble primordial de compléter le modèle physique que nous avons proposé par des équations de bruit qui décrivent les comportements observés pour les différents états programmés. De plus, il faut faire de nouvelles batteries de test afin de renforcer les résultats trouvés et de déterminer les catégories de comportements observées ainsi que leur occurrence.

En conclusion générale, nous avons montré qu'en utilisant de nouveaux matériaux à changement de phase optimisés il est possible d'améliorer les performances des mémoires PCRAM, en particulier la stabilité des états programmés. De cette manière, les dispositifs PCRAM permettent d'atteindre les propriétés de rétention à haute température requises par les applications automobiles.

De plus, nous avons vu que l'utilisation de dispositifs PCRAM optimisés combinée avec le développement d'une procédure de précodage innovante représente une solution prometteuse pour le pré-stockage d'informations exigé par l'application des « smart-card ».

Les mémoires PCRAM présentent également des vitesses de programmation élevées, une meilleure endurance que les mémoires Flash ainsi qu'un coût potentiellement plus faible. Ceci leur permet d'adresser le marché des mémoires de type « storage class memory ».

Cependant, l'utilisation de matériaux alternatifs tels que les alliages de GST enrichis en Ge est à l'origine d'une instabilité de l'état SET (drift) plus importante que celle observée pour les dispositifs à base de matériaux non dopés tels que le GST ou le GeTe. Ceci nécessite le développement de procédures de programmation optimisées telle que la procédure R-SET afin de dépasser cette difficulté.

Par conséquent, l'optimisation des matériaux et des architectures permet à la technologie PCRAM d'atteindre les performances requises par le cahier des charges des différentes applications visées et d'être compétitive sur le marché des mémoires non-volatiles. En parallèle, il est nécessaire de mettre au point des procédures de programmation optimisées et spécifiques à chaque structure étudiée.

Par ailleurs, les PCRAM doivent diminuer leur courant de programmation afin d'augmenter leur densité d'intégration et répondre ainsi au cahier des charges des applications « stand-alone ».

Ainsi, les mémoires PCRAM doivent assurer leurs performances tout en relevant le challenge de la miniaturisation, notamment pour une utilisation au nœud technologique 28 nm. Ceci est à l'origine de certaines difficultés d'intégration, et pose des interrogations sur l'effet de la taille sur la fiabilité des dispositifs. Il est donc nécessaire de valider la fiabilité sur des dispositifs de dimensions réduites. Il peut également s'avérer nécessaire de développer de nouvelles structures, d'où les interrogations quant à l'effet de la structure sur la fiabilité.

Liste des publications

- [1] **S. Souiki-Figuigui**, V. Sousa, G. Ghibaudo, G. Navarro, M. Coué, L. Perniola, P. Zuliani, R. Annunziata, , “Analysis of the resistance drift of polycrystalline Phase-Change Materials by Low Frequency Noise measurements”, *MRS Spring Meeting and Exhibit*, 2015.
- [1] **S. Souiki-Figuigui**, V. Sousa, G. Ghibaudo, G. Navarro, M. Coué, L. Perniola, P. Zuliani, R. Annunziata, “Analysis of SET and RESET states drift of Phase-Change Memories by Low Frequency Noise measurements”, *International Reliability Physics Symposium (IRPS)*, 2015.
- [2] **S. Souiki**, Q. Hubert, G. Navarro, A. Persico, C. Jahan, E. Henaff, V. Delaye, D. Blachier, V. Sousa, L. Perniola and B. De Salvo, “Reliability study of carbon-doped GST stack robust against Pb-free soldering reflow”, *International Reliability Physics Symposium (IRPS)*, 2013.
- [3] **S. Souiki**, Q. Hubert, G. Navarro, A. Persico, C. Jahan, E. Henaff, V. Delaye, D. Blachier, V. Sousa, G. Pananakakis, L. Perniola and B. De Salvo, “Ti impact in C-doped Phase-Change Memories compliant to Pb-free soldering reflow”, *European Phase Change and Ovonic Symposium (EPCOS)*, 2013.
- [4] L. Perniola, P. Noé, Q. Hubert, **S. Souiki**, G. Ghezzi, G. Navarro, A. Cabrini, A. Persico, V. Delaye, D. Blachier, J.-P. Barnes, “Titanium impact in C-doped Phase-Change Memories compliant to Pb-free soldering reflow”, *International Electron Device Meeting (IEDM)*, 2012.
- [5] G. Navarro, **S. Souiki**, A. Persico, V. Sousa, J.-F. Nodin, C. Jahan, F. Aussenac, V. Delaye, O. Cueto, L. Perniola and B. De Salvo, “Investigation of the Electrical Performances of μ trench PCM at High Operating Temperature”, *4th IEEE International Memory Workshop (IMW)*, 2012.
- [6] G. Navarro, **S. Souiki**, A. Persico, V. Sousa, J.-F. Nodin, C. Jahan, F. Aussenac, V. Delaye, O. Cueto, L. Perniola and B. De Salvo, “High temperature reliability of μ trench Phase-Change Memory devices”, *Microelectronics Reliability*, vol. 52, pp. 1928-1931, 2012.

Abstract

Nowadays, new technologies are rising steadily and forming an integral part in the daily lives of everyone. They take advantage of the development of electronic systems for which the complexity requires the use of memory devices more and more efficient and with large storage capacities. Because of some performance degradation, the scaling of Flash technology who was so far predominant in the non-volatile memories market, is today reaching its limits. As a result, different emerging resistive memories are being developed. Among them, the phase-change memory technology PCRAM is very attractive because of its non-volatility, scalability, as well as reduced cost compared to standard Flash. Nevertheless, to compete with other technologies and to address the embedded applications market, PCRAM still face some challenges, such as decreasing the programming current densities, increasing the programming speed and increasing the thermal stability of the two memory states. For that purpose, different solutions have been tried in the literature, including using new device architectures and optimized phase-change materials.

In this work, we are interested in investigating the failure mechanisms that affect thermal and temporal stability of phase change memories, in particular the retention of the RESET state and the stability of the programmed states disturbed by the drift phenomenon.

The development of alternative materials using an optimized stoichiometry or incorporating doping allows us to achieve high electrical performance devices and to reach the required retention properties of embedded applications and particularly the automotive one.

Moreover, thanks to the development of a new pre-coding procedure, these devices allow to keep stable the preprogrammed data on the memory chip during the soldering step of the latter on the electronic circuit. They represent a promising solution for Smart-Card applications.

Finally, we have proposed an optimized programming procedure which enables to reduce the drift effect of the resistance of the SET state observed for optimized materials. This drift phenomenon was investigated by using low frequency noise measurements. Therefore, we have shown that this effect is due to the structural relaxation of amorphous parts in the active material. Besides, we highlighted for the first time the major influence of interface defects on the low-frequency noise of this state.

Résumé

De nos jours, les nouvelles technologies ne cessent d'évoluer et de former une partie intégrante dans la vie quotidienne de chacun. Ces dernières profitent du développement de systèmes électroniques complexes qui nécessitent l'utilisation de composants mémoires de plus en plus performants et présentant de grandes capacités de stockage. Ainsi, dans cette course à la miniaturisation, la technologie Flash jusqu'ici prépondérante sur le marché des mémoires non volatiles laisse aujourd'hui entrevoir ses limites. En conséquence, différentes mémoires émergentes résistives sont développées et parmi celles-ci se trouvent les mémoires à changement de phase PCRAM qui présentent un grand intérêt dans le monde des mémoires non volatiles grâce à leur bonne capacité de réduction d'échelle ainsi que leur coût réduit par rapport aux mémoires Flash. Cependant, pour être compétitives face aux autres technologies et pour prétendre à des applications embarquées, elles doivent répondre à plusieurs challenges tels que réduire leur courant de programmation, augmenter leur vitesse de programmation et améliorer leur stabilité thermique. Pour cela, différentes voies sont explorées dans la littérature, notamment l'utilisation d'architectures innovantes ou de matériaux à changement de phase alternatifs.

Dans cette thèse, nous nous sommes intéressés à l'investigation des mécanismes de défaillance qui affectent la stabilité thermique et temporelle des mémoires à changement de phase, plus précisément la rétention de l'état RESET et la stabilité des états programmés affectée par le phénomène de « drift ».

Le développement de matériaux alternatifs utilisant une stœchiométrie optimisée ou incorporant un dopage nous permet d'obtenir des dispositifs performants d'un point de vue électrique et présentant des propriétés de rétention satisfaisant les spécifications des applications embarquées en particulier l'automobile.

De plus, grâce au développement d'une nouvelle procédure de pré-codage, ces dispositifs permettent de conserver les données préprogrammées sur la puce mémoire au cours de l'étape de soudure de cette dernière sur le circuit électronique. Ils constituent une solution prometteuse pour les applications de cartes sécurisées.

Enfin, nous avons proposé une procédure de programmation optimisée qui permet de diminuer l'effet du drift de la résistance de l'état SET observé pour les matériaux alternatifs. Ensuite, nous avons montré via des mesures de bruit à basses fréquences que cet effet est dû à la relaxation structurale des zones amorphes présentes dans ces matériaux actifs. De plus, nous avons mis en évidence pour la première fois la diminution du bruit normalisé de l'état SET ainsi que l'influence majeure des défauts d'interfaces sur le bruit à basses fréquences de cet état.